

飞思教育
FEI-EDUCATION
www.fecit.com.cn

飞思
考试中心

何光明 丛书主编

研究生 入学考试

要点、真题解析 与模拟试卷

模拟电路与数字电路

吴金 本书主编
飞思教育产品研发中心 监制

试题最新最全 题型分析透彻
考点浓缩精解 名师精心锤炼
真题分类解析 全真试题实战



电子工业出版社

PUBLISHING HOUSE OF ELECTRONICS INDUSTRY
http://www.phei.com.cn

全书分12章, 内容包括: 半导体及半导体器件、基本放大电路、组合放大电路与差分放大电路、功率放大电路、反馈放大电路、信号运算和处理电路、信号振荡与整形电路、直流稳压电路、逻辑代数与基本门电路、组合逻辑电路、触发器、时序逻辑电路。每章分4个版块: 重点难点精解、全真试题解析、以练代考训练题、以练代考训练题答案与解析。书中试题分析细致, 解答完整, 并给出了点评与拓展, 所总结的解题方法不仅有仿效的价值, 更可开拓思路。书后附有3份模拟试卷, 并给出了答案与解析。

读者对象:

本书特别适合希望在较短时间内取得较大收获的广大应试考生, 也可作为各类研究生入学考试培训班的辅助教材, 以及高等院校师生的教学参考书。

研究生入学考试要点、真题解析与模拟试卷(电路)
研究生入学考试要点、真题解析与模拟试卷(数据结构)
研究生入学考试要点、真题解析与模拟试卷(操作系统)
研究生入学考试要点、真题解析与模拟试卷(自动控制原理)
研究生入学考试要点、真题解析与模拟试卷(模拟电路与数字电路)



MCSE “安装、配置和管理 Microsoft Windows 2000 Professional” 考试精解与模拟试题 (含光盘)

MCSE “安装、配置和管理 Microsoft Windows 2000 Server” 考试精解与模拟试题 (含光盘)

MCSE “实现和管理 Microsoft Windows 2000 网络结构” 考试精解与模拟试题 (含光盘)

MCSE “实现和管理 Microsoft Windows 2000 目录服务基础架构” 考试精解与模拟试题 (含光盘)

MCSE “设计 Microsoft Windows 2000 网络安全” 考试精解与模拟试题 (含光盘)



全国计算机等级考试考试要点、题解与模拟试卷

(一级)、(二级Visual Basic)、(二级C)、(二级Visual FoxPro)、

(二级 FoxBASE)、(二级Fortran)、(三级信息管理技术)、

(三级网络技术)、(三级数据库技术)、(三级PC技术)、(四级)



中国计算机软件专业技术资格和水平考试考试要点、题解与模拟试卷

(初级程序员)、(程序员)、(高级程序员)

ISBN 7-5053-9157-7



9 787505 391574 >

飞思在线<http://www.fecit.com.cn>

本书贴有激光防伪标志, 凡没有防伪标志者, 属于盗版图书。



责任编辑: 赵红梅

装帧设计: 张 跃

ISBN 7-5053-9157-7/TN · 1889

定价: 29.00元

飞思考试中心

研究生入学考试

要点、真题解析与模拟试卷
(模拟电路与数字电路)

何光明 丛书主编

吴 金 本书主编

飞思教育产品研发中心 监制

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

本书是在浓缩编者多年教学经验和深入研究近年来全国20余所著名院校研究生入学考试专业课试题的基础上编写而成的。

全书分为12章,内容包括:半导体及半导体器件、基本放大电路、组合放大电路与差分放大电路、功率放大电路、反馈放大电路、信号运算和处理电路、信号振荡与整形电路、直流稳压电路、逻辑代数与基本门电路、组合逻辑电路、触发器、时序逻辑电路等。每章分4个版块:重点难点精解、全真试题解析、以练代考训练题、以练代考训练题答案与解析。书中试题分析细致,解答完整,并给出了点评与拓展,所总结的解题方法不仅有仿效的价值,更可开拓思路。另附3份模拟试卷,并给出了答案与解析。

本书特别适合于希望在较短时间内取得较大收获的广大应试考生,也可作为各类研究生入学考试培训班的辅助教材,以及高等院校师生的教学参考书。

未经许可,不得以任何方式复制或抄袭本书的部分或全部内容。

版权所有,侵权必究。

图书在版编目(CIP)数据

研究生入学考试要点、真题解析与模拟试卷(模拟电路与数字电路)/吴金主编. —北京:电子工业出版社,2003.10

(飞思考试中心/何光明主编)

ISBN 7-5053-9157-7

I.研... II.吴... III. ①数字电路—研究生—入学考试—自学参考资料 ②模拟电路—研究生—入学考试—自学参考资料 IV.G643

中国版本图书馆CIP数据核字(2003)第082189号

责任编辑:赵红梅

印刷者:北京李史山胶印厂

出版发行:电子工业出版社 <http://www.phei.com.cn>

北京市海淀区万寿路173信箱 邮编:100036

经 销:各地新华书店

开 本:787×1092 1/16 印张:18.25 字数:467.2千字

版 次:2003年10月第1版 2003年10月第1次印刷

印 数:8000册 定价:29.00元

凡购买电子工业出版社的图书,如有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系。

联系电话:(010)68279077

丛书编委会

总策划：郭 晶

执行策划：何郑燕

丛书主编：何光明

编 委：（排名不分先后）

| | | | | |
|-----|-----|-----|-----|-----|
| 魏维柱 | 吴 金 | 许 勇 | 杨 明 | 王 琼 |
| 孔慧芳 | 孙玉香 | 杨 萍 | 范荣刚 | 钱阳勇 |
| 吴雪芳 | 刘 菁 | 杨治辉 | 王国全 | 童爱红 |
| 恽小牛 | 吴 婷 | 张建林 | 于新豹 | 张凌云 |

前言

知己知彼 百战百胜

自 2000 年初至今,飞思教育产品研发中心先后与微软、金山、Adobe、Autodesk、红旗 Linux、拓林思(TurboLinux)、网虎 Linux、北航海尔等知名软件开发商的授权培训管理中心共同携手,成功推出了以标准培训、权威认证为代表的“培训专家”系列教材,涵盖了《微软 ATC 标准培训教材》、《Adobe 中国平面认证设计师标准教材》、《Adobe 中国网页认证设计师标准教材》、《WPS Office 标准培训教材》、《Linux 标准培训教材(包括红旗、TurboLinux、网虎)》、《CAXA 大学标准培训教材》、《图形图像设计专家》、《网络教育》等十几个系列近百个品种的图书。除了培训教材,认证考试用书和行业培训教材等也是培训教材不可分割的一部分。在认证考试用书方面,“飞思考试中心”系列丛书中已经推出了《全国计算机等级考试考试要点、题解与模拟试卷》和《中国计算机软件专业技术资格和水平考试考试要点、题解与模拟试卷》等考试用书,其中计算机等级考试用书丛书上市一年就突破 20 万册的发行量。

随着改革开放和现代化建设事业的需要,特别是“科教兴国”、“知识经济”等战略性措施日益广泛实施,国家机关、企事业单位以及各行各业对高素质、高学历人才的需求量越来越大,同时,随着高等教育的大众化,本科人才越来越多,相当一部分大学毕业生不易找到理想工作,很多人希望取得更高的学历,以增强自己的竞争实力,因此,近年来“考研热”持续升温。研究生入学考试现已成为国内影响最大、参加人数最多的国家级选拔高层次人才的水平考试。

研究生入学考试与在校大学生的期中或期末考试相比,其深度、广度与难度大大增加,试题综合性强,着重知识的运用,竞争激烈,淘汰率高。为了更好地服务于考生,引导考生在较短时间内掌握解题要领,并顺利通过研究生入学考试,我们将多年的教学经验进行浓缩,并在深入剖析近几年全国 20 余所著名院校研究生入学考试专业课试题的基础上,特别编写了这套《研究生入学考试要点、真题解析与模拟试卷》丛书。

◆ 丛书书目

丛书第一批推出 5 本:

- ◇ 研究生入学考试要点、真题解析与模拟试卷(模拟电路与数字电路)
- ◇ 研究生入学考试要点、真题解析与模拟试卷(自动控制原理)
- ◇ 研究生入学考试要点、真题解析与模拟试卷(电路)
- ◇ 研究生入学考试要点、真题解析与模拟试卷(数据结构)
- ◇ 研究生入学考试要点、真题解析与模拟试卷(操作系统)

◆ 丛书特色

- ◇ **试题最新最全:**丛书收集了近年来全国 20 余所著名院校研究生入学考试专业课试题,题量大、内容新,从而便于读者摸清考试新趋向,预测考点,紧跟考试动态。
- ◇ **名师精心锤炼:**丛书由名师主笔,亲授解题技巧。内容全面详实,文字表达简洁明了,层次清晰,结构严谨,特别突出解题方法,强调知识的综合与提高,导向准确。
- ◇ **考点浓缩精解:**将指定的考试内容进行浓缩,用言简意赅的语言精讲考试要点、

难点。

- ◇ **真题分类解析**：丛书将近几年 20 余所著名院校考研真题进行深度剖析，然后按章节分类编排，从而有利于考生分类复习，专项攻克，同时也便于考生更好地理解 and 掌握考试的内容、范围及难度，便于考生把握命题规律，快速提升应试能力。
- ◇ **题型分析透彻**：丛书重点定位在介绍解题方法与技巧上，不仅授人以“鱼”，更在于授人以“渔”。丛书对例题进行了细致深入的分析、完整的解答和点评扩展，能让读者达到触类旁通、举一反三之功效。
- ◇ **全真试题实战**：丛书每章均配有相应数额的考研真题作为习题，最后还提供了三套完整的模拟试题，所有习题及模拟试题均给出了解答或提示，便于读者实战演练，自测提高。

◆ 读者对象

本套丛书特别适合于希望在较短时间内取得较大收获的广大应试考生，也可作为各类研究生入学考试培训班的辅助教材，以及高等院校师生的教学参考书。

◆ 互动交流

读者的进步，我们的心愿。您如果发现书中有任何疑惑之处，请与我们交流。联系信箱：gmkeji@163.com。

◆ 关于作者

丛书由从事专业课第一线教学的名师分工编写。他们长期从事这方面的教学和研究工作，积累了丰富的经验，对考研颇有研究（其中大多数编写者多年参加研究生入学试题命题及阅卷工作）。

丛书由何光明主编，本书由吴金编著。在编写过程中有四位硕士研究生积极参与，其中张麟参与了第 6、7、8 章的部分题解，吴霜菊参与了第 1、4、5 章的部分题解，韦枫参与了第 10、11、12 章的部分题解，陈敏参与了第 2、3、9 章的部分题解。

◆ 鸣谢

在此，首先对丛书所选用的参考文献的著作者，及丛书所引用试题的出题老师和学校表示真诚的感谢。

感谢电子工业出版社对这套书的大力支持；感谢恽小牛、吴婷、丁勇、王文波、郝立、杨茂龙、孙琳、张茂华、杨珂、张凌云、孙长银等的热情帮助。

由于时间仓促，学识有限，书中不妥之处，敬请广大读者指正。

我们的联系方式如下：

电 话：(010) 68134545 68131648

电子邮件：support@fecit.com.cn

飞思在线：<http://www.fecit.com.cn> <http://www.fecit.net>

答疑网址：<http://www.fecit.com.cn/question.htm>

通用网址：计算机图书、飞思、飞思教育、飞思科技、FECIT

丛书编委会

飞思教育产品研发中心

目 录

| | |
|---|----|
| 应试策略 | 1 |
| 第 1 章 半导体及半导体器件 | 7 |
| 重点难点精解 | 7 |
| 知识点 1: 半导体导电性及其控制 | 7 |
| 知识点 2: 载流子的性质 | 7 |
| 知识点 3: 载流子的运动 | 7 |
| 知识点 4: PN 结 | 8 |
| 知识点 5: 双极型晶体管 BJT (Bipolar Junction Transistor) 及其工作区域 | 8 |
| 知识点 6: BJT 的小信号等效微变模型 | 9 |
| 知识点 7: BJT 的开关应用 | 10 |
| 知识点 8: 结型场效应晶体管 JFET (Junction Field Effect Transistor) | 10 |
| 知识点 9: MOSFET 场效应晶体管 (Metal-Oxide-Silicon FET) | 10 |
| 全真试题解析 | 11 |
| 以练代考训练题 | 16 |
| 以练代考训练题答案与解析 | 19 |
| 第 2 章 基本放大电路 | 23 |
| 重点难点精解 | 23 |
| 知识点 1: 信号放大电路的类型 | 23 |
| 知识点 2: 放大电路的基本结构 | 23 |
| 知识点 3: 偏置电路与直流工作点 | 23 |
| 知识点 4: 放大电路的主要指标 | 24 |
| 知识点 5: 有源负载与恒流源 | 24 |
| 知识点 6: 三类放大组态 | 25 |
| 知识点 7: 放大电路的分析方法 | 25 |
| 知识点 8: 放大电路的带宽 | 26 |
| 知识点 9: 放大电路的稳定性与频率补偿 | 26 |
| 知识点 10: FET 与 BJT 放大电路的区别与联系 | 27 |
| 全真试题解析 | 27 |
| 以练代考训练题 | 40 |
| 以练代考训练题答案与解析 | 41 |
| 第 3 章 组合放大电路与差分放大电路 | 45 |
| 重点难点精解 | 45 |
| 知识点 1: 放大电路的组合 | 45 |

| | |
|--------------------------------|------------|
| □ 知识点 2: 组合放大电路的分析方法 | 45 |
| □ 知识点 3: 耦合方式 | 45 |
| □ 知识点 4: 共模与差模信号 | 46 |
| □ 知识点 5: 差分放大级 | 46 |
| □ 知识点 6: 集成运算放大电路 | 46 |
| □ 知识点 7: 差分放大级的动态范围 | 47 |
| □ 知识点 8: 电路信号处理的线性与非线性失真 | 47 |
| □ 知识点 9: 集成运算放大电路的参数 | 48 |
| ● 全真试题解析 | 48 |
| ● 以练代考训练题 | 72 |
| ● 以练代考训练题答案与解析 | 77 |
| 第 4 章 功率放大电路 | 83 |
| ● 重点难点精解 | 83 |
| □ 知识点 1: 功率放大电路的性能指标 | 83 |
| □ 知识点 2: 甲类、乙类与甲乙类工作状态 | 83 |
| □ 知识点 3: 功率放大电路的系统结构 | 84 |
| □ 知识点 4: OCL 功率放大电路 | 85 |
| □ 知识点 5: OTL 功率放大电路 | 85 |
| □ 知识点 6: 甲乙类偏置电路 | 85 |
| □ 知识点 7: 复合 BJT 功率管 | 86 |
| □ 知识点 8: 功率管的选取 | 86 |
| ● 全真试题解析 | 86 |
| ● 以练代考训练题 | 93 |
| ● 以练代考训练题答案与解析 | 96 |
| 第 5 章 反馈放大电路 | 99 |
| ● 重点难点精解 | 99 |
| □ 知识点 1: 反馈的基本概念 | 99 |
| □ 知识点 2: 负反馈对放大电路性能的影响 | 99 |
| □ 知识点 3: 负反馈的类型及其判别 | 100 |
| □ 知识点 4: 负反馈引入原则 | 100 |
| □ 知识点 5: 深度负反馈放大电路的分析 | 100 |
| □ 知识点 6: 自激振荡及其频率补偿方法 | 101 |
| ● 全真试题解析 | 101 |
| ● 以练代考训练题 | 109 |
| ● 以练代考训练题答案与解析 | 113 |
| 第 6 章 信号运算和处理电路 | 117 |
| ● 重点难点精解 | 117 |
| □ 知识点 1: 理想运放与实际运放 | 117 |

| | |
|---|------------|
| □ 知识点 2: 理想运放运算电路 | 117 |
| □ 知识点 3: 信号的频域处理——滤波器 | 118 |
| □ 知识点 4: 有源滤波器的电路结构 | 119 |
| □ 知识点 5: 模拟乘法器 | 119 |
| □ 知识点 6: 锁相环——PLL (Phase Locked Loop) | 120 |
| ● 全真试题解析 | 120 |
| ● 以练代考训练题 | 141 |
| ● 以练代考训练题答案与解析 | 147 |
| 第 7 章 信号振荡与整形电路 | 151 |
| ● 重点难点精解 | 151 |
| □ 知识点 1: 振荡器原理 | 151 |
| □ 知识点 2: 正弦波信号产生电路 | 151 |
| □ 知识点 3: RC 正弦波振荡电路 | 151 |
| □ 知识点 4: LC 谐振选频网络 | 152 |
| □ 知识点 5: 正弦波振荡器的三点式结构 | 152 |
| □ 知识点 6: 石英晶体正弦波振荡器 | 153 |
| □ 知识点 7: 电压比较器 | 153 |
| □ 知识点 8: 电平触发器 | 154 |
| □ 知识点 9: 多谐振荡器 | 154 |
| ● 全真试题解析 | 155 |
| ● 以练代考训练题 | 175 |
| ● 以练代考训练题答案与解析 | 178 |
| 第 8 章 直流稳压电路 | 183 |
| ● 重点难点精解 | 183 |
| □ 知识点 1: 降压、整流与滤波电路 | 183 |
| □ 知识点 2: 基准(稳压)电路 | 183 |
| □ 知识点 3: 线性直流稳压电路 | 184 |
| □ 知识点 4: 开关直流稳压电路 | 184 |
| ● 全真试题解析 | 185 |
| ● 以练代考训练题 | 194 |
| ● 以练代考训练题答案与解析 | 196 |
| 第 9 章 逻辑代数与基本门电路 | 199 |
| ● 重点难点精解 | 199 |
| □ 知识点 1: 逻辑运算与逻辑门 | 199 |
| □ 知识点 2: 有比与无比逻辑电路 | 199 |
| □ 知识点 3: TTL (Transistor-Transistor Logic) Gate | 199 |
| □ 知识点 4: CMOS Logic Gate | 200 |
| □ 知识点 5: OC (Open-Collector) Gate | 200 |

| | |
|-------------------------------------|------------|
| □ 知识点 6: CMOS 传输门 | 200 |
| □ 知识点 7: 三态门 (Tri-state Gate) | 200 |
| ✎ 全真试题解析 | 201 |
| ✎ 以练代考训练题 | 213 |
| ✎ 以练代考训练题答案与解析 | 215 |
| 第 10 章 组合逻辑电路 | 219 |
| ✎ 重点难点精解 | 219 |
| □ 知识点 1: 组合逻辑电路的性质 | 219 |
| □ 知识点 2: 组合逻辑的实现 | 219 |
| □ 知识点 3: 组合逻辑电路的结构 | 219 |
| □ 知识点 4: 基本的组合逻辑电路 | 219 |
| □ 知识点 5: 组合逻辑电路的分析与方法 | 220 |
| □ 知识点 6: 组合逻辑电路中的竞争-冒险 | 220 |
| ✎ 全真试题解析 | 220 |
| ✎ 以练代考训练题 | 239 |
| ✎ 以练代考训练题答案与解析 | 239 |
| 第 11 章 触发器 | 243 |
| ✎ 重点难点精解 | 243 |
| □ 知识点 1: 基本 RS 触发器 | 243 |
| □ 知识点 2: D 触发器 | 243 |
| □ 知识点 3: T 触发器 | 243 |
| □ 知识点 4: JK 触发器 | 244 |
| □ 知识点 5: 钟控触发器及其触发方式 | 244 |
| □ 知识点 6: 不同功能触发器之间的相互转换 | 244 |
| □ 知识点 7: 异步置位 | 244 |
| ✎ 全真试题解析 | 244 |
| ✎ 以练代考训练题 | 254 |
| ✎ 以练代考训练题答案与解析 | 255 |
| 第 12 章 时序逻辑电路 | 257 |
| ✎ 重点难点精解 | 257 |
| □ 知识点 1: 时序逻辑电路的性质 | 257 |
| □ 知识点 2: 时序逻辑的实现 | 257 |
| □ 知识点 3: 基本的时序逻辑电路 | 257 |
| □ 知识点 4: 时序逻辑电路的分析 | 258 |
| □ 知识点 5: 时序逻辑电路的设计 | 258 |
| ✎ 全真试题解析 | 258 |
| ✎ 以练代考训练题 | 278 |
| ✎ 以练代考训练题答案与解析 | 278 |
| 参考文献 | 280 |

应试策略

综观电子电路学习,在系统学习课程知识时,应注重物理概念的理解,适当记忆公式,并进行相关知识点的类比,做到融会贯通。此外,应多做练习,达到熟能生巧,可确保各种考试均能取得理想成绩。

学生在考试中给出的解题的要点回答很重要,即使无法给出最终的结果,也要尽可能地给出中间的或局部的解题结果,以最大程度地降低失分率。

本书包含模拟与数字两大部分。模拟电路从最基本的半导体二极管出发,由浅入深地涉及到 BJT 三极管、JFET 和 MOSFET 场效应晶体管的电学性能,以及由此类有源器件所构成的单管电压放大电路,由不同的输入-输出端点位置得到三类不同的放大组态,其特性各不相同,BJT 与 FET 放大电路在偏置和输入输出电阻对电路性能的影响上也体现出一定的差异性。不同类型器件、不同类型放大组态的相互组合,形成放大电路结构的多样性和复杂性。差分运放结构是其中一种典型的代表,利用理想运放的电路特性,可完成各种基本和复杂信号的运算处理。利用负反馈可改进电路性能,利用正反馈,可形成振荡信号输出。除信号的时域处理外,频域内的滤波处理也非常重要,最后是提供电子电路稳定工作所必需的直流稳压电源。

半导体二极管及其基本电路重点内容归纳:

(1) PN 结的伏安特性 $I = I_s[\exp(V/V_T) - 1] \approx I_s \exp(V/V_T)$; (2) PN 结的反向击穿,包括齐纳击穿和雪崩击穿; (3) PN 结的势垒电容 C_B 和扩散电容 C_D ; (4) 二极管的直流电阻 R_D 和交流电阻 r_D , $R_D = V/I$, $r_D = \Delta V_D / \Delta I_D$, 即曲线在工作点处切线斜率的倒数; (5) 二极管的伏安特性; (6) 含稳压二极管的并联式稳压电路。

三极管及其放大电路重点内容归纳:

(1) BJT 的电流分配与放大作用; (2) 安全工作区与极限参数 $P_{CM}, I_{CM}, V_{(BR)CEO}$; (3) BJT 的三个工作区域(饱和区,截止区,线性区)的定义和具体应用; (4) 达林顿复合管原理与特性; (5) 共射、共基、共集电路和小信号等效电路分析。

场效应晶体管重点内容归纳:

(1) JFET 与 BJT 的性能比较: JFET 为单极型三极管,只有多子参与导电; BJT 为双极型三极管,既有多子参与导电,也有少子参与导电; JFET 为电压控制型器件,输入电阻高; JFET 的源、漏端可以互换; JFET 便于集成。(2) FET 基本放大电路的计算,通过与 BJT 对应电路的比较进行理解和记忆,主要参数包括静态工作点参数: I_B, I_C, I_E, V_{CE} , 以及小信号参数: A_v, R_i, R_o 。(3) 由 JFET 构成的三种基本放大电路。

功率放大电路重点内容归纳:

(1) 乙类互补对称电路的输出功率为 $P_o = V_o I_o = \frac{V_{om}^2}{2R_L}$ ，最大输出功率为 $P_{omax} = \frac{V_{CC}^2}{2R_L}$ ，

电源供给功率为 $P_V = \frac{2V_{CC}V_{om}}{\pi R_L}$ ，电源供给最大功率为 $P_{Vmax} = \frac{2V_{CC}^2}{\pi R_L}$ ，效率为 $\eta = \frac{\pi}{4} \cdot \frac{V_{om}}{V_{CC}}$ ，最

大效率为 $\eta_{max} = \frac{\pi}{4}$ 。管耗 $P_{VT1} = P_{VT2} = \frac{1}{2} \left[\frac{2}{\pi} \frac{V_{CC}V_{om}}{R_L} - \frac{V_{om}^2}{2R_L} \right]$ 。(2) 功率 BJT 的选择，需

考虑最大管耗 $P_{CM} > P_{VT1max} = 0.2P_{omax}$ 限制、三极管反向电压 $V_{(BR)CEO} > 2V_{CC}$ 的限制，以及三

极管的最大电流 $I_{CM} > \frac{V_{CC}}{R_L}$ 的限制。

集成电路运算放大器重点内容归纳：

(1) 电流源原理及其在电路中的作用；(2) 差分式放大电路结构、原理与参数， A_{VD} , A_{VC} , K_{CMR} , R_{id} , R_{ic} , R_o ；(3) 简单的集成电路运算放大器的计算。

反馈放大电路重点内容归纳：

(1) 反馈的概念与分类；(2) 四种类型的反馈组态，使用瞬时极性法判断反馈极性；(3) 由反馈放大电路的方框图推导闭环增益表达式；(4) 负反馈对电路放大性能的改善：提高增益恒定性、减少非线性失真、抑制反馈环内噪声、扩展频带、对输入电阻和输出电阻的调节；(5) 浓度负反馈电路的计算。

信号的运算与处理电路重点内容归纳：

(1) 虚短、虚断的概念；(2) 加法电路；(3) 积分电路；(4) 微分电路；(5) 一阶有源低通滤波电路；(6) 运放电路的组合应用。

信号产生电路重点内容归纳：

(1) RC 正弦波振荡器的条件和分析要点：振幅平衡条件为 $A \cdot F = 1$ ，相位平衡条件为 $\varphi_A + \varphi_F = 2n\pi$, $n = 0, 1, 2, \dots$ (2) 分析要点：用瞬时极性法检查电路是否满足相位平衡条件、放大器有适当的增益以保证振荡器起振、决定振荡频率 f ；(3) 分析方法是“断开回路，引进输入”，用“断开回路、引进输入”的方法从相位平衡条件判断 LC 振荡电路能否起振；(4) 非正弦信号产生电路：过零比较器、迟滞比较器、方波产生电路、锯齿波产生电路。

直流稳压电源重点内容归纳：

(1) 半波整流、单相全波及单相桥式全波整流电路的各项性能指标，及电路输出电流 i_o 、输出电压 v_o 、二极管电路 i_D 的波形；(2) 线性串联型稳压电路的工作原理和简单计算；(3) 含 78xx 三端稳压器芯片电路的简单计算。

数字电路包含四方面内容。第一部分逻辑基础与逻辑门是整个数字电路的基础,重点部分是组合逻辑电路和时序逻辑电路,其中触发器作为时序逻辑电路的基本单元,理论上也属于时序逻辑的范畴。与模拟电路比较,数字电路相对简单,因为它主要研究输入与输出之间的逻辑关系,主要分析工具是电路逻辑函数表达式、真值表以及卡诺图,而不像模拟电路需要分静态和动态电路,并画出小信号等效电路进行动态分析。

逻辑基础和逻辑门重点内容归纳:

(1) 数制和码制。常用的几种数制二、八、十、十六进制及其之间的转换。二进制到八、十六进制的转换很简单,三位二进制数可转换为一位八进制数,四位二进制数可以转换为两位十六进制数。二进制到十进制按权重相乘,十进制整数到二进制按十进制数每次除以2的商按倒序排列,十进制小数到二进制小数按十进制数每次乘2的积取其整数正序排列。

常见的二进制码有 8421BCD 码（用四位二进制数表示一位十进制数，其中四位二进制数是十六进制数中的前十个）、余 3 码、格雷码等。

(2) 逻辑函数。利用布尔代数来研究逻辑电路,其基本内容包括基本逻辑运算(与、或、非)及常用的复合逻辑运算。掌握常用的逻辑函数化简方法、逻辑代数的基本定律和公式。一个逻辑函数理论上与-或、与-非等多种表达方式,利用这些定律和公式很容易实现各种表达方式的转换。另一种重要的化简方法是卡诺图化简,化简时要求所画圈数尽可能少,每个圈包围的项数尽可能多,最后将函数写成“与或”形式。掌握电路逻辑图、逻辑函数、真值表、卡诺图、波形图的写法和画法,重点在它们之间的相互关系。

(3) 逻辑门。在了解二极管和三极管的开关特性的基础上,需掌握由二极管组成的与门和或门,以及由三极管组成的非门。由二极管与门或者或门与三极管非门相组合,可以组成与非门、或非门,在 CMOS 工艺没有大量投入使用之前成为逻辑电路中最常见的逻辑单元。采用多发射极的 TTL 与非门是使用较多的一种集成逻辑门,它的开关速度快,带负载能力强。改进的 TTL 与非门利用有源泄放回路,减小了开通时间和存储时间,提高了开关速度。一般的 TTL 与非门是不能线与的,OC 门,即集电极开路与非门是可以线与的,它用一个外接电阻代替 TTL 中的有源负载。CMOS 反相器相对于 TTL 功耗大大下降。CMOS 技术也可以构成性能良好的与非门、或非门、异或门、传输门等。通常 CMOS 门的标准电平高于 TTL,两者接口的处理办法是将 TTL 门加一上拉电阻,或者用一个 CMOS 电平移动器。对于多余输入端,一般不让其悬空, TTL 门一般将多余输入端通过上拉电阻接电源正端,或用一反相器使其接地。而 CMOS 或非门,多余输入端接地, CMOS 与非门使其接电源。

组合逻辑重点内容归纳:

(1) 组合逻辑的特点。输入输出间没有反馈延迟通路；电路不含记忆单元。这也是组合逻辑和时序逻辑的区别。常见的组合逻辑有编码器、译码器、数据选择器、数字比较器、算术运算电路等。根据分析和设计不同，对几种电路描述方式的流程顺序也不同。

分析：逻辑图→逻辑函数→函数化简→列真值表→分析

画波形图

设计：功能表→真值表→逻辑函数→函数化简→逻辑图

卡诺图 $\xrightarrow{\downarrow}$ 卡诺图化简 $\xrightarrow{\uparrow}$ 逻辑函数

由于不同的门有不同的延迟时间，从输入到输出可能有多条路径，每条路径经过的门数不同，这样信号由输入沿不同路径可能不同时到达输出，会使输出发生错误，这种现象就是竞争冒险。一般通过逻辑函数来判断是否有险象发生，当其余变量取定值时，表达式中是否有 $X + \bar{X}$ 或 $X\bar{X}$ 形式，这两种形式都有可能产生险象。判断这两种形式是否发生一般是用卡诺图，如果卡诺图中出现两个相邻的最小项，并且它们之间没有交叉项，这时就会发生冒险。消除竞争冒险的方法就是增加冗余项，即使两个没有交叉项的相邻最小项交叉。

(2) 编码就是把二进制数按一定规律编排，使每组代码具有特定含义。译码与此相反，它将具有特定含义的不同二进制数辨别出来，并转换成控制信号。如果加控制，使能端还可以多片级联。数据选择器的基本功能是选择一个数据输入通道， 2^n 个数据输入通道必有 n 个通道选择信号输入端。数据选择器更重要的功能是作为函数发生器，一般来说， n 位通道选择信号输入端的数据选择器一定可以实现不大于 n 个输入变量的逻辑函数，实现方法是先将逻辑函数变换成最小项表达式，再与数据选择器的输出函数表达式相比较，确定数据选择器各数据输入端应连到什么位置。如果要实现的逻辑函数的输入变量数大于 n ，可以把 n 位逻辑函数输入变量连接到 n 位通道选择信号输入端，再把逻辑函数写成这 n 个变量的最小项或的形式，与数据选择器输出函数比较，找出剩余变量和数据选择器、数据输入端的关系。算术运算电路主要包括半加器和全加器、多位加法器、减法运算电路、集成算术逻辑单元。掌握半加器和全加器的各种描述方法，若是多位数相加，可采用并行相加、串行进位的多位加法器。

触发器重点内容归纳：

(1) 基本 RS 触发器只由输入信号控制，是各种触发器的基础，可作为寄存器。钟控触发器的输出既和输入信号有关，又与时钟脉冲有关，分为电平触发，主从触发和边沿触发，后两种都是脉冲边沿触发，但主从触发存在“一次翻转”现象，抗干扰能力不强。就逻辑功能来讲，触发器有 RS、JK、D 三种形式，RS 触发器具有置 0、置 1、记忆功能，JK 触发器除了这些还有计数功能，D 触发器具有接收并记忆信号的能力，因此 D 触发器也称为锁存器。每种触发器都有功能真值表、激励表、状态转换图和特性方程四种描述方式，各种形式的触发器之间可以通过外加逻辑电路相互转换。

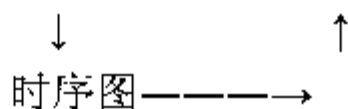
(2) 做题步骤一般是将激励方程代入特征方程，结合触发方式、时钟脉冲和输入波形画出输出波形，分析电路功能。但对主从 JK 触发器而言，由于存在“一次翻转”现象，使主触发器一旦改变状态就没有可能再返回原来的状态，从而使主从触发器的抗干扰能力下降。在分析过程中需要考虑主触发器在接收信号时，J、K 是否有变化，若有变化则要考虑“一次翻转”现象。

时序电路重点内容归纳：

(1) 时序逻辑具有记忆功能，即它的状态不仅与当前输入有关，还与以前的状态有关，因此它的分析和设计比组合逻辑复杂。时序逻辑一般分为同步和异步，同步是电路各时序组件在同一个时钟脉冲控制下动作，异步是由多个时钟控制电路中不同组件控制的。时序电路描述激励方程、状态方程、输出方程、状态表、状态图、时序图。根据分析和设计、同步和异步的不同，对时序电路的处理步骤不同。

同步时序分析：

电路逻辑图→输出方程、激励方程、状态方程→真值表→状态图→分析功能



异步时序设计:

逻辑功能→状态图、状态表→合并状态图、编码→确定触发器个数、类型→

↓

逻辑电路←卡诺图化简←激励方程、输出方程←

异步时序电路的分析和设计与同步时序电路相似,惟一差别就是前者把时钟信号当做一个变量处理,而后者把时钟信号当1处理。

(2) 常用的时序逻辑部件有触发器、寄存器、计数器、分频器、累加器等。寄存器通常由D触发器或JK触发器串联构成,增加一些控制电路后可获得串并行输入、串并行输出、双向移位的功能。计数器有同步计数器和异步计数器,同步计数器各触发器的状态改变与时钟脉冲同步,因此速度比异步的要高。 n 个触发器具有 2^n 个状态,计数容量为 2^n-1 ,并且一位二进制计数器相当于一个二分频器,因此对异步计数器来讲, n 个触发器中的最后一个的输出频率将降为输入脉冲频率的 $\frac{1}{2^n}$ 。

在熟悉以上基本内容的基础上,应当了解各高校课程考试的考核范围和重点要求,以及历年出题考试的风格,树立必胜之信心,一定可以获得理想的成绩。

第1章 半导体及半导体器件

重点难点精解

本章重点是对半导体及半导体器件建立起清晰的物理概念,虽然很少直接出题考核,但这些概念的建立,对理解不同结构半导体器件的工作原理、特点和等效电路模型的建立均有重要作用。

知识点 1: 半导体导电性及其控制

半导体导电性介于导体与绝缘体之间,因此可以在很宽的范围内变化。结构完整且不掺杂的本征半导体材料其电子浓度与空穴浓度相等,只与温度有关,常温下近似为 10^{10}cm^{-3} ,导电性接近绝缘体。因此,对半导体导电性是通过掺杂进行控制的,存在 N (电子) 与 P (空穴) 两种类型半导体,常温下采用杂质全电离近似,则载流子浓度等于掺杂浓度,掺杂的数量和物理空间可以由半导体工艺精确控制,从而实现了载流子浓度即半导体导电性的精确控制,半导体器件及电路本质上是一种掺杂工程。

在常温全电离近似下,设施主掺杂浓度为 N_D ,受主掺杂浓度为 N_A ,则非补偿 N 型半导体电子浓度近似为 $n \approx N_D$;非补偿 P 型半导体空穴浓度近似为 $p \approx N_A$;对于 N 型补偿半导体,电子浓度 $n = N_D - N_A$;对于 P 型补偿半导体,空穴浓度 $p = N_A - N_D$ 。

知识点 2: 载流子的性质

半导体中存在电子与空穴两种极性相反的载流子。对于温度均匀且无外加电场的热平衡半导体, N 型中电子浓度远大于空穴浓度,电子为多子,空穴为少子; P 型半导体中空穴浓度大,电子浓度小,空穴为多子,电子为少子。因此,对于热平衡半导体,多子浓度一定大于少子浓度。但这一结论对于非平衡半导体则并不一定成立,在电场作用下,因某种作用可使少子浓度接近甚至大于多子浓度。

在多子浓度确定后,热平衡态下的少子浓度可以通过 $np = n_i^2$ 关系求出,其中 n_i 为本征载流子浓度。

知识点 3: 载流子的运动

载流子在半导体中存在两种性质的运动。漂移运动:当存在电场时,电子反电场方向而动,空穴则沿电场方向而动,漂移运动形成的电流与电场方向相同。扩散运动:当存在浓度梯度时,载流子均沿梯度的相反方向运动,形成扩散电流。因此,半导体中最多包含四种电流分量,电子漂移电流、电子扩散电流、空穴漂移、空穴扩散电流。分析中应明确四个分量,抓住重点,忽略次要因素,以使问题简化,结果更加明确。

考虑半导体中载流子漂移与扩散运动的模型是描述半导体器件载流子运动的经典模型,称为 DDM (Drift Diffusion Model),DDM 中的电子和空穴电流密度方程为:

$$J_n = qnv + qD_n \nabla n = qn\mu E + qV_T \mu_n \nabla n = -qn\mu_n \frac{\partial V}{\partial x} + qV_T \mu_n \frac{\partial n}{\partial x}$$

$$J_p = qp v - qD_p \nabla p = qp\mu_p E - V_T \mu_p \nabla p = -qp\mu_p \frac{\partial V}{\partial x} - qV_T \mu_p \frac{\partial p}{\partial x}$$

式中 q 为电子电荷, v 、 μ 、 D 为载流子漂移速度、迁移率和扩散系数, E 为电场强度, V 为电势分布, V_T 为热电压, 常温下近似为 26mV。

知识点 4: PN 结

PN 结是构成半导体器件与电路的核心与基础。N 型与 P 型半导体的点或面接触可形成 PN 结, 金属与半导体接触也可形成 PN 结。PN 结是两种类型半导体中载流子相互扩散和漂移运动动态平衡的结果, 内建电场对载流子的漂移作用与多子的扩散作用相互抵消, PN 结零偏 (不加电压) 时端电流为零。PN 结正偏时, 外加电场与内建电场方向相反, 多子扩散作用超出其漂移作用, 正偏时多子的扩散电流较大, 并随偏压指数增加。PN 结反偏时, 外加电场与内建电场方向相同, 存在净的少子漂移电流, 但数值很小。PN 结的单向导电性使其可作为开关使用, 其近似固定的导通电压 (0.6~0.7V) 可作为电压钳位应用, 反偏击穿电压可作为稳压应用。

PN 结偏置电压 V_D 与输出电流 I_D 间为指数关系, 为:

$$I_D = I_S [\exp(\frac{V_D}{V_T}) - 1]$$

式中 I_S 为 PN 结反向饱和电流。

PN 结可以等效为一个非线性电阻和非线性电容的并联。电阻在正偏下为小电阻 (交流和直流), 反偏下为大电阻 (近似无穷大)。电容包含耗尽区电容与少子扩散电容, 反偏下以势垒电容为主, 正偏下以少子扩散电容为主。偏压增加, 结电容增加。在开关应用中, PN 结在导通与截止的状态显著不同, 两者之间的转化需要时间, 限制了电路的最高开关频率。明确 PN 结的物理模型, 可以很方便地得到 BJT 或 JFET 的等效电路模型及相应的偏置条件。

PN 结反偏电容与反偏电压之间的非线性关系为:

$$C_T = \frac{\epsilon_0 \epsilon_{si}}{x_d} = \frac{C_{T0}}{(1 - V/V_B)^n}$$

扩散电容 C_D 反映 PN 结少子电荷的正偏存储效应, 因此与偏置电流呈正比, 有:

$$C_D = \frac{\tau \cdot I_D}{V_T}$$

PN 结是组成半导体器件的结构和物理基础, 应重点理解并掌握其正向导通特性 (直流移位和交流短路)、反向击穿 (稳压) 特性、负温度系数特性和结电容随偏压增加而单调上升的特性。

知识点 5: 双极型晶体管 BJT (Bipolar Junction Transistor) 及其工作区域

BJT 俗称三极管, 三个电极对应于三个导电区域、两个 PN 结。发射区与集电区导电类型

虽相同,但掺杂水平不同,不可互换,通常发射区高掺杂以获得大的电流增益。BJT 本质上为多子和少子共同参与导电的电流放大有源器件。BJT 正向放大区的偏置条件为发射结正偏,集电结反偏。减小基区的宽度和浓度有利于提高其电流增益 β 。此外,电流增益还与其静态偏置的工作点有关, I_C 或 I_B 的静态工作点应偏置适中,动态范围也应合理。

BJT 的三个工作区域在电路中有不同的应用。1) 放大区:又称恒流(线性)区,输出电流近似恒定并受输入信号的线性控制,可用于交流小信号的放大;此区还可作为有源负载应用。该区是模拟电路应用的主要区域。2) 饱和区:又称电阻区, V_{CE} 电压很小,BJT 的集电结正偏饱和,收集效率急剧降低,导致输出电流 I_C 减小,并近似为线性关系。该区域在模拟电路中作为线性电阻,或在开关(数字)电路中作为导通态“0”。3) 截止区:发射结零偏或反偏,输出电流为零,器件截止,可作为开关电路中的截止态“1”。

BJT 的交流信号共射极电流增益 β 和共基极电流增益 α 的定义及相互关系为:

$$\beta = \frac{\partial I_C}{\partial I_B}, \quad \alpha = \frac{\partial I_C}{\partial I_E} = \frac{\beta}{1 + \beta}$$

由于集电结偏置电压引起耗尽区宽度的改变,导致基区宽度产生跳变,表现为输出电流 I_{CE} 随输出电压 V_{CE} 而改变,此效应用输出电阻 r_{ce} 表示为:

$$r_{ce} = \frac{\partial V_{CE}}{\partial I_C} = \frac{V_A}{I_{CQ}}$$

式中 I_{CQ} 为电流静态偏置点, V_A 为厄利电压,则输入及输出电压与输出电流的关系为:

$$I_C = I_S \exp\left(\frac{V_{be}}{V_T}\right) \left(1 + \frac{V_{ce}}{V_A}\right)$$

知识点 6: BJT 的小信号等效微变模型

利用 PN 结电阻电容并联模型,并结合相关控制过程,可以很清楚地得到 BJT 完整的混合 π 交流小信号等效电路模型,忽略寄生电阻和 PN 结电容后,可得到低频等效电路模型,进一步忽略集电结反偏 PN 结电阻后,得到简化的低频等效模型。等效电路中的每个元件都有明确的物理意义,或者与具体的物理结构所对应,如输入电阻和输入电容等效于发射结,或者与具体的控制作用或物理效应所对应,如受控源等效于输入电压或电流对输出电流的控制,输出电阻等效于输出电压对输出电流的调制效应等。应根据问题的范畴选择适合的模型进行电路分析。

根据 BJT 输入-输出电压对输出电流的控制作用,得到的小信号跨导因子为:

$$g_m = \frac{\partial I_{CE}}{\partial V_{be}} = \frac{I_{CE}}{V_T}$$

上式表明,BJT 除了可作为传统的电流控制器件外,还可视为电压控制器件,其输入电阻为:

$$r_{be} = \frac{\partial V_{be}}{\partial I_B} = \frac{\partial V_{be}}{(1/\beta)\partial I_C} = \frac{\beta}{g_m}$$

结合 g_m 、 r_{be} 、 r_{ce} 等参数模型，可以给出简化后的交流小信号等效电路模型。

BJT 放大电路是本课程必考的重点内容，只要理解 BJT 偏置下的工作机理，并熟悉小信号等效电路及其参数的表征与转换方法，一切简单的放大电路计算都可迎刃而解。

知识点 7：BJT 的开关应用

BJT 本质上为非线性器件，只有在小信号条件下，在工作点附近可用等效的线性模型表征，并且对交流信号有放大作用。在大信号条件下，如开关应用中，BJT 表现为典型的非线性特性。

BJT 在开关应用中，应避免其进入深度饱和区。由于两个 PN 结在导通与截止条件下少子的存储与耗尽区宽度（即少子扩散电容与势垒电容）状态不同，状态间的转换对应于对 PN 结电容的充放电，因此充放电时间决定了 BJT 的最高开关频率。

知识点 8：结型场效应晶体管 JFET (Junction Field Effect Transistor)

JFET 为利用 PN 结耗尽区宽度调节沟道电阻的场效应晶体管，输入电阻为 PN 结的反向电阻，阻值比 BJT 的输入电阻大很多，但随温度和栅电压的变化而改变，不十分稳定。JFET 的导电沟道天然存在，因此 JFET 都为耗尽型， $V_G=0$ 时存在较大的沟道电流，栅电压将沟道全部耗尽时所需要的电压称为夹断电压，沟道夹断下的输出电流为零。JFET 的偏置电路相对比较简单。

设 JFET 的夹断电压为 V_p ，则其饱和电流方程为：

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_p}\right)^2 \left(1 + \frac{V_{DS}}{V_A}\right)$$

与 BJT 相比，JFET 的 I-V 关系变为平方率，而 BJT 为指数率，显然在同样的偏置电流条件下 JFET 的跨导 g_m 比 BJT 的跨导小，即：

$$g_m(\text{JFET}) = \frac{2I_{DSS}}{|V_p|} \sqrt{\frac{I_D}{I_{DSS}}} = \frac{2}{|V_p|} \sqrt{I_D I_{DSS}}$$

由于 JFET 为体沟道器件，因此在低噪声、温度稳定性方面较好。

知识点 9：MOSFET 场效应晶体管 (Metal-Oxide-Silicon FET)

MOS 为利用栅电压控制表面沟道导电性的场效应晶体管，输入电阻为栅介质电阻，理想状态下为无穷大。MOSFET 有增强型与耗尽型两种。增强型 MOSFET 的栅压只有加到开启电压 V_{TH} 后，才能形成反型沟道，产生输出电流。对于耗尽型 MOSFET，沟道控制原理与 JFET 基本类似，存在沟道夹断电压。

MOSFET 与 JFET 同为电压控制电流源，输出特性均与 BJT 类似，存在三个工作区，可作为模拟电路的小信号放大或线性电阻，也可作为数字电路的开关之用。与 BJT 的不同之处在于，除 FET 的输入电阻很大外，场效应管只有多子参与沟道导电，无少子存储效应，瞬态

特性只有对栅电容和衬底电容的充放电效应。

饱和恒流区 MOS 输出电流为:

$$I_D = \frac{1}{2} \mu \cdot C_{ox} \frac{W}{L} (V_{GS} - V_{TH})^2 (1 + \frac{V_{DS}}{V_A}) \approx \frac{1}{2} k (V_{GS} - V_{TH})^2$$

式中 k 为增益因子, V_{TH} 为阈值电压, 跨导因子为:

$$g_m(MOS) = \sqrt{2kI_D}$$

全真试题解析

【真题1】 哈尔滨工业大学 1999 年

// 本题 17 分 //

判断题: 双极型晶体管 (BJT) 和场效应管 (MOSFET) 比较, 有下述说法, 请在正确的说法后画“√”, 错误的说法后画“×”。

1. BJT 有两种载流子参与导电, MOSFET 只有一种 ()。
2. BJT 属电压控制型器件, MOSFET 属电流控制型 ()。
3. BJT 的热稳定性好于 MOS 的热稳定性 ()。
4. 两者在开关过程中都需要时间, 在同样的工作电流下, BJT 的开关速度快于 MOSFET ()。

解答:

1. √ 2. × 3. × 4. ×

点评与拓展:

对 2 说明一点, BJT 是电流控制电流型器件, 而 MOSFET 属于电压控制电流型器件。

【真题2】 东北大学 2001 年

// 每小题 1 分 //

单项选择题: 在备选答案中选出一个正确答案, 并将正确答案标志填入括号中。

1. P 型半导体带 ()。
A. 正电 B. 负电 C. 电中性
2. 温度升高, 二极管正向压降 ()。
A. 变大 B. 变小 C. 不变
3. 三极管工作在饱和区的条件是 ()。
A. e 结正偏, c 结反偏 B. c 结正偏, e 结反偏
C. e 结反偏, c 结反偏 D. e 结正偏, c 结正偏
4. 放大电路处于静态是指 ()。
A. 输入信号幅值不变时的电路状态 B. 输入信号频率不变时的电路状态
C. 输入端开路时的电路状态 D. 输入信号为零时的电路状态
5. 分析放大器时常常采用交直流分开的分析方法, 这是因为 ()。
A. 三极管是非线性元件
B. 在一定条件下, 电路可视为线性电路, 因此可用叠加原理

C. 电路中既有直流成分又有交流成分

解答:

1. C 2. B 3. D 4. D 5. C

【真题 3】 南京航空航天大学 2002 年

//每空格 1 分//

选择题:

二极管正向电压从 0.65V 增加 10%，则其正向电流将增加（ ）。

- A. 10% B. 大于 10% C. 小于 10%

分析:

二极管在导通后电压电流关系基本符合指数关系。

解答:

B

【真题 4】 北方交通大学 2000 年

//每空格 1 分//

填空题:

利用 PN 结的_____电容随外加电压变化的特性可制成变容二极管，它工作时需要加偏压。

解答:

势垒、反向

点评与拓展:

PN 结中电容由势垒电容和扩散电容组成，正偏时以扩散电容为主，随正向电流增加而增大；反偏时以势垒电容为主，随反向电压的增加而减小。

【真题 5】 北京大学 2002 年

//每空格 10 分//

在图 1-1 所示的电路中， $E_1=5V$ ， $E_2=5V$ ， $R_1=3k\Omega$ ， $R_2=2k\Omega$ ，设二极管正向压降为 0.7V，求流过二极管上的电流 I_{VD} 。

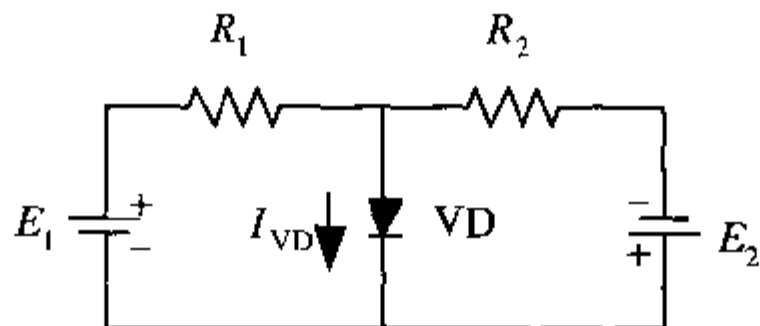


图 1-1

分析:

本题考察二极管的单向导电性。求解含有二极管的电路，应先断开二极管支路，分别计算二极管正负极电位，依据二极管的单向导电性判断二极管是否导通，再画等效电路求解：若二极管截止，则二极管所在支路相当于开路；若二极管导通，则应根据题意或电源电压的大小选择合适的二极管模型求解。在本题中若 VD 导通，则它等效为一个 0.7V 的电压源，极性同 VD 的极性。

解答:

首先判断二极管的状态。断开二极管支路, 设 E_2 的负极为电位参考点, 则有二极管正极电位: $(E_1 + E_2)R_2 / (R_1 + R_2) = 10 \times 2 / (3 + 2) = 4\text{V}$; 二极管负极电位: $E_2 = 5\text{V}$ 。由此可见, 二极管承受反向电压, 处于截止状态, 所以 $I_D = 0$ 。

【真题 6】 中国科技大学 2002 年

//每空格 9 分//

设二极管的导通压降 $V_{D(\text{on})} = 0$, 已知 $V_Z = 3\text{V}$ 。求当 V_i 从 -10V 变化到 $+10\text{V}$ 时, V_o 及 I_1 如何变化, 画出 $V_o \sim V_i$ 、 $I_1 \sim V_i$ 图。

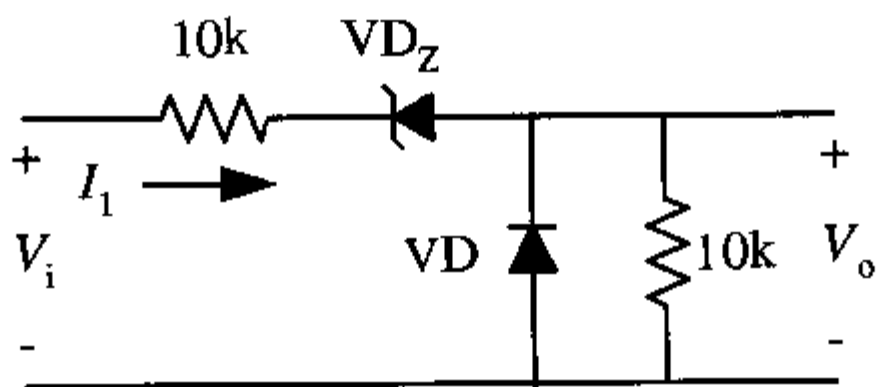


图 1-2

分析:

本题考察二极管和稳压二极管的工作特性。当稳压二极管外加正向电压时, 其特性同普通二极管; 当稳压二极管外加反向电压时, 则在 $|V| \geq |V_Z|$ 时工作在稳压区, 等效为一个极性与稳压管极性相反、大小等于 V_Z 的电压源, 而在 $|V| < |V_Z|$ 时相当于开路。

解答:

当 $-10\text{V} \leq V_i \leq 0\text{V}$ 时, VD 导通, VD_Z 正向导通, 输出电压为二极管 VD 的导通电压 $V_o = 0\text{V}$,

$$\text{输入电流 } I_1 = \frac{V_i}{10\text{k}\Omega} = \frac{V_i}{10} \text{ mA};$$

当 $0\text{V} \leq V_i < 3\text{V}$ 时, VD_Z 截止, 输入电压不能输送到输出端, $V_o = 0\text{V}$, $I_1 = 0\text{mA}$;

当 $3\text{V} \leq V_i \leq 10\text{V}$ 时, VD_Z 反向稳压, VD 截止, 输出电压 $V_o = (V_i - V_Z) \cdot \frac{10}{10+10} = \frac{V_i - 3}{2}$,

$$\text{输入电流 } I_1 = \frac{V_i - V_Z}{10\text{k}\Omega + 10\text{k}\Omega} = \frac{V_i - 3}{20} \text{ mA};$$

综上, 可画出电压传输特性和输入特性分别如图 1-3 (a) 和 (b) 所示。

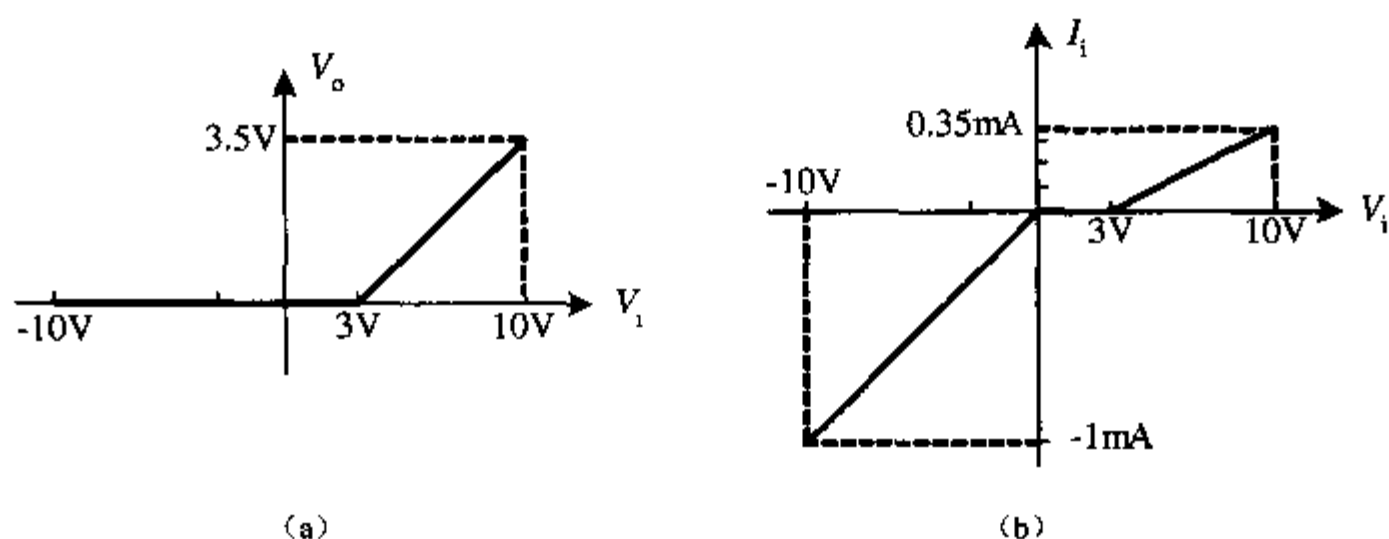


图 1-3

【真题 7】 北京航空航天大学 2000 年

//每空 7 分//

试述 BJT 基区宽度调制效应产生的原因， V_A 如何定义。

解答：

基区宽度调制效应产生的原因：BJT 工作在放大区时，随着 V_{CE} 增大，加在集电结上的反向电压也增大，集电结空间电荷区随之加厚，它主要向轻度掺杂的基区扩张，使基区变薄，导致 I_C 随着 V_{CE} 增加而略有增大。

V_A 是一个衡量 V_{CE} 对 I_C 影响程度的物理量，将晶体管共射输出特性曲线反向延长，就会发现它们与横轴基本上交于一点，定义该点对应的电压的正值为厄利电压 V_A 。

点评与分析：

BJT 的基区宽度调制效应对管子的性能有很大的效应，与此类似，在 MOS 短路中也存在这种负面效应，如沟道长度调制效应等。

【真题 8】 中国科技大学 2002 年

//每空 9 分//

图 1-4 所示为 N 沟道结型场效应晶体管构成的恒流源，已知该管的 $I_{DSS}=2\text{mA}$ ， $V_{PO}=3.5\text{V}$ ， $r_{ds}=50\text{k}\Omega$ 。求：

1. 恒流源的电流；
2. 恒流源的交流输出阻抗（两个电源间）。

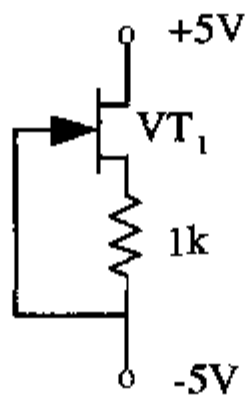


图 1-4

分析：

本题第一问考察对场效应管放大电路的静态工作点的求解，以及场效应管的转移特性方程和栅源电压方程，即可得；第二问求交流输出阻抗，则需熟练掌握场效应管的交流等效电路，

熟知输出阻抗和跨导的概念，画出放大器的微变等效电路进行求解。

解答：

1. 由饱和区转移特性方程得 $I_{VD} = I_{DSS} \left(1 - \frac{V_{GS}}{V_{PO}}\right)^2$ ，代入已知数据有：

$$I_{VD} = 2\text{mA} \left(1 - \frac{V_{GS}}{-3.5}\right)^2$$

由电路图又有 $V_{GS} = V_G - V_S = -I_{VD} \cdot 1\text{k}\Omega$

得到 $I_{VD1} \approx 12.11\text{mA}$ ； $I_{VD2} \approx 1.012\text{mA}$ 。由于 I_{VD} 不可能大于 I_{DSS} ，舍 I_{VD1} ，即有恒流源的电流为 $I_{VD} = 1.012\text{mA}$ 。

2. 画出交流等效电路如图 1-5 所示， V_t 为外加测试电压，则有：

$$r_o = \frac{v_t}{i_t} = \frac{(i_t - g_m v_{GS}) \cdot r_{ds} + i_t \cdot 1\text{k}\Omega}{i_t}$$

$$\text{式中 } g_m = \frac{\partial I_D}{\partial V_{GS}} = -\frac{2I_{DSS}}{V_{PO}} \left(1 - \frac{V_{GS}}{V_{PO}}\right) \approx 0.816\text{ms}$$

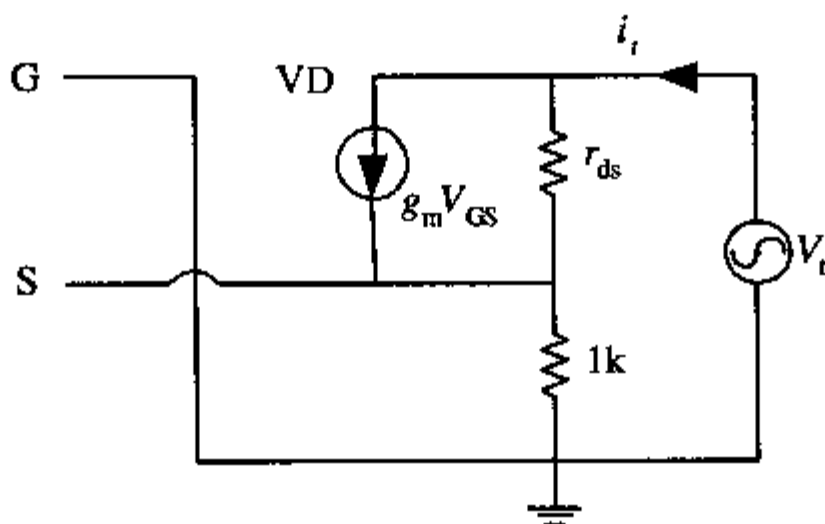


图 1-5

由图，又有 $v_{GS} = -i_t \cdot 1\text{k}\Omega$

所以， $r_o = r_{ds} + 1\text{k}\Omega + g_m r_{ds} \cdot 1\text{k}\Omega \approx 91.8\text{k}\Omega$

【真题 9】 中国科技大学 2002 年

|| 解题 9 分 ||

图 1-6 所示为二极管电路图，请对照输入电压 V_i 的波形，画出其输出电压 $V_{o(t)}$ 波形，设二极管为理想二极管。

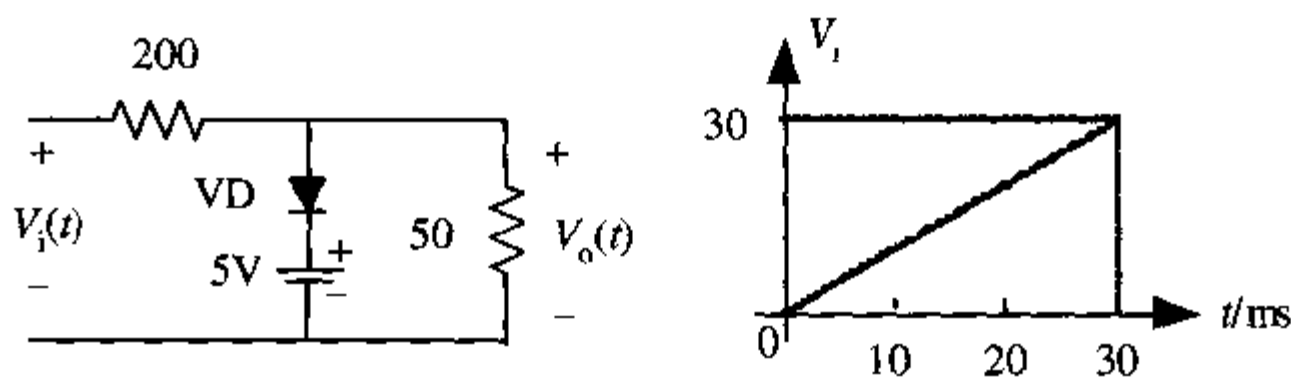


图 1-6

分析:

解题思路与真题 5 相同, 此处省略。

解答:

由电路图可得: $V_i(t) = t, t \leq 30\text{ms}$, 当 $V_i(t) \leq 5\text{V}$, 即 $t \leq 5\text{ms}$ 时, VD 截止,

$$\text{有 } V_o(t) = V_i(t) \cdot \frac{50}{50+200} = \frac{t}{5};$$

当 $V_i(t) > 5\text{V}$, 即 $t > 5\text{ms}$ 时, VD 导通, 则输出 $V_o(t) = 5\text{V}$ 。综上, 可画出波形如图 1-7 所示。

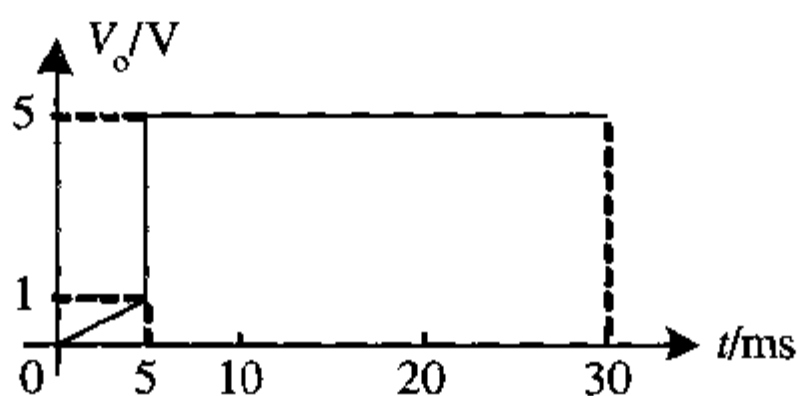


图 1-7

以练代考训练题

【训练题 1】 北方交通大学 2000 年

// 每空格 1 分 //

填充题:

1. 导致放大器高频段增益下降的主要原因是由于_____的影响; 导致放大器低频段增益下降的主要原因是由于_____的影响。
2. PN 结正向交流电阻的大小与_____有关。

【训练题 2】 中国科技大学 2002 年

// 本题 9 分 //

如图 1-8 所示, 已知 N 沟道结型场效应晶体管的夹断电压 $V_{P0} = 3.5\text{V}$, $I_{DSS} = 18\text{mA}$ 。求 V_{GS} 和 V_{DS} , 并判断该场效应管工作在什么区域。

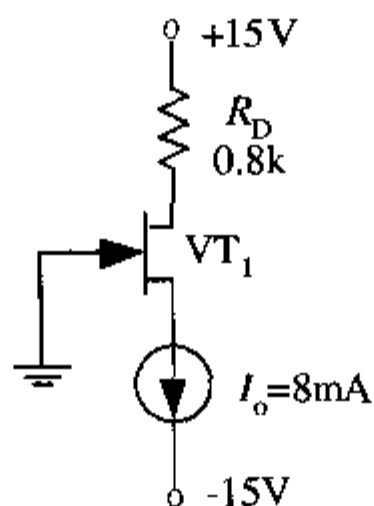


图 1-8

【训练题 3】 北京大学 2001 年

// 本题 10 分 //

如图 1-9 所示, 电路中电感的初值电流为 $I(0)$, 求合闸后电感两端的电压 $V_L(t)$, 并画出波形图。

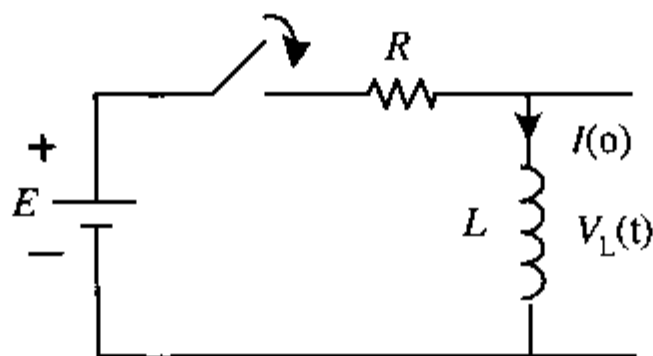


图 1-9

【训练题 4】 北京大学 2000 年

// 本题 10 分 //

试设计一个稳压管稳压电路, 输入电压 V_i 为 $21 \sim 25\text{V}$, 输出电流为 $15 \sim 20\text{mA}$, 输出电压 V_o 为 9V , 所用稳压二极管特性如图 1-10 所示, 正常稳压在 a, b 两点之间, 要求画出电路图, 并确定电路中元件的数值, 估算元件所消耗的功率。

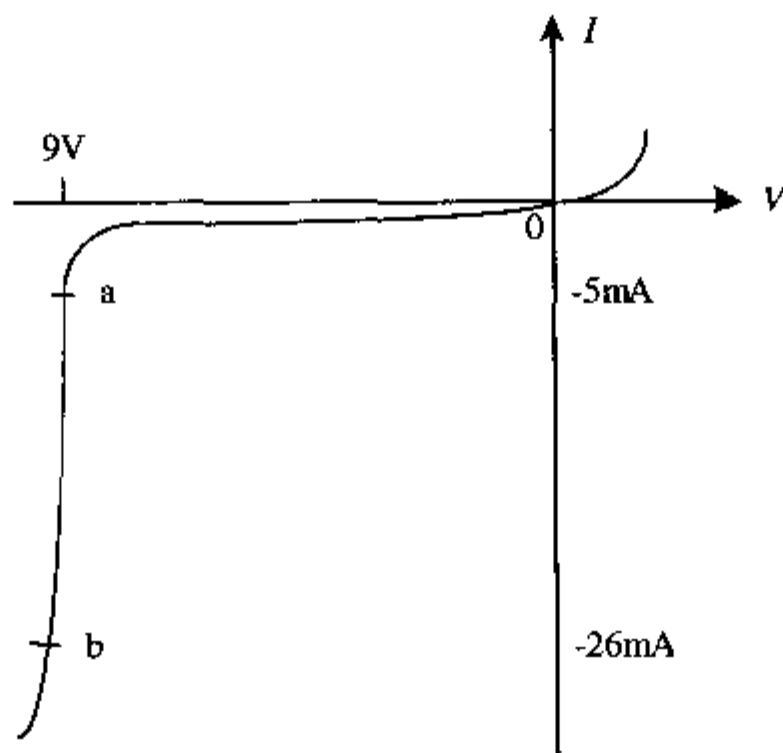


图 1-10

【训练题 5】 北京大学 2000 年

// 本题 10 分 //

在 $t=0$ 时, 恒定电压 $U_S=12V$ 施加于 RC 电路, 如图 1-11 所示。

已知 $U_C(0)=4V$, $R=1\Omega$, $C=5F$, 求 $t \geq 0$ 时的 $U_C(t)$, 并画出波形图。

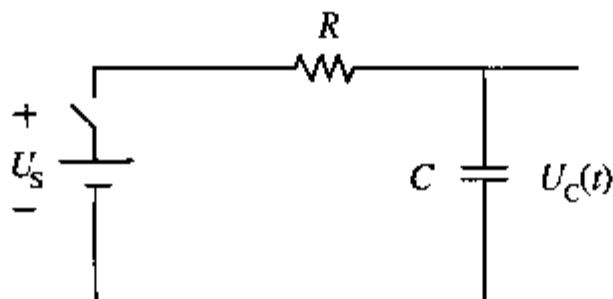


图 1-11

【训练题 6】 上海交通大学 2001 年

// 本题 10 分 //

1. 设二极管为理想器件, 求图 1-12 中电路的 I_1 、 I_2 、 I_3 、 I 和 U_O 。

2. 现有两只稳压管, 其正向压降均为 $0.7V$, 稳压值分别为 $10V$ 和 $6V$, 电阻若干 (以电阻分压所得的稳压值不计为一种), 问共可组合成多少种稳压电路, 并画出稳压值为 $4V$ 的稳压电路。

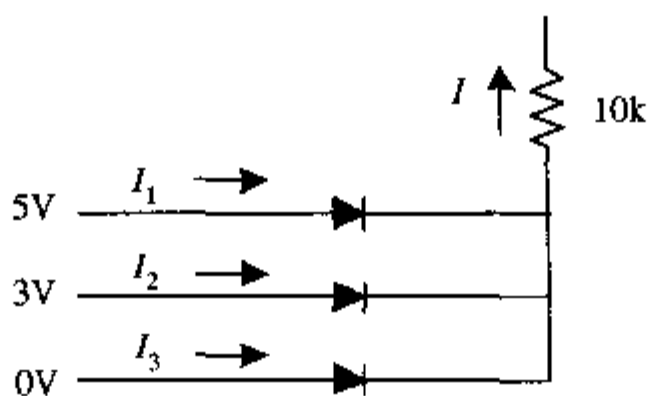


图 1-12

【训练题 7】 北京航空航天大学 2002 年

// 本题 10 分 //

如图 1-13 和图 1-14 所示, ZD 为稳压二极管, 稳定电压为 $3V$, VD 为普通二极管, 正向压降 $0.7V$, 反向击穿电压 $100V$, 其余元件的参数如图中所示。运算放大器为理想运放, 电源电压为 $\pm 15V$, 输入电压 $U_{in} = 5 \sin 100\pi t (V)$ 。

1. 绘制图 1-13 所示电路的输出电压波形图, 说明图 1-13 中的电路功能。

2. 绘制图 1-14 的输出电压波形图, 说明二极管 VD 在负反馈环路内和负反馈环路外的区别。

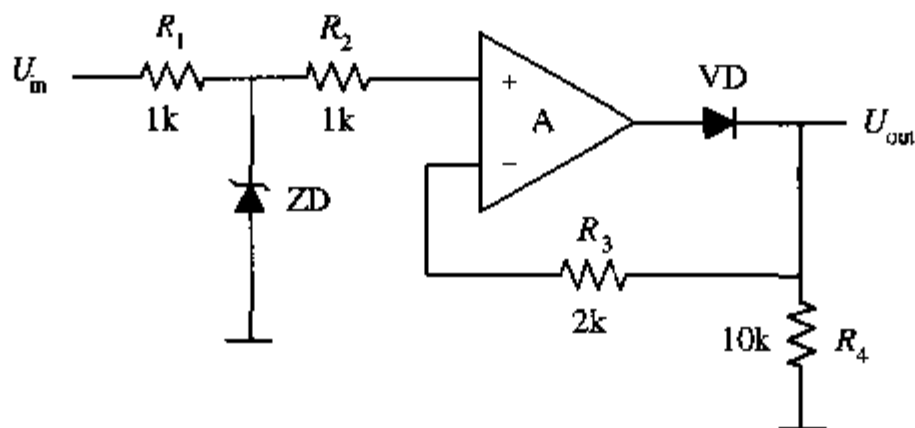


图 1-13

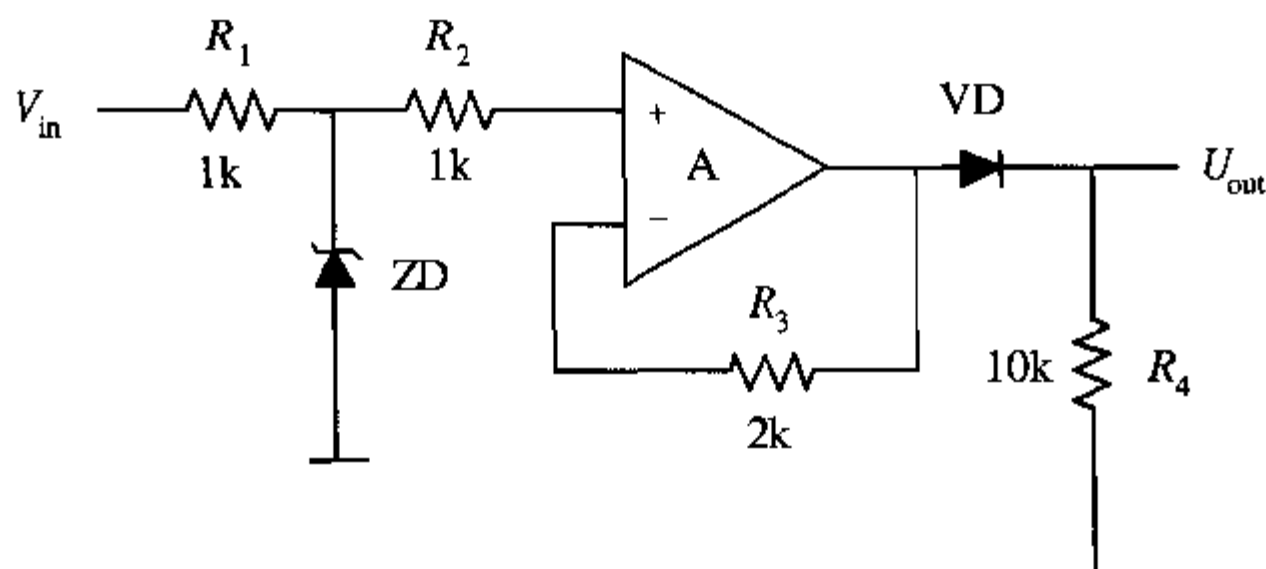


图 1-14

【训练题 8】 大连理工大学 2002 年

// 本题 8 分 //

画出如图 1-15 所示电路的电压传输特性曲线 (U_O 与 U_i 的关系曲线)。设 A_1 和 A_2 具有理想特性, 其最大输出电压为 $\pm 15V$, 二极管 VD 为理想二极管。

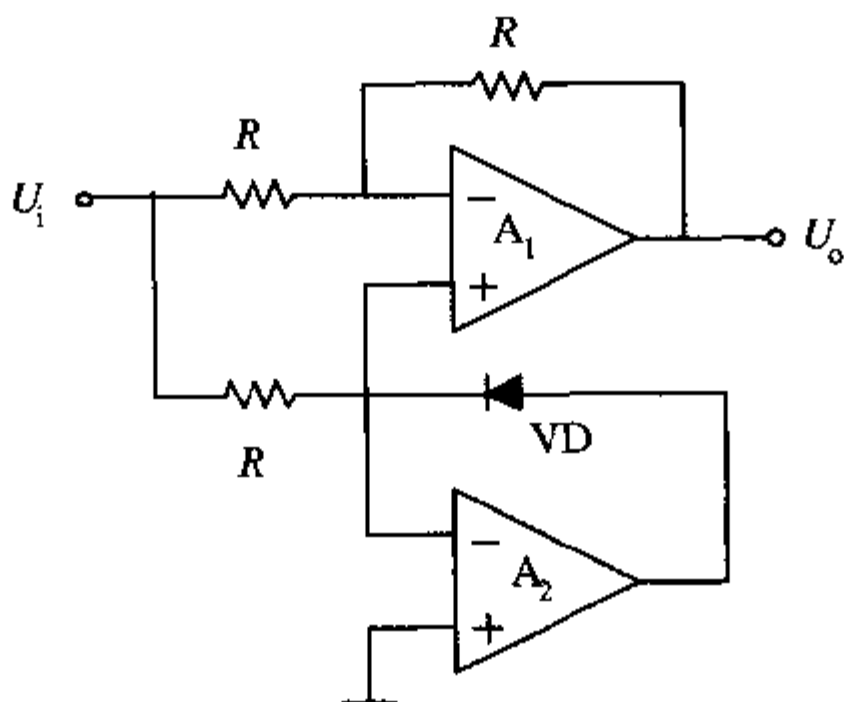


图 1-15

● 以练代考训练题答案与解析

【训练题 1】 答案与解析

解答:

1. 极间电容和接线电容、外接电容
2. 正向 PN 结电流

【训练题 2】 答案与解析

解答: 由 $8mA = 18mA(1 - \frac{V_{GS}}{-3.5})$, 解得 $U_{GS} = -1.944V$;

$$V_{DS} = 15V - I_O \cdot 0.8k - V_S, \text{ 其中 } V_S = V_G - V_{GS} = 1.944V$$

解得 $V_{DS} = 6.656V$ 。

因为有 $V_{PO} < V_{GS} < 0$ 且 $V_{GD} = -3.888V < V_{PO}$ 可知，场效应管工作在饱和区。

【训练题 3】 答案与解析

本题考察了电感的一阶电路的阶跃瞬态响应，只需要利用电路知识，列出全电流方程即可求解。得到 $L \frac{di(t)}{dt} + Ri(t) = E$ ，积分求出电流表达式，由分压关系，最后可以得到电感上电压的表达式，这里就不再具体推导。

【训练题 4】 答案与解析

本题是灵活运用稳压管的典型设计题目，解题思路：稳压管的工作电压一定保证在稳压管输出特性的击穿区，同时在计算元件功耗时应该选择最大电流的值进行计算。具体设计留给读者考虑。

【训练题 5】 答案与解析

与训练题 3 一样同出于北京大学，但属于不同的年份，可以看出两题异曲同工，同样是考察阶跃响应，但此题中换成了 RC 组合，而且电容两端有初始电压，增加了一定的难度。不过运用训练题 3 的解题思路同样能顺利地得到答案。

【训练题 6】 答案与解析

1. 根据二极管导通的条件，很容易判断这三个管子，只有第一个管子有正向的偏置电压，才能正向导通，另外两个处于截止状态，由此可以很容易求得各个支路的电流。

2. 利用这两个稳压管稳压值的算术运算，很容易得到有四种不同的输出电压，而文中要求的电压是由两者的稳压值相减而得到的，由此思路，可以构造一个电路，以 10V 的电压端为正极，以 6V 的电压为负极，直接就得到了电压差为 4V 的电压，电路图略。

【训练题 7】 答案与解析

本题虽然有运放的知识，但主要还是考察二极管在不同电路连接中的不同作用，因此收录在第 1 章中。

解题思路，在图 1-13 中，利用运放“虚短-虚断”的特点， R_2 上没有电流通过，同相端电位等于 ZD 端的电位，当输入电压超过 ZD 稳压值时，ZD 开始稳压作用，使同相端电位固定为 3V；另一方面，同理 R_3 上也没有电流通过，因此同相端电位就直接等于 R_4 上端电位，即为输出电压。由此运放输出到二极管 VD，再到 R_4 形成通路，得到输出波形。

而在图 1-14 中，同相端分析同上，根据电路连接关系，反相端电位与运放输出电位相同，即等于同相端的电位，而后再在二极管整流后输出，波形输出很容易得到。

详细的分析已经给出，具体的求解略。

【训练题8】 答案与解析

解题思路：本题关键在于确定何时二极管导通，何时截止。当 U_i 为正时，通过 A_2 反相，二极管截止；当 U_i 为负时，二极管导通。VD 导通，则 A_2 起到一个输出跟随输入的作用，当 VD 截止时， A_2 没有反馈网络，由于理想运放的虚短特性， A_1 的同相端相当于接地， $U_o = -U_i$ 。

本题与训练题 7 非常类似，两题可以进行比较总结，掌握该类题目。

u

u

u

u

u

第2章 基本放大电路

重点难点精解

信号放大电路是模拟电路必考的基本内容之一，可出电路功能分析题、参数计算题两种主要考核形式，要求考生熟悉最基本的电路形式和工作原理，并可利用等效电路进行直流工作点和动态交流特性的定量计算。

知识点 1：信号放大电路的类型

根据输入信号和输出信号之间的关系，存在四种类型的放大电路，即电压放大器、电流放大器、跨导放大器和跨阻放大器。从本质上看，四种类型的放大器是等效的，并可相互转换。但各种类型的放大电路在分析方法和电路性能方面是有很大差异的，本课程的重点是电压放大电路。

不同类型的放大电路对信号源的要求是不同的，自身的输入输出阻抗要求也不相同。对于电压放大或跨导放大，要求电压信号源内阻小，放大电路输入阻抗高；对于电流或跨阻放大，要求电流源信号内阻大，放大电路输入阻抗低。

知识点 2：放大电路的基本结构

通常由有源器件、直流电源和相应的偏置电路、信号源、负载、耦合电路和地等构成。有源器件是放大电路的核心，可作为放大管和有源负载，是决定交流放大性能的关键因素。

放大电路中的有源器件必须工作在线性恒流区，以保证交流小信号的有效放大。根据有源器件的不同，有 BJT 放大电路、JFET 放大电路、MOSFET 放大电路，以及兼容 BJT 和 MOSFET 的 BiCMOS 放大电路等。此外，在输出互补对称的场合，常采用对称的正、负电源供电。

知识点 3：偏置电路与直流工作点

偏置电路应保证放大管工作于恒流（线性）放大区，并提供交流信号变化的信号摆幅范围。偏置电路结构是多样的，其中 B（基极）或 G（栅极）的电阻分压是常用的偏置结构，适合于对各种有源放大器的偏置。考虑到 BJT 相对稳定的导通电压，还可采用电阻与发射结串联形式的简单偏置结构。对于 JFET 和耗尽型 MOS 管，其栅压可直接接 GND 的固定偏置。考虑到 BJT 与 FET 有源器件的参数随温度变化会引起静态工作点 Q 的漂移，而工作点的漂移必然引起动态范围的变化和放大的失真，为此需要引入能稳定工作点的偏置电路。通常采用射极或源极的 RC 反馈结构，该结构仅对直流有反馈，对交流旁路，在保持交流放大性能的条件下稳定直流工作点。

JFET 的直流偏置常采用大的输入电阻以防止输入 PN 结的正偏而导致的输入阻抗退化。由于 JFET 为耗尽管，可采用自偏置技术，即栅压取自器件所在输出支路的源端，源电阻 R_S 可有效减小栅电压。BJT 由于输入电阻通常不大，对电阻偏置电压会产生影响，输入电阻越大，

而分压电阻越小,这种影响也越小,否则,必须考虑 BJT 输入电阻的影响。FET 由于输入阻抗无穷大,因此对偏置点无任何影响。

知识点 4: 放大电路的主要指标

衡量电压放大电路性能指标主要有电压放大倍数 A_u 、输入电阻 R_i 、输出电阻 R_o 、线性范围、噪声、截止频率等。应当清楚,放大器的各项性能指标无法同时达到最优,电路在某一方面性能的改善通常是以牺牲其他方面的性能为代价的。

输出电压是通过放大管所控制的交流小信号电流在负载上而获得的,因此电压增益与放大管的电流控制能力和负载的大小有关。提高有源放大管的电流增益 β 或跨导 $g_m = I_C/V_T$, 增加负载,有利于电压增益的提高。对于电压放大器,要求输入电阻大,以减小对前级的或信号源的影响,同时要求输出负载小,以提高对后级负载的驱动能力。

放大电路在高频下性能会显著退化,这意味着电路能够处理或放大的信号的最高频率是有上限的,通常以带宽指标衡量。电路带宽首先与器件自身的截止频率有关,其次与电路的具体设计密切相关。

知识点 5: 有源负载与恒流源

有源负载在集成电路中广泛应用,其根本原因在于:直流电阻决定静态工作点,为保持信号的动态空间,直流电阻取值应适中,不能太大;而交流电阻决定小信号增益,应越大越好。普通线性电阻直流与交流阻值相同,两方面的要求相互制约,难以调和,而有源负载的直流与交流电阻不同,其直流电阻较小,而交流电阻很大,可满足直流偏置与交流放大两方面的共同要求。有源负载采用相同的 V_{BE} 或 V_{GS} 偏置方法,通过改变器件的面积比例关系控制电流的相互关系。若进一步匹配其 V_{CE} 或 V_{DS} 电压,则有利于进一步改善恒流特性,提高交流输出电阻。

有源负载与放大管都采用有源器件 BJT、JFET 和 MOSFET,应注意作为放大管的有源器件和作为负载管有源器件的区别和联系:两者的相同之处在于工作区域相同,都在恒流(线性)放大区;而不同之处在于,放大管的 V_{BE} 或 V_{GS} 是交变的,交变信号可从 B(G)或 E(S)端加入,而有源负载管的 V_{BE} 或 V_{GS} 一定是固定的。

当 $V_{DS} < V_{GS} - V_{TH}$ 或 $V_{CE} < V_{CES}$ 时, MOS 或 BJT 都将脱离恒流区而进入线性电阻区,因此,有源器件的线性工作范围为 $V_{CES} \sim V_{CC}$ 或 $V_{DSsat} \sim V_{CC}$, 无法达到 $GND \sim V_{CC}$ 的 Rail to Rail 全摆幅范围,当有源负载退出饱和区后,电路的增益性能将明显退化。

基本恒流源采用电阻 R+BJT/MOS Diode 偏置结构,由电阻定义偏置支路的电流,有:

$$I_{ref} = \frac{V_{CC} - V_{BE(on)}}{R}, \quad I_{ref} = \frac{V_{CC} - V_{GS}}{R}$$

确定参考电流 I_{ref} 后,由于电流源具有相同的主偏置电压 V_{BE} 或 V_{GS} ,则输出电流按恒流管面积因子比例传输。

在基本电流源基础上稍加改变,可形成各类电流源,微电流是其中一个典型例子。微电流改变了基本恒流源的线性性质,通过调节输出管源极电阻 R_2 ,输出电流 I_2 与参考电流 I_{ref} 的非线性关系变为:

$$I_2 = \frac{\Delta V_{BE}}{R_2} = \frac{V_{VT}}{R_2} \ln\left(\frac{I_{ref}}{I_2} \frac{A_{e2}}{A_{e1}}\right)$$

式中 A_e 为 BJT 的发射区面积。当输入-输出管的源端都存在串联电阻时, 利用各管在支路电流相差并不悬殊条件下 V_{BE} 近似相等的假设, 得到各支路电流的比例输出, 即与本支路电阻呈反比, 与其他支路电阻呈正比, 即 $R_2 I_2 \approx R_3 I_3$ 。

知识点 6: 三类放大组态

BJT 或 MOSFET 除去衬底外, 共有三端外部电极, 分别为 BJT 的发射极 E、基极 B、集电极 C, MOS 的源极 S、栅极 G、漏极 D。由于输入信号和输出信号分别接入两个电极, 其中一个电极为输入输出的公共端, 因此从理论上讲共有六种组态。但考虑到实际电路的限制, 即输入信号只能加到 V_{BE} 或 V_{GS} 上, 而且输出不能从 B 或 G 上取出, 因此只剩下三种电路放大组态。

用三极管可以构成共发射极 (CE)、共基极 (CB)、共集电极 (CC) 三种基本组态的放大电路; 相应地, 对于场效应管, 可构成共源 (CS)、共栅 (CG)、共漏 (CD) 三种基本组态。CE 和 CS 为电压增益级, E/S 为公共端, 信号由 B/E 端输入, 输入电阻大, 信号由 C/D 端输出; CB 和 CG 为电流缓冲级, B/G 为公共端, 信号由 E/S 端输入, 输入电阻小, 信号由 C/D 端输出, 当输出电阻大于输入电阻时, CB/CG 亦可实现电压放大作用; CC 和 CD 又称射极或源极跟随器, 是电压缓冲器, 该组态以 C/D 为公共端, 信号由 B/G 端输入, 由 E/S 端输出, 通常输出电路得到有效降低, 电流驱动能力显著增强。

三种组态的放大电路结构不同, 特点鲜明, 各有优势与不足, 在电路设计中通常相互配合使用, 构成多级放大器, 提高电路的综合性能。

知识点 7: 放大电路的分析方法

电路分析有图解法和解析法 (等效电路法) 两种。图解法适合定性分析, 物理图像清晰。解析法适合定量计算。电路的解析分析通常分成直流工作点分析和交流分析两部分。直流工作点分析常采用计算法, 它是交流分析的基础。交流分析常采用微变等效电路法, 微变等效电路中的参数如跨导 g_m 、电阻 r_{be} 是由静态工作点决定的。

电路分析首先进行直流工作点 Q 的计算, 这是进行交流分析的基础。Q 点的计算应采用直流负载线。Q 点确定后, 可计算交流小信号参数如输入电阻、跨导 g_m 等, 然后根据变化的交流负载线, 计算电路的小信号增益。通常, 由于交流负载电阻相比直流负载而减小, 负载线斜率增加, $V_{CE,max}$ 可根据 Q 点和交流负载线的关系求出, 由于 $V_{CE,max} < V_{CC}$, 则实际的输出电压 V_{CE} 的动态范围为 $V_{CES} \sim V_{CE,max}$, 若 Q 点为此区域的中点, 则无失真; 若 Q 点比该区域中点偏右 (大), 首先出现截止失真; 若相反, Q 点于中点偏左 (小), 则首先出现饱和失真。

采用交流小信号等效电路分析方法, 得到低频交流信号 CE/CS 的电压增益为:

$$A_v(CS) = \frac{V_o}{V_i} = -g_m R_L'; \quad A_v(CE) = -\frac{\beta \cdot R_L'}{r_{be}} = -g_m R_L'$$

同理，低频交流信号 CD/CC 组态的电压为：

$$A_v(\text{CD}) = \frac{V_o}{V_i} = + \frac{g_m R_L'}{1 + g_m R_L'}; \quad A_v(\text{CC}) = + \frac{(1 + \beta) \cdot R_L'}{r_{be} + (1 + \beta) R_L'} = + \frac{g_m R_L'}{1 + g_m R_L'}$$

CB/CG 组态的电压增益为：

$$A_v(\text{CG}) = \frac{V_o}{V_i} \approx + g_m R_L'; \quad A_v(\text{CB}) = + \frac{\beta \cdot R_L'}{r_{be}} \approx + g_m R_L'$$

知识点 8：放大电路的带宽

放大电路的频带宽度为高频转折频率 f_H 与低频转折频率 f_L 之差，主要由高频转折频率 f_H 特性决定。转折频率定义为增益相对中频稳定值下降 -3dB 点（又称半功率点）的频率。当处理信号的频率超出电路带宽时，将产生频率失真。

电路的信号源内阻与三极管的结间电容或 MOS 管的栅电容等是决定电路上限截止频率 f_H 的主要因素。下限频率 f_L 主要由极间耦合（隔直）电容决定。若采用信号的直接耦合，避免 RC 耦合方式，下限频率 f_L 可下降到零。理论分析表明，电压放大电路的增益带宽积或单位增益带宽 GWB 近似为一常数，则增益与带宽参数成为一个矛盾，增加带宽以降低增益为代价，而增益提高后，带宽也相应减小。

在共射/共源放大电路 CE/CS 中，由于输入 - 输出间存在密勒电容，该电容等效到输入端后将增大 $(1 - A_v)$ 倍，该电容为极间并联电容，此电容的倍增通常称为密勒电容效应，此效应将使 f_H 显著降低。

在共基/共栅放大电路 CG/CB 中，输入 - 输出之间不存在密勒电容，故频率特性比 CE/CS 强。对于共集/共漏放大电路 CC/CD，由于输出电阻小，RC 时间常数小，保证输出结点有较高的 f_H 频率，因此高频特性也明显优于 CE/CS 电路。从改善频率的角度出发，提出的 CE-CB 或 CS-CG 结构，在此类结构中，CE/CS 的负载因采用 CB/CG，因此阻抗低，制约了 CE/CS 的低频增益，从而有效抑制了密勒电容效应，而电压增益可以依靠第二级 CB/CG 实现。这种 Cascode 放大结构在保证电压增益的前提下，高频特性得到明显改善。

知识点 9：放大电路的稳定性与频率补偿

在实际应用中，放大电路通常与反馈网络构成闭环负反馈系统，在低频下，系统因负反馈而稳定，而在高频下，放大电路因内部极点电容的存在，与阻抗 R 形成移相网络，常导致各结点和输出电压相位的滞后，当附加的相位移达到 -180° 后，与原来负反馈 -180° 的相位叠加，总相位移达到 360° 即正反馈，若正反馈时系统环路增益大于等于 1，即可形成自激振荡。

单级放大器增益频率特性的最大相位移为 90° ，因此单级放大电路无条件稳定。两级放大器最大的相位移为 180° ，临界稳定；当采用两级以上放大时，最大相位移已超出 180° ，系统极易进入自激振荡的非稳定区。

考虑到消除噪声等因素的影响，保证系统可靠稳定，特引入增益裕度和相位裕度参数。相位裕度是指在环路增益为 1 时放大器相位移离开 -180° 距离，距离越大，稳定性越高；而增益裕度是指在正反馈下（相位移 180° ），环路增益小于 1（0dB）的距离，环路增益越小，稳定

性越高。

当放大电路可能不稳定工作时,需采用频率补偿技术确保系统稳定性,即达成增益裕度与相位裕度的稳定要求。电容补偿的基本原理是基于主次极点分离,具体方法有采用大的并联电容或小的密勒电容以压缩主极点和 GBW,使所有次极点大于 GBW,此外还可采用 RC 前馈通路引入 LHP(左半平面)零点,或者延缓相位移,或者消除次极点,等效于次极点右移,保证系统的稳定性。显然,稳定性的提高是以牺牲电路带宽特性为代价的。

知识点 10: FET 与 BJT 放大电路的区别与联系

BJT 为电流控制器件,采用电流放大的传统分析方法,输入阻抗小。MOSFET 为电压控制型器件,输入阻抗很高,采用跨导控制的分析方法。因此,在低频下,MOS 放大器之间级联的相互影响很小。

BJT 因输入电阻小,存在多种形式的偏置结构,而 MOS 管因输入电阻极大,只能采用分压电压偏置或电流源形式的电流偏置。

BJT 也可采用基于跨导 g_m 的分析方法,与电流增益的关系为 $g_m = \beta / r_{be}$ 。由于 BJT 的输入阻抗小, β 大,因此其跨导很高。采用跨导方法后,对 BJT 和 MOS 等效电路的分析可统一。

全真试题解析

【真题 1】 复旦大学 2000 年

|| 本题 8 分 ||

1. 图 2-1 中所示电路是什么电路?
2. 假定 $\beta_1 = \beta_2 = \beta_3 = \beta$, 求证: 当 $\beta \gg 1$ 时, $I_o = I_R$ 。

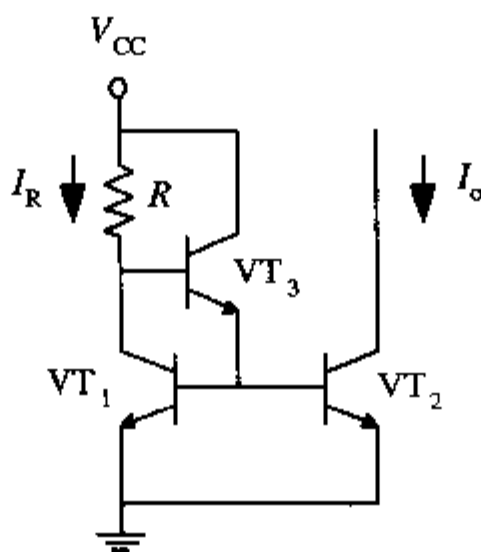


图 2-1

分析:

从电路中晶体管的连接方式可以看出是一个改进的镜像电流源,根据其特点可以解题。

解答:

1. 这是一个改进的 BJT 恒流源结构, V_{CC} 通过电阻 R 和 VT_3 与 VT_1 两个 PN 结导通电压,形成偏置电流 I_R 作为参考电流,并经过 VT_2 管的镜像作用线性传递到输出端 I_o 。 I_o 与 I_R 之比为 VT_2 与 VT_1 管发射区面积之比。

2. VT_3 的作用是减小 VT_1 与 VT_2 之间的失配,提高电流源的精度。设 VT_1 与 VT_2 的基极电流 $I_{B1} \approx I_{B2} \approx I_{e3}$, 因为 VT_1 与 VT_2 面积相同,发射极电压相同,在忽略其输出电阻影响的条件

下，集电极电流近似相同， $I_{C1}=I_o$ ， $I_{B3}=I_{e3}/(1+\beta)$ ， $I_R - \frac{2I_{B1}}{1+\beta} = I_o$ ， $I_R - \frac{2I_o/\beta}{1+\beta} = I_o \Rightarrow$

$$(1 + \frac{2}{\beta(\beta+1)})I_o = I_R$$

显然，当 $\beta^2 \gg 1$ 时，有 $I_o = I_R$ 。

点评与拓展：

本题电路在基本的双极型晶体管电流镜的基础上通过增加一级放大管来达到减小失配的目的。如果该放大管的电流放大倍数越大，则镜像电流源的精度就越高。题中 VT_1 、 VT_2 管的发射极面积是相同的，组成的是1:1的电流镜。如果两者面积不同，就变成了比例电流镜，其电流之比等于对应晶体管发射极面积之比。

【真题2】 北京大学 2002 年

// 本题 10 分 //

如图 2-2 所示的威尔逊电流源，设三个管子的参数相同，试证明

$$I_o = (1 - \frac{2}{\beta^2 + 2\beta + 2})I_R$$

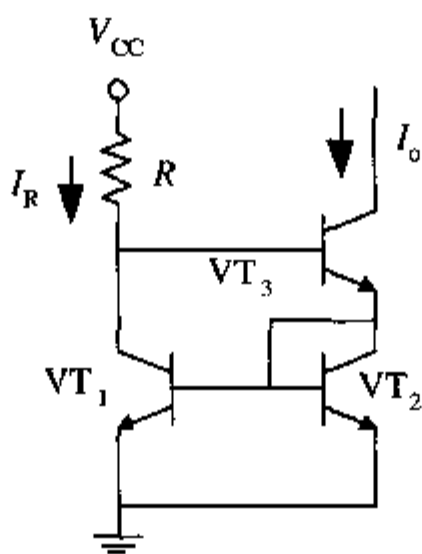


图 2-2

解答：

这是一个基本的威尔逊电流源， VT_1 和 VT_2 导通偏置电压相同，因此电流近似相同， VT_3 将 VT_1 的 V_{CE} 钳位在 $2V_{BE(on)}$ ，仅与 VT_2 的 V_{CE} 相差一个导通电压，以匹配输出电阻的影响，提高电流源的精度。同类考题见浙江大学 2000 年（5 分）。

由 $I_{C1}=I_{C2}$ ， $I_{B1}=I_{B2}$ ， $I_R=I_{C1}+I_o/\beta$ ， $[(\beta+1)/\beta]I_o=I_{C2}+2I_{B2}$ ，
则由以上关系可得：

$$(\beta+1)I_o = \beta \cdot I_{C2} + 2\beta \cdot I_{B2} = \beta \cdot I_{C1} + 2I_{C1}$$

$$I_R = \frac{\beta+1}{\beta+2}I_o + \frac{1}{\beta}I_o = \frac{\beta(\beta+1)+\beta+2}{\beta(\beta+2)}I_o$$

$$\text{由此得到 } I_o = \frac{\beta(\beta+2)+2-2}{\beta(\beta+2)+2} = \left(1 - \frac{2}{\beta^2+2\beta+2}\right) I_o$$

【真题3】 东南大学 2002 年

// 真题 20 分 //

电路如图 2-3 所示。设 $r_{be}=200\Omega$ 。求：

1. 各电极的静态电压值 V_B 、 V_E 及 V_C ；
2. 若 Z 端接地，X 端接信号源且 $R_S=10k\Omega$ ，Y 端接一 $10k\Omega$ 的负载电阻，求 $A_{vs}(V_Y/V_S)$ ；
3. 若 X 端接地，Z 端接一 $R_S=200\Omega$ 的信号电压 V_S ，Y 端接一 $10k\Omega$ 的负载电阻，求 $A_{vs}(V_Y/V_S)$ ；
4. 若 Y 端接地，X 端接一负载电阻 $1k\Omega$ ，求 $A_{vs}(V_Z/V_S)$ 。

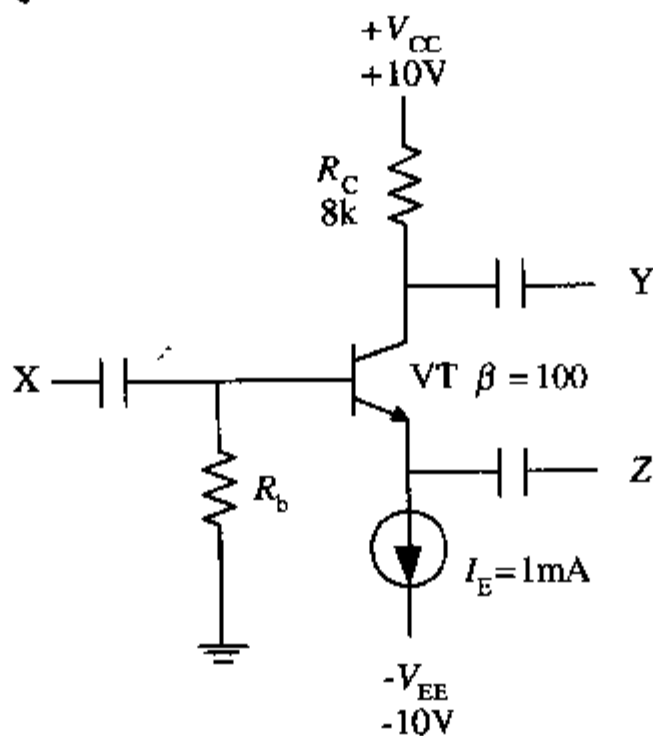


图 2-3

分析：

这是一个关于 CE、CB 和 CC 单级放大的综合考题，因采用对称的正、负电源设计，因此偏置电路变得比较简单，采用基极电阻直接接地的方法可保证 VT 管的正向导通，并且这种偏置对 CE、CB 和 CC 三种放大组态均适用。

解答：

1. 在静态条件下，VT 管导通，导通压降近似设为 $0.7V$ ，因 $I_E=1mA$ ，则：

$$I_B = \frac{I_E}{\beta+1} = \frac{1mA}{101} \approx 10\mu A, \quad I_C = \frac{\beta}{\beta+1} I_E \approx I_E = 1mA$$

$$V_C = V_{CC} - I_C R_C = 10V - 1mA \times 8k\Omega = 10 - 8 = 2V$$

$$\text{电阻 } R_b \text{ 上的电流在静态下为基极电流，则 } V_B = -I_B R_b = -10\mu A \times 10k\Omega = -0.1V。$$

$$V_E = -V_{BE(on)} - V_{R_b} + V_B = -0.7 - 10\mu A \times 200 - 0.1 \approx -0.8V$$

可判断出 VT 处于发射结正偏、集电结反偏的正向放大工作区。

2. Z 接地，则 Z 为公共端，信号由 B 输入，由 C 输出，为 CE 放大组态。交流条件下各电容视为短路，因此 $R'_L = R_C // R_L = 8k // 10k \approx 4.44k\Omega$ ，则理想信号源条件下的电压增益为：

$$A_{V_i}(\text{CE}) = \frac{V_Y}{V_i} = -g_m R'_L = -\frac{\beta}{r_{be}} R'_L = -\frac{I_C}{V_T} R'_L \approx -\frac{1\text{mA}}{26\text{mV}} \times 4.44k\Omega \approx -170.9$$

$$\text{交流输入电阻近似为 } r_{bi} = r_{bb'} + r_{be} = 200 + \frac{\beta \cdot V_T}{I_C} \approx 200 + \frac{100 \times 26\text{mV}}{1\text{mA}} = 2.8k\Omega$$

$$r_b = r_{bi} // R_b = 2.8 // 10 \approx 2.2k\Omega$$

则考虑到信号源内阻 R_s 的影响，电压增益下降到：

$$A_{V_s} = \frac{V_Y}{V_s} = \frac{V_Y}{V_i} \frac{V_i}{V_s} = A_{V_i} \frac{r_b}{r_b + R_s} = -170.9 \times \frac{2.2k}{2.2k + 10k} = -170.9 \times \frac{2.2}{12.2} \approx -30.8$$

3. 基极 X 端接地，则 X 为公共端，信号由 VT 的发射极 Z 端输入，由集电极输出，因此构成 CB 放大组态，且有效负载保持不变， $R'_L = R_C // R_L = 8k\Omega // 10k\Omega \approx 4.44k\Omega$ 。理想信号源的电压增益大小保持与 CE 相同，但极性相反，即：

$$A_{V_i}(\text{CB}) = \frac{V_Y}{V_i} = g_m R'_L = \frac{\beta}{r_{be}} R'_L = \frac{I_C}{V_T} R'_L \approx \frac{1\text{mA}}{26\text{mV}} \times 4.44k \approx 170.9$$

因直流偏置不变，则输入阻抗 r_b 不变，该阻抗从 Z 点看进去，因电流增加而减小，即：

$$r_e = \frac{r_{bi}}{1 + \beta} = \frac{2.8k}{101} \approx 28\Omega$$

在 R_s 影响下，源信号的电压增益下降为：

$$A_{V_s} = \frac{V_Y}{V_s} = \frac{V_Y}{V_i} \frac{V_i}{V_s} = A_{V_i} \frac{r_e}{r_e + R_b} = 170.9 \times \frac{28}{28 + 200} = 170.9 \times \frac{28}{228} \approx 21$$

4. 集电极 Y 端接地，因此 Y 为公共端，信号由基极 X 端接入，由发射极 Z 端输出，因此构成 CC 即发射极跟随器的组态。有效负载为 R_L 与发射极恒流源的输出电阻 r_{ce} 的并联，假设电流源为理想电流源，即 $r_{ce} \rightarrow \infty$ ，则 $R'_L = R_L // r_{ce} \approx R_L = 1k\Omega$ ，理想信号源下，CC 组态的

$$\text{电压增益为： } A_{V_i} = \frac{V_Z}{V_i} = \frac{(1 + \beta) R'_L}{r_{bi} + (1 + \beta) R'_L} = \frac{101 \times 1k}{2.8k + 101 \times 1k} = \frac{101}{103.8} \approx 0.973$$

显然, 输入电阻为 $r_{ib1} = r_{b1} + (1 + \beta)R_L' = 2.8\text{k} + 101\text{k} = 103.8\text{k}\Omega$

$$r_{ib} = r_{ib1} // R_b = 103.8 // 10 = 9.12\text{k}\Omega$$

考虑输入信号源电阻的影响后, 增益下降为:

$$A_{V_s} = \frac{V_z}{V_s} = \frac{V_z}{V_i} \frac{V_i}{V_s} = A_{V_i} \frac{r_{ib}}{r_{ib} + R_s} = 0.973 \times \frac{9.12}{9.12 + 100} = 0.973 \times \frac{9.12}{109.12} \approx 0.08$$

点评与拓展:

单级放大电路分析的关键首先是确定直流工作点, 判断放大管是否工作于正向放大区域, 并计算输入和输出电阻等相关参数; 然后应判断具体的放大组态, 首先确定公共端, 再由输入和输出的具体位置得出电路 CE、CB 或 CC 的组态, 然后根据交流等效电阻或相关公式, 结合输入输出阻抗的计算, 得到电压增益。尤其应注意 BJT 基极看进去的电阻与发射极看进去的电阻两者之间的差异, 相差 $(1 + \beta)$ 倍。最后, 注意到信号源内阻对增益的影响十分显著, 在 R_s 不是太小的条件下, 依靠增加放大器的输入电阻, 以缓解电压增益性能的退化。

【真题 4】上海交通大学 2000 年

// 本题 8 分 //

电路如图 2-4 所示, 设晶体管的参数为 β 、 r_{be} , ($\beta \gg 1$)

1. 图 2-4 (a) 和 (b) 各为何种放大电路, 其 VT_1 和 VT_2 管各起什么作用?
2. 分别求图 2-4 (a) 和 (b) 电路的电压放大倍数 $A_v = V_o/V_i = ?$

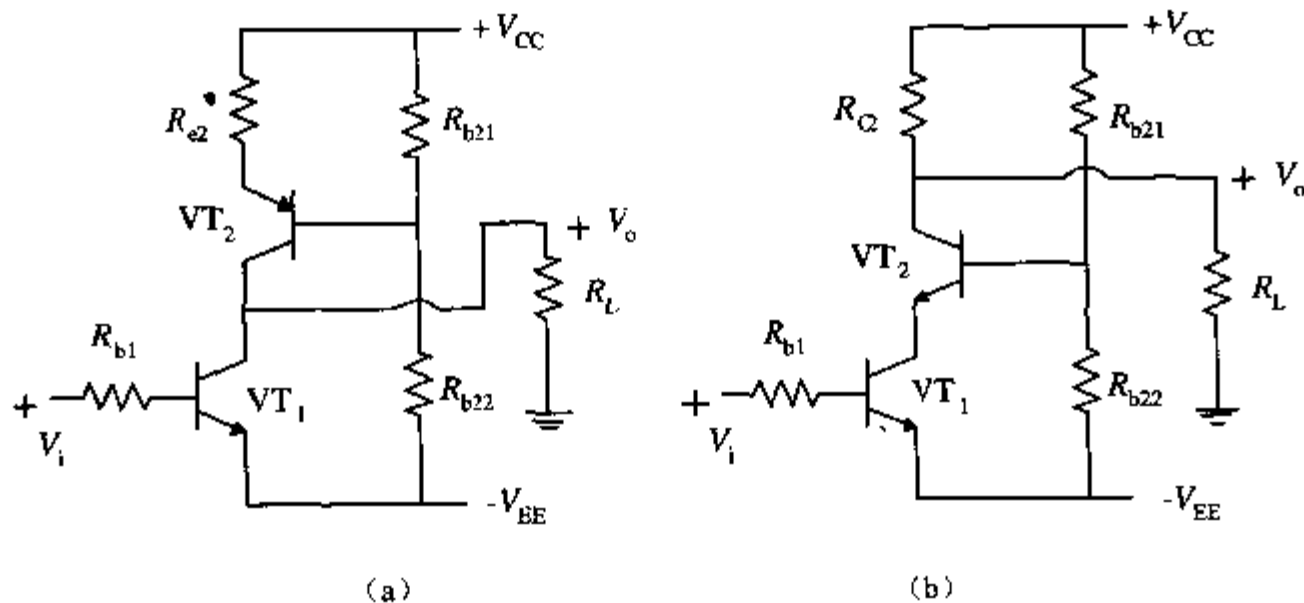


图 2-4

分析:

本题考核对外形相似电路的理解, 图 (b) 可参见华中科技大学 2002 年 (12 分) 同类考题。

解答:

1. (a) 图: VT_1 构成 CE 单级放大电路, VT_2 为其有源负载, 提高输出阻抗。(b) 图: VT_1 构成 CE 单级放大, VT_2 为其负载, 同时 VT_2 又构成 CB 放大, R_{c2} 和 R_L 为其负载, 因此整个电路为 CE-CB 组合电路。

2. (a) 图的电压增益为:

$$A_V = -g_m R'_L = -\frac{\beta}{R_{b1} + r_{be}} [(r_{ce2} + R_{e2}) // R_L] \approx -\frac{\beta \cdot (R_L // R_{e2})}{R_{b1} + r_{be}}$$

(b) 图的各级电压增益为:

$$A_{V1} = -g_{m1} R_{e2} = -\frac{\beta}{R_{b1} + r_{be}} \frac{r_{be}}{\beta} = -\frac{r_{be}}{R_{b1} + r_{be}}; A_{V2} = g_{m2} R'_L = \frac{\beta}{r_{be}} (R_{C2} // R_L)$$

$$A_V = A_{V1} A_{V2} = -\frac{\beta (R_{C2} // R_L)}{R_{b1} + r_{be}}$$

点评与拓展:

可进一步比较图 (a) 与图 (b) 电路的特点如下: 由于 VT_2 的输入电阻一般很小, 因此 CE 级的电压增益也较小, (b) 图的 CE-CB 两级放大与 (a) 图的单级放大电压增益相近, 但 (b) 中由于克服了密勒电容效应的影响 (首级电压增益小), 频率特性明显改善。

【真题 5】 东北大学 2002 年

// 本题 12 分 //

如图 2-5 所示的电路, 已知: $\beta=50$, $V_{BE}=0.6V$, $R_{b1}=30k\Omega$, $R_{b2}=10k\Omega$, $R_c=4k\Omega$, $R_e=2.4k\Omega$, $R_L=4k\Omega$, $V_{CC}=+12V$, C_1 、 C_2 、 C_e 对交流信号可是视为短路, 求:

1. 静态时 I_C 、 I_B 和 V_{CE} 的值;
2. 画出放大器微变等效电路;
3. 求三极管的 r_{be} ;
4. 求电压放大倍数 $A_V=V_o/V_i$;
5. 若 C_e 开路, 求 A_V 。

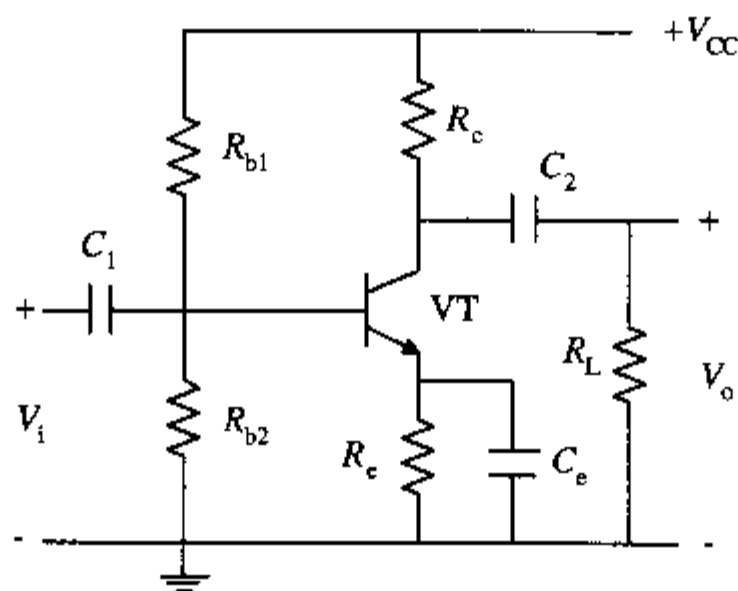


图 2-5

分析:

本题为电阻分压偏置 CE 单级放大电路, 发射极电阻 R_e 对直流负反馈起稳定工作点的作用, 输入输出采用隔直电容耦合。这是一个基本知识点的考题, 广泛采纳, 相同类型的考题见西安电子科技大学 2002 年 (10 分)、北京大学 2001 年 (10 分)、华中理工大学 2001 年 (20 分)、西安交通大学 2000 年 (15 分)、东北大学 2000 年 (10 分)、清华大学 1999 年 (24 分) 等。

解答:

1. 根据基极电压偏置和 VT 的导通电压, 得到 R_e 上的电压和电流, 进而求出 I_C 和 V_{CE} 。忽略 BJT 输入电阻对分压电阻 R_{b2} 的影响, 则有:

$$V_b = \frac{R_{b2}}{R_{b1} + R_{b2}} V_{CC} = \frac{10}{30 + 10} \times 12 = \frac{12}{4} = 3V; \quad V_{R_e} = V_b - V_{BE} = 3 - 0.6 = 2.4V$$

$$I_e = \frac{V_{R_e}}{R_e} = \frac{2.4}{2.4k} = 1mA; \quad I_B = \frac{I_e}{\beta + 1} = \frac{1mA}{51} \approx 20\mu A; \quad I_C = \beta \cdot I_B \approx 1mA$$

$$V_{CE} = V_{CC} - I_C R_C - I_e R_e \approx V_{CC} - I_C (R_C + R_e) = 12 - 1 \times 6.4 = 5.6V$$

2. 微变等效电路即交流等效电路, 应将固定偏置 (含 V_{CC}) 交流接地, 如忽略 BJT 的输出电阻, 得到如图 2-6 所示的交流等效电路, 当 C_e 存在时, R_e 为短路。

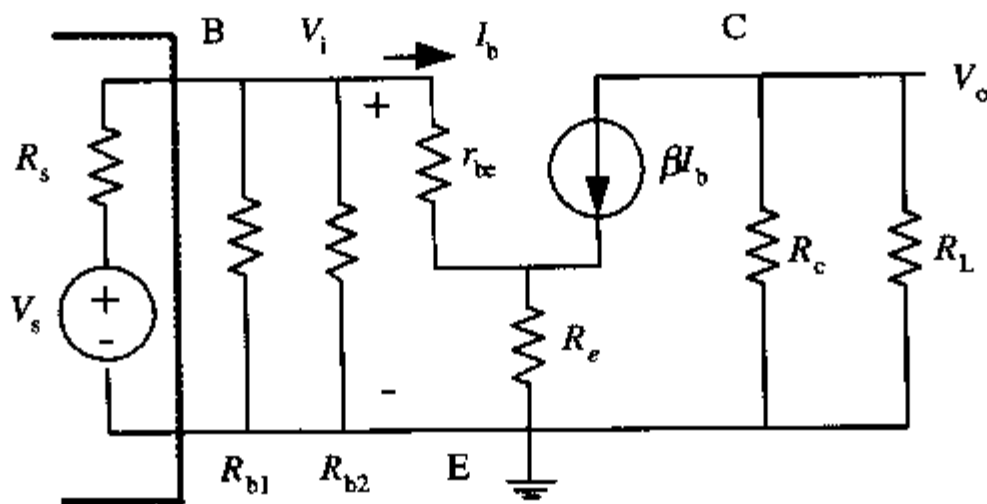


图 2-6

3. BJT 的输入电阻与电流增益和偏置电流有关, 即:

$$r_{be} = \frac{\partial V_{BE}}{\partial I_B} = \beta \frac{\partial V_{BE}}{\partial I_C} = \beta \frac{V_T}{I_C} \approx 50 \frac{26mV}{1mA} = 1.3k\Omega$$

4. 和 5 小题统一考虑, 当 R_e 存在时, 根据等效等效电路, 针对 V_i 信号的交流电压的增益为:

$$A_v = -\frac{(\beta + 1)R_C // R_L}{r_{be} + (\beta + 1)R_e} = -\frac{51(4 // 4)}{1.3 + 51 \times 2.4} = -\frac{102}{1.3 + 122.4} = -0.825$$

当存在 C_e 旁路电容时, 电压增益提高到:

$$A_v = -\frac{(\beta + 1)R_C // R_L}{r_{be}} = -\frac{51(4 // 4)}{1.3} = -\frac{102}{1.3} = -78.5$$

点评与拓展:

本题根据静态工作点的计算位置, 可判断是否有截止或饱和失真。电路的最大不失真输出电压幅度为 $V_{om} = I_{CQ}(R_C // R_L)$, 当 $V_{CEQ} + V_{om} < V_{CC}$ 时, 将出现截止失真; 当 $V_{CEQ} - V_{om} < V_{CES}$

时，将出现饱和失真。根据首先发生失真的情况以调节静态工作点位置。此外，考虑输入信号源的内阻 R_s 的作用后，电压增益将减小。

【真题 6】 大连理工大学 2001 年

// 本题 12 分 //

射极输出器如图 2-7 所示，已知 $V_{BE}=0.7V$ ， $\beta=50$ 。

1. 求静态值 I_{BQ} 、 I_{CQ} 、 V_{CEQ} ；
2. 求中频参数 A_V 、 R_i 、 R_o ；
3. 求该电路的最大输出电压幅值 V_{om} ；
4. 当 $C_2=1\mu F$ 时，求其引起的下限频率 f_L ；
5. 若要使 V_{omax} 为最大（忽略饱和压降）， R_b 应调为多大？这时输出幅值 $V_{omax}=?$

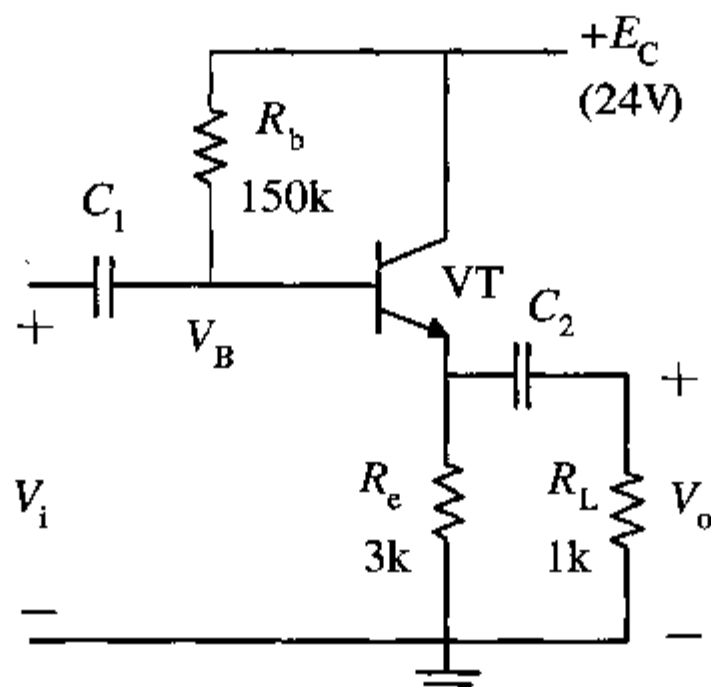


图 2-7

分析：

该电路是一个简单的共集电极放大电路，比较简单，直接进行求解。

解答：

1. 静态条件下， C_1 、 C_2 分别视为开路，由此可以写出输入回路直流负载线方程：

$$I_{BQ}R_b + V_{BEQ} + I_{EQ}R_e = E_c, \text{ 并结合以下条件:}$$

$$I_{EQ} = (1 + \beta)I_{BQ}, \quad I_{CQ} = \beta \cdot I_{BQ}, \quad V_{CEQ} = E_c - I_{EQ}R_e, \text{ 解出:}$$

$$I_{BQ} \approx 0.0769 \text{ mA}, \quad I_{CQ} \approx I_{EQ} \approx 3.845 \text{ mA}, \quad V_{CEQ} \approx 12.47 \text{ V}$$

2. 取 $r_{bb'} \approx 200\Omega$, $r_{be} = r_{bb'} + (1 + \beta)\frac{26}{I_{EQ}} \approx 0.5449\text{k}\Omega$

由负载 $R_i = R_b // [r_{be} + (1 + \beta)R'_L]$, $R'_L = R_e // R_L$, 求出 $R_i = 30.8\text{k}\Omega$

由电路图 $R_o = R_e // R_L = 0.75\Omega$

$$A_v = \frac{(1+\beta)(R_e // R_L)}{r_{be} + (1+\beta)(R_e // R_L)} = 0.986。$$

3. 求输出电压幅值即求动态范围, 比较 $I_{CQ}R'_L$ 和 $V_{CEQ} - V_{CES}$ ($V_{CES} \approx 0$), 取小者

$$I_{CQ}R'_L = 2.884\text{V} \quad V_{CEQ} - V_{CES} \approx 12.47\text{V}$$

所以最大输出电压 $V_{om} = 2.884\text{V}$

4. 只考虑 C_2 时的下限频率为:

$$f_L = \frac{1}{2\pi(R_o + R_L)C_1} = 64\text{kHz}$$

5. 当静态工作点 Q 位于交流负载线的中点时, 有最大动态范围, 即有最大输出电压:

$$V_{ommax} = V'_{CEQ} - V_{CES} = I'_{CQ}R'_L = 0.75I'_{CQ} \quad (V_{CES} \approx 0)$$

$$V'_{CEQ} = E_C - I'_{CQ}R_e = 24 - 3I'_{CQ}$$

由以上两式求出 $I'_{CQ} = 6.4\text{mA}$ $I'_{BQ} = 0.128\text{mA}$

由直流负载线方程可求出: $R_b = \frac{E_C - 0.7 - (1+\beta)I'_{BQ}R_e}{I'_{BQ}} \approx 32.03\text{k}\Omega。$

【真题 7】上海交通大学 2002 年

// 本题 5 分 //

电路如图 2-8 所示, 已知 $\beta_1 = \beta_2 = 100$, $r_{bb1}' = r_{bb2}' = 0$, $V_{be1} = V_{be2} = 0.6\text{V}$, 在 $V_i = 0$ 时调整 V_{BB} 使 $I_{C1} = 10\mu\text{A}$ 。试求:

1. 静态值 V_{CE1} 、 I_{C2} 和 V_{CE2} ;
2. 电压放大倍数 A_v ;
3. 输入电阻 R_i 。

分析:

VT_1 为 CC 发射极跟随器, VT_2 为有源负载。

解答:

$$1. I_{C2} = I_{E1} = (1+\beta_1)I_{C1} = 1.01 \times 10\mu\text{A} = 10.1\mu\text{A};$$

$$\text{电阻 } R_L \text{ 上压降为 } I_{E2}R_L = (1+\beta_1)I_{C2}R_L = 1.01 \times 10.1\mu \times 500\text{k} = 5.1\text{V}。$$

由于 VT_1 和 VT_2 管完全对称, 且电流近似相等, 则可认为 VT_1 与 VT_2 的 V_{CE} 近似相同,

因此有 $V_{CE1}=V_{CE2}=(2V_{CC}-V_{R_L})/2=(30-5.1)/2=12.45V$ 。

2. 因 VT_2 为理想恒流源，电阻趋于无穷大，则增益为 0。
3. 输入电阻趋于无穷大。

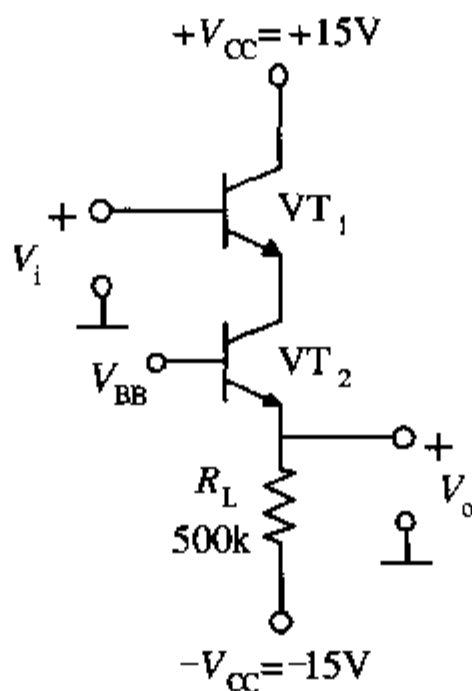


图 2-8

【真题 8】 北京航空航天大学 2000 年

// 命题 15 分 //

图 2-9 中 N 沟道 JFET 构成的放大电路，JFET 的 $V_{GS(off)} = -2V$ ， $I_{DSS} = 5mA$ ，S1 处于开路状态。

1. 说明 C_1 ， C_2 ， C_3 ， C_4 的作用；
2. 说明 R_3 和 R_5 的作用；
3. 计算电路的输入阻抗 R_i ，输出阻抗 R_o 和电压放大倍数 A_v ；
4. 现将 N 沟道 JFET 换成 NPN 型 BJT ($\beta=100$) 并将 S1 闭合，再计算输入阻抗 R_i ，输出阻抗 R_o 和电压放大倍数 A_v ；
5. 比较共源 JFET 放大器和共射 BJT 放大器的优缺点。

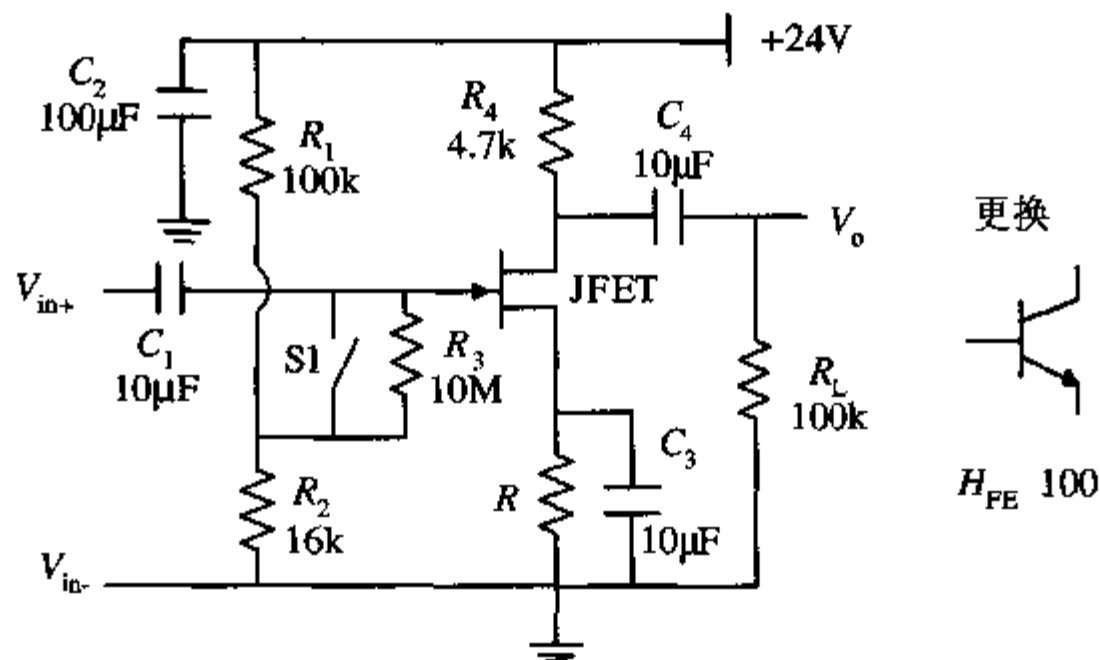


图 2-9

分析:

此题与真题4的电路经过很相似,只是放大元件采用了JFET。

解答:

1. C_1 和 C_4 为输入输出耦合电容,隔离直流分量,传递交流分量; C_2 为电源纹波和噪声滤波电容, C_3 为反馈电阻 R_3 的交流短路电容。

2. R_3 作为栅输入电阻的一部分,缓解JFET输入电阻随偏置电压变化剧烈的问题,尤其是在正偏下输入电阻的急剧减小; R_5 为JFET源极负反馈电阻,起稳定直流工作点的作用。

3. 因JFET的输入阻抗远大于 R_2 ,则输入电阻为 R_1 和 R_2 的并联,即 $R_i = 100 // 16 = 13.8 \text{ k}\Omega$; 同样,忽略很大的JFET输出电阻,则输出阻抗 $R_o = R_4 // R_L = 4.7 // 100 = 4.49 \text{ k}\Omega$ 。
 $V_G = V_{CC} \times R_2 / (R_1 + R_2) = 24 \times 16 / 116 = 3.31 \text{ V}$, 交流条件下的 $V_{GS} = V_G$, 且夹断电压 $V_P = V_{GS(\text{off})} = -2 \text{ V}$, MOS管的电压放大倍数为:

$$A_v = -g_m R'_L = -2I_{\text{DSS}} \left(-\frac{1}{V_P} \right) \left(1 - \frac{V_{GS}}{V_P} \right) R'_L = \frac{-10 \text{ mA}}{2 \text{ V}} \left(1 - \frac{3.31}{-2} \right) 13.8 = -183.2$$

4. 求解过程参见本章真题4,这里不再重复。

5. JFET CS, 优点: 输入阻抗高; 缺点: 输入阻抗随输入电压变化明显,尤其是在正偏下,因此需要 R_3 电阻。BJT CE 的优点: 跨导大,电流控制能力强,但输入阻抗较小。

【真题9】 西北工业大学 2001 年

// 本题 6 分 //

已知某晶体管电流放大倍数的频率波特图如图2-10所示,分别指出该晶体管的 ω_β 、 ω_T 各为多少?

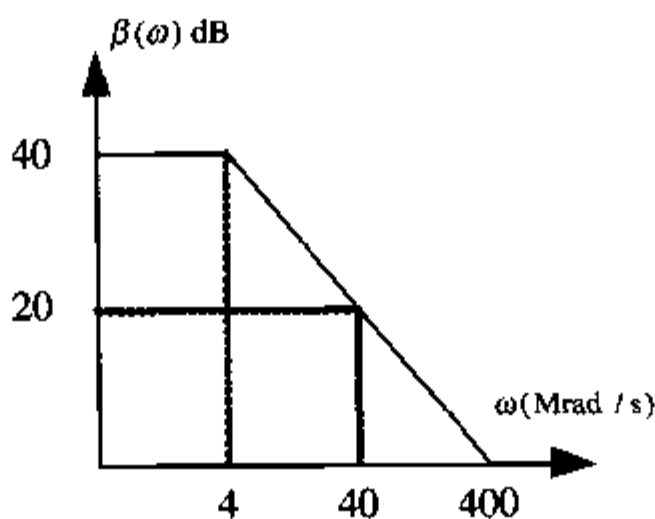


图 2-10

分析:

本题考察了对频率波特图的运用,比较简单。

解答:

由 ω_β 、 ω_T 的定义, ω_β 为截止频率,即为增益 β 转折下降时的频率, ω_T 为特征频率,

即当增益为 0 时的频率。所以, $\omega_\beta = 4 \text{ Mrad/s}$, $\omega_T = 400 \text{ Mrad/s}$

点评与拓展:

本题只要对截止频率和特征频率概念清楚, 很容易解答。

【真题 10】 中国科学技术大学 2001 年

// 本题 10 分 //

已知某放大器的电压增益函数的幅频响应波特图, 如图 2-11 所示。

1. 试写出该电压增益函数的表达式。

2. 若将两个相同的具有如图 2-11 所示幅频响应的放大器级联, 问级联放大器的 -3dB 上截止频率 f_H 和下截止频率 f_L 各等于多少?

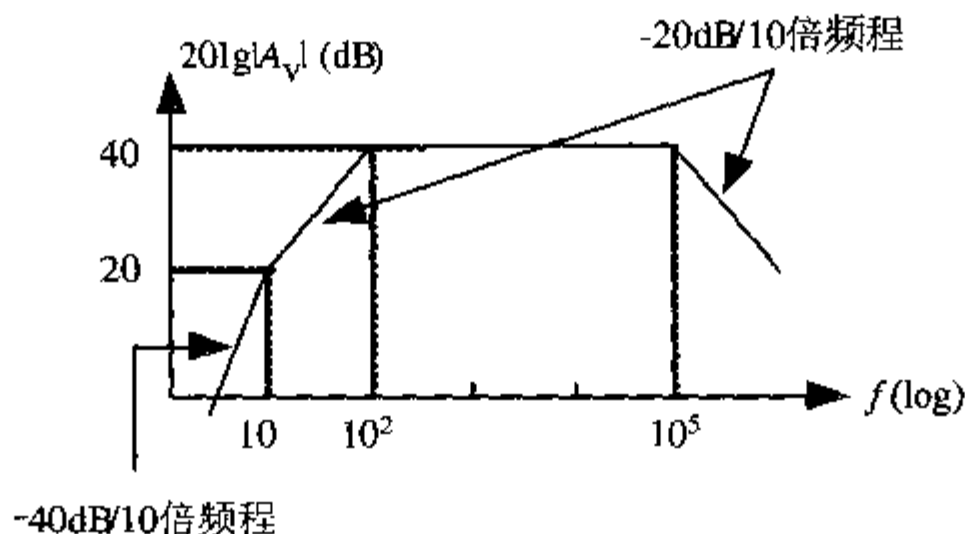


图 2-11

分析:

由波特图可以写出增益函数, 相反, 由增益函数也可以画出波特图。波特图的零点在增益函数的分子上表示, 极点在分母上表示, 由波特图的斜率来决定每一极点项和零点项的次数, 由极点数和零点个数的多少来决定分子和分母的项数。

解答:

1. 首先分析在低频段, 从中频区看向低频区, 增益下降, 函数有两个极点, 分别是 10 和 10^2 , 没有零点, 中频放大倍数是 100, 在高频段只有一个极点, 由该图可以写出函数的电压增益表达式:

$$\dot{A}_{vs} = \dot{A}_{vsm} \frac{1}{(1 - jf_{L1}/f)(1 - jf_{L2}/f)(1 + jf/f_H)} = \frac{100}{(1 - j10/f)(1 - j100/f)(1 + jf/10^5)}$$

2. 对于两级级联放大电路, 上截止频率 f_H 和下截止频率 f_L 分别为:

$$f_L \approx 1.1\sqrt{2} \approx 1.56 f_{L1} = 156 \text{ Hz}, \quad f_H \approx \frac{f_H}{1.1\sqrt{2}} \approx 0.643 f_H = 64.3 \text{ kHz}$$

点评与拓展:

如分析总结, 从波特图可以看出系统的频率特性, 从而可以写出系统的传递函数, 这对系统的频率分析很重要, 需要掌握。

【真题 11】 中山大学 2002 年

// 本题 8 分 //

1. 若输出信号 V_o 的波形如图 2-12(b)和(c)所示, 试问它们各是什么失真? 如何调节 R_b 使

之实现不失真输出?

2. 改用 NPN 型三极管, 相应采用正直流供电电源, 说明上述两种输出波形属于什么失真? 如何调节 R_b 实现不失真输出。

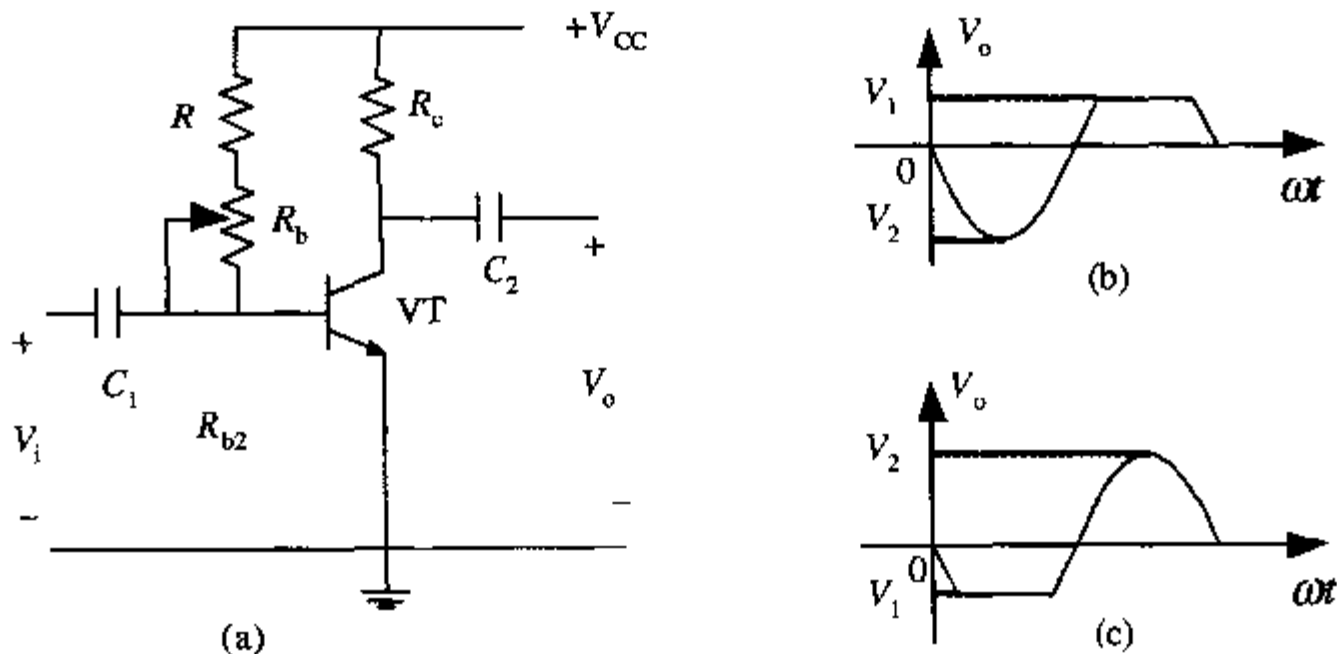


图 2-12

分析:

图(a)为共射 CE 放大电路, 电阻 R 、 R_b 提供基极电流偏置, R_c 是集电极电阻, 作用是将集电极电流的变化转换成 V_{CE} 电压的变化, 在输入和输出端的电容 C_1 、 C_2 是隔直电容, 使放大电路只对输入信号的交流部分作用, 只输出交流部分信号。电路分析到此对该题考察的内容应该比较清楚了, 即共射极电路对交流信号的放大特性。

解答:

1. 由图(b)、(c)可以看出, 输出波形不完整, 产生失真。考虑一下放大电路的工作特点就可知道: 这种情况与静态直流工作点的设置有关。

当静态工作点设置偏高时, 交流信号很容易就进入饱和区, 输出交流信号上摆的宽度就小, 相反静态工作点设置偏低时, 交流信号很容易进入截止区, 输出交流信号下摆的宽度就小。

由以上的原理, 可以得到图(b)是饱和(削顶)失真, 由静态工作点设置偏高造成, 只要降低静态工作点即可恢复波形的完整, 即减小静态时基极电流, 即 R_b 增大。

同理, 图(c)是截止失真, 只要提高静态工作点即可, 即增加静态基极电流, 减小 R_b 。

2. 现在换用另一种思路解题。

图(a)的输出电压与 R_b 的关系: $R_b \uparrow \rightarrow I_b \downarrow \rightarrow I_c \downarrow \rightarrow V_{R_c} \downarrow \rightarrow V_o \uparrow$, 因此得到 R_b 和 V_o

是正关系。图(b)静态时由于 R_b 过大, 使得输出静态电压过高, 产生饱和削顶失真, 可以减小 R_b 来恢复。图(c)静态时由于 R_b 过小, 使得输出静态电压过低, 产生截止失真, 可以增加 R_b 来恢复。

分析与拓展:

本题是考察共射极放大电路对交流信号放大的特性, 解题关键是分析清楚电路的工作原理, 知道造成失真的原因。题中两种解题思路虽然形式上不同, 但本质是一致的, 都是应用了静态工作点的位置对交流信号放大产生的影响。解题时只要抓住这个关键点即可顺利得出正确答案。

以练代考训练题

【训练题 1】 南开大学 2002 年

//每空格 1 分//

填空题:

在共射、共集、共基三种组态中, 电压增益最小的是 (a) 组态, 输入阻抗最大的是 (b) 组态, 输入阻抗最小的是 (c) 组态, 输出阻抗最小的是 (d) 组态。

【训练题 2】 南开大学 2000 年

//每空格 1 分//

填空题:

1. 在共射 CE、共集 CC、共基 CB 三种基本放大电路组态中: 希望电压放大倍数大, 可选用 (a) 组态; 希望输出电压与输入电压相同, 可选用 (b) 组态; 希望带负载能力强, 应选用 (c) 组态; 希望从信号源索取电流小, 应选用 (d) 组态; 希望既能放大电流, 又能放大电压, 应选用 (e) 组态; 希望高频响应好, 又有较大的电压放大倍数, 应选用 (f) 组态。(可不限于一种答案)

2. 结型场效应晶体管通常采用两种方式: (g) 和 (h)。N 沟结型场效应晶体管的夹断电压为 (i), 要使之工作于放大区, 则 V_{DS} 应加 (j) 电压, V_{GS} 应加 (k) 电压。

【训练题 3】 南开大学 2002 年

//本题 14 分//

在图 2-13 所示的放大电路中, 晶体管的参数为 $\beta=50$, $V_{BE}=0.7V$, $r_{bb}'=300\Omega$, 电容 C_1 、 C_2 足够大。

1. 求静态工作点 I_{CQ} 和 V_{CEQ} 。
2. 求输入阻抗 R_{in} 和输出电阻 R_{out} ;
3. 求电压放大倍数 A_V ;
4. 求电路的最大不失真输出电压幅度。

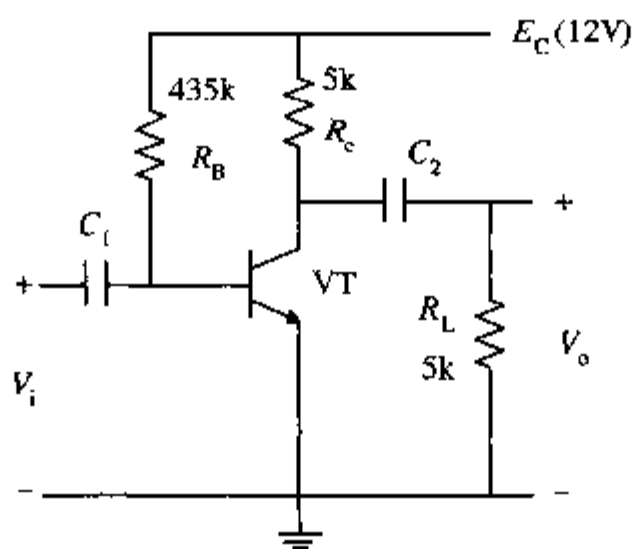


图 2-13

【训练题 4】 中国科学技术大学 2002 年

//本题 14 分//

设 VT_1 和 VT_2 具有相同的参数: $\beta=100$, $r_{bb}'=0$, $V_{BE}=0.7V$ 。求:

1. 直流 I_{C1} 和 I_{C2} 。
2. 该放大器的输入阻抗 R_i 和输出阻抗。

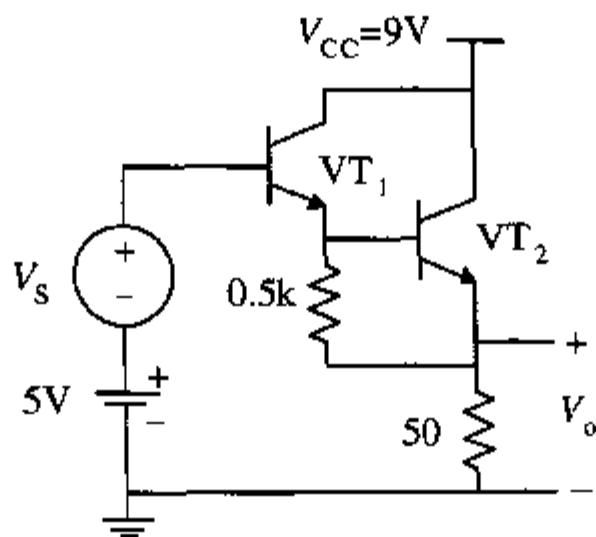


图 2-14

【训练题 5】 浙江大学 2000 年

// 本题 10 分 //

在图 2-15(a)所示的镜像恒流源电路中,三个晶体管的参数相同,试推导 I_o 和 I_R 之间的关系式。

对图 2-15(b)所示的电路,请写出 I_o 和 I_R 之间的关系式(除 VT_1 、 VT_2 的宽长比不同外,其他参数两管相同) VT_3 管起何作用。

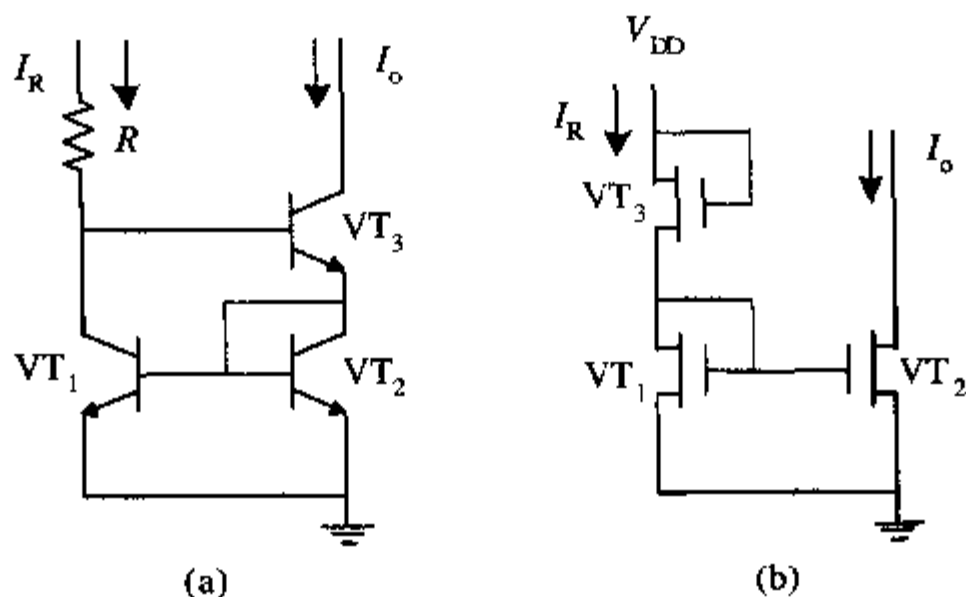


图 2-15

以练代考训练题答案与解析

【训练题 1】 答案与解析

解答: a: 共集/共基; b: 共集; c: 共基; d: 共集。

【训练题 2】 答案与解析

解答: 1. a: CE/CB b: CC c: CC d: CE/CC e: CE f: CE-CB

2. g: N沟 h: P沟 i: 负 (<0) j: 大于预夹断电压 (正) k: 大于夹断电压 (负)

【训练题 3】 答案与解析

分析：该电路是典型的共射极基本放大电路，画出等效电路即可进行解题。

解答：画出等效电路图，如图 2-16 所示。

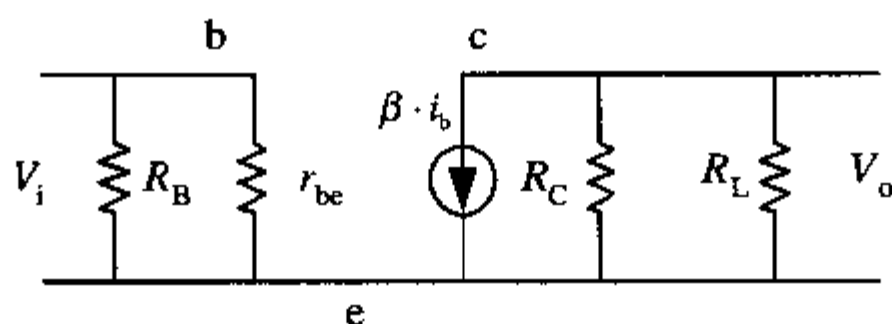


图 2-16

$$1. I_B = \frac{E_C - V_{BE}}{R_B} = \frac{12 - 0.7}{435k} = 26\mu A,$$

$$\text{所以: } I_{CQ} = \beta I_B = 50 \times 26\mu A = 1.3mA$$

$$V_{CEQ} = E_C - I_{CQ} R_C = 12V - 1.3mA \cdot 5k\Omega = 5.5V$$

2. 由等效电路图容易看出：

$$\text{输入电阻 } R_{in} = R_B // r_{be} \approx r_{be} = r_{bb'} + (1 + \beta) \frac{V_T}{I_{EQ}} = 300 + \frac{26mV}{26\mu A} = 1.3k\Omega$$

$$\text{输出电阻 } R_{out} = R_C // R_L = 2.5k\Omega$$

$$3. A_v = -\frac{\beta(R_C // R_L)}{r_{be}} = -\frac{50 \times 2.5k}{1.3k} = 96.2$$

4. 由上面的计算得到静态时输出电压为 5.5V，和 E_C 差 6.5V，与 GND 差 5.5V，所以电路最大不失真输出电压幅度为 5.5V。

【训练题 4】 答案与解析

分析：该放大器由理想信号源与两级共集电极电路组成。由输入回路可以求出直流参数，由小信号模型可求出交流参数。

解答：1. 列出输入回路方程：

$$V_{be1} + V_{be2} + I_{E2} \cdot 50 = 5, \quad I_{C2} \approx I_{E2} = \frac{5 - 2 \times 0.7}{50} = 72mA,$$

$$I_{B2} \approx \frac{72}{100} = 0.72mA, \quad I_1' = \frac{V_{BE2}}{0.5k} = 1.4mA,$$

$$I_{C1} \approx I_{E1} = I'_1 + I_{B2} = 2.12 \text{ mA}。$$

2. 画出交流小信号等效电路, 如图 2-17 所示:

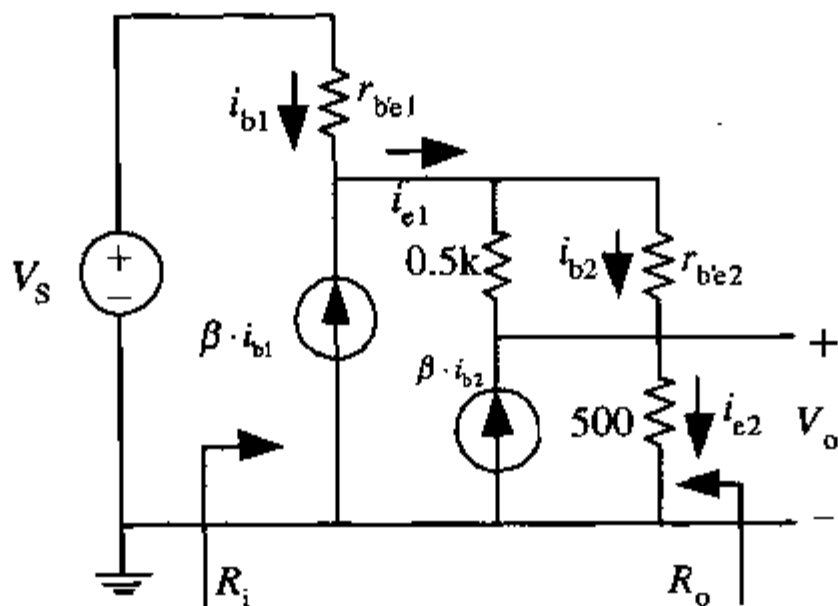


图 2-17

$$r_{be1} = (1 + \beta) \frac{26}{I_{E1}}, \quad r_{be2} = (1 + \beta) \frac{26}{I_{E2}},$$

$$R_i = [50(1 + \beta) + 0.5\text{k}\Omega // r_{be2}](1 + \beta) + r_{be1} = 504.6\text{k}\Omega。$$

【训练题 5】 答案与解析

图中是用 BJT 和 MOS 组成的简单电流镜结构, 推导思路如下, 以 MOS 结构为例, 两个管子都处于饱和区, 同时由电路图两者的栅源电压相同, 那么就可以利用饱和区电流电压的公式 $I_{DS} = K_N(V_{GS} - V_T)^2(1 + \lambda V_{DS})$, 因为 K_N 中包含 V_{T1} 、 V_{T2} 宽长比, 因此得到两者源漏电流之间的关系。BJT 结构的电流镜相同, 出发点是两者的基极电流相同, 如果两者的电流放大倍数也相同的话, 就可以推及集电极电流也相同, 具体过程省略。

第3章 组合放大电路与差分放大电路

◆ 重点难点精解

📖 知识点 1: 放大电路的组合

利用三极管和场效应管的基本组态放大电路的特点,把它们进行组合,可以构成多种组合放大电路。如 CE-CB, CE-CC, CE-CB-CC 等,对应可获得 MOS 的组合电路。将 BJT 电路与 MOS 电路组合,又可形成 BiCMOS 放大电路。

多级放大电路的增益为各单级增益的乘积,因此组合放大的最主要目的是提高电路的总增益。同时,将不同增益级的优点进行组合应用,还可以提高电路的总体性能,如频率特性和相关的阻抗变换,适合不同应用领域的需要。

一般而言,CE 为电流和电压放大级,输入和输出阻抗均较大,因此增益高,但由于存在 Miller 电容效应,频率特性较差。CB/CG 为电流缓冲器,输入阻抗小、输出阻抗高,可实现电压增益,CB 与 CE 组合可利用 CE 高输入阻抗的优点,同时 CB 的低输入阻抗减小了其 Miller 电容效应,在保持增益的条件下,频率特性得到显著改善。CC/CD 为电压缓冲级,输入阻抗高而输出阻抗低,CC 与 CB 或 CE 组合后作为输出级,可显著提高负载的电流驱动能力。

📖 知识点 2: 组合放大电路的分析方法

分析组合放大电路时,在单级增益的计算中,必须考虑前后级之间的相互作用和相互影响,这种作用可通过输入或输出,必须考虑前后级之间的相互影响,可以将前级的开路电压和输出电阻作为后级的信号源来考虑,也可以把后级的输入电阻作为前级的负载来考虑。在输入阻抗容易求解的条件下,通常采用第一种分析方法,将下一级的输入电阻作为本级负载的一部分,进行当前级的增益计算。

多级放大器的输入阻抗由第一级的输入阻抗决定,而输出阻抗由最后一级的输出阻抗决定。

📖 知识点 3: 耦合方式

存在三种级间耦合方式,即 RC 阻容耦合:隔直电容,隔离直流分量,因此各级之间直流电平互不影响,依靠本级电阻独立偏置;变压器耦合:隔离效果好,但体积大,高频特性差;直接耦合:所用元件最少,无低频信号损失, $f_L=0$,但直流工作点相互影响,容易引起失调,温漂影响大。

集成电路普遍采用级间的直接耦合方式,这主要是考虑到 RC 等无源元件在芯片中所占的面积大,工艺成本高。直接耦合对偏置电路设计和分析的难度提高产生很大作用,通常采用直流移位电路调整各级的直流工作点。所谓直流移位,是指对直流电平有变化,而对交流信号短路。可保证交流信号的不失真传输,同时保证各级直流电平的匹配。

知识点 4: 共模与差模信号

共模与差模信号是针对两个信号之间的相互关系而言的, 差模是指两个信号间的差值, $V_{id}=V_{i1}-V_{i2}$, 而共模是指两个信号的均值, $V_{ic}=(V_{i1}+V_{i2})/2$ 。差模信号和共模信号可以是直流信号, 也可以是交流信号。噪声是一种共模信号。差分放大级在结构上的特点具有完全的对称性, 因此对共模信号有很好的抑制作用, 而对差模信号有很高的放大能力, 即信号放大的共模抑制比很高。通常, 差模信号为交流小信号, 因此对信号放大的动态范围明显提高。

引入虚拟参照对象后, 任意单一信号 V_i 都可表示为共模与差模信号的叠加, 即 $V_i=V_{ic}+0.5V_{id}$, 参照电平不同, 叠加的共模与差模分量也不同。

普通放大电路如 CE、CB 和 CC 等无法区别差模和共模信号, 即常规的放大器对差模和共模信号具有相同的增益。在输入信号存在共模与差模分量时, 输出信号同样存在放大的共模与差模分量, 即:

$$V_o = A_{VD}V_{id} + A_{VC}V_{ic}$$

式中 A_{VD} 和 A_{VC} 分别为差模信号与共模信号增益。

知识点 5: 差分放大级

差分放大电路是为提高对共模信号的抑制而仅对差模信号保持放大而提出的一种对称电路结构, 属于对称的 CE 组态, 主要有双端输入-双端输出、双端输入-单端输出两种。采用单端输出, 其增益减小 1/2, 若负载采用恒流源, 利用其电流传递特性可实现单端输出而保持双端输出的增益不变, 在差分放大电路中广泛采用。对于单端输入, 其效果可近似等效于双端输入。

对于差分信号, 差分对 E 或 S 电位不随信号而改变, 可视为交流短路, 则差分对双入-双出的电压增益等同于一级的单级 CE 电压增益。

理想的差分级可以完全抵消双端输出信号中的共模分量, 当存在失调而无法保证理想匹配的对称性时, 即使是差分输出也必然存在一定的共模信号。在单端输出下, 差分放大级对共模信号的增益等效为 CE 电路存在发射极反馈电阻 R_e 时的增益, 即:

$$A_{VC}(\text{BJT}) = \frac{V_o}{V_{ic}} = -\frac{\beta \cdot R'_L}{r_{be} + (1 + \beta)2R_e}, \quad A_{VC}(\text{FET}) = -\frac{g_m \cdot R'_L}{1 + g_m 2R_e}$$

差模信号增益与共模信号增益之比定义为共模抑制比, 在单端输出共模条件下, 有:

$$K_{CMR} = 20\lg \left| \frac{A_{VD}}{A_{VC}} \right| \approx 20\lg \frac{1}{2} \frac{\beta \cdot R'_L}{r_{be}} \left(\frac{2R_e}{R'_L} \right) \approx 20\lg \frac{\beta \cdot R_e}{r_{be}}$$

增加交流尾电阻 R_e , 可有效提高信号放大的共模抑制比, 因此通常采用恒流源技术以大幅度提高 R_e 交流电阻值。

知识点 6: 集成运算放大电路

集成运算放大电路是集成模拟电路中的一种通用电路。集成电路是指采用半导体工艺技

术,在硅芯片衬底材料上制造各种有源器件和无源器件,如BJT、JFET、CMOS、R、C和L等,通过金属如Al进行选择连接,而元件之间的隔离通过PN结反偏或介质完成。因此,集成电路通常具有集成度高、对称性高、有源性强等突出特点。

集成运放在结构上采用差分输入放大级,该级采用结构和参数完全对称的CE级组成,采用E极耦合连接电阻的负反馈及双端输入结构,可有效抑制共模信号、放大差分信号。由于集成电路中普遍采用恒流源的偏置技术和有源负载技术,因此利用恒流源传输可方便地实现双端转单端输出,此后经中间增益级和输出缓冲级输出,以完成对差模信号的放大。各级放大单元之间采用直接耦合技术。

高增益的集成运放在应用上配合负反馈网络系统可实现信号的各种线性或非线性运算。

知识点7: 差分放大级的动态范围

在输出电阻较小的条件下,差分放大电路可视为V-I变换单元。这种变化应是线性变换的,在输入电压为小信号的条件下,线性变换的性质是保持的。而当输入电压V逐渐增加时,差分对偏离线性区,即V-I的线性关系不再保持。通常将V-I开始偏离线性关系时的最小输入电压称为差分输入的线性范围。

设恒流源尾电阻偏置电流为 I_{EE} ,则由器件电压电流特性及其满足的电流连续条件,可解出差分对两条支路电流 I_{C1} 和 I_{C2} 与差分电压 V_{id} 的关系,为:

$$I_{C1} = \frac{I_{EE}}{1 + \exp(-V_{id}/V_T)}; \quad I_{C2} = \frac{I_{EE}}{1 + \exp(V_{id}/V_T)}$$

显然,差分输出电流与差分输入电压 V_{id} 之间明显呈现为非线性关系,即:

$$I_{C1} - I_{C2} = I_{EE} \frac{\exp(2V_{id}/V_T) - 1}{2\exp(-V_{id}/V_T) + \exp(2V_{id}/V_T) + 1} = I_{EE} \cdot \text{th}\left(\frac{V_{id}}{V_T}\right)$$

只有在 $V_{id} \ll V_T$ 的条件下,差分输出电流与 V_{id} 之间才表现为所需的线性关系,即:

$$I_{C1} - I_{C2} \approx I_{EE} \frac{2V_{id}/V_T}{2(1 - V_{id}^2/V_T^2) + 1 + 2V_{id}^2/V_T^2 + 1} = I_{EE} \frac{2V_{id}/V_T}{4} = \frac{1}{2} I_{EE} \frac{V_{id}}{V_T}$$

通常,以 $V_{id}=4V_T$ 作为差分输入线性范围,当进入 $V_{id}>4V_T$ 的大信号后,差分对中一个支路电流接近 I_{EE} ,另一个则趋于截止为零。增加发射极交流反馈电阻 r_e ,降低增益,可以提高差分放大的线性范围。

知识点8: 电路信号处理的线性与非线性失真

线性失真是指不同频率的信号经过R、C、L等线性元件时,因增益随频率变化而导致的不同频率信号分量的放大倍数和相位延迟的不同,线性失真不会产生出新的频率分量信号。而非线性失真是指信号通过电路中的非线性元件,如非线性区的BJT和MOS等而引起的,非线性失真通常产生出新的频率分量信号。相对于线性失真,非线性失真的补偿或纠正十分困难。

知识点 9：集成运算放大电路的参数

主要参数包括：开环差模电压增益 A_{vd} 、共模抑制比 K_{CMR} 、输入-输出电阻、共模范围、差模线性范围、转换速率 S_R 、开环带宽、单位增益带宽、输入失调电压 V_{IO} 、输入失调电流 I_{IO} 、输入失调电压温漂 dV_{IO}/dT 、输入失调电流温漂 dI_{IO}/dT 等，这些参数是选择与使用集成运放的依据。

某些运放参数对设计的要求是相互制约的，即无法达到所有参数同时最优，因此，对运算放大器针对不同的应用，其参数的要求也不尽相同。

全真试题解析

【真题 1】 北京航空航天大学 2002 年

|| 本题 10 分 ||

放大电路如图 3-1 所示，已知 β 、 r_{be} 。

1. 画出微变等效电路；
2. 写出输入电阻表达式；
3. 写出输出电阻表达式；
4. 写出放大倍数 $A_v = V_o/V_i$ 表达式。

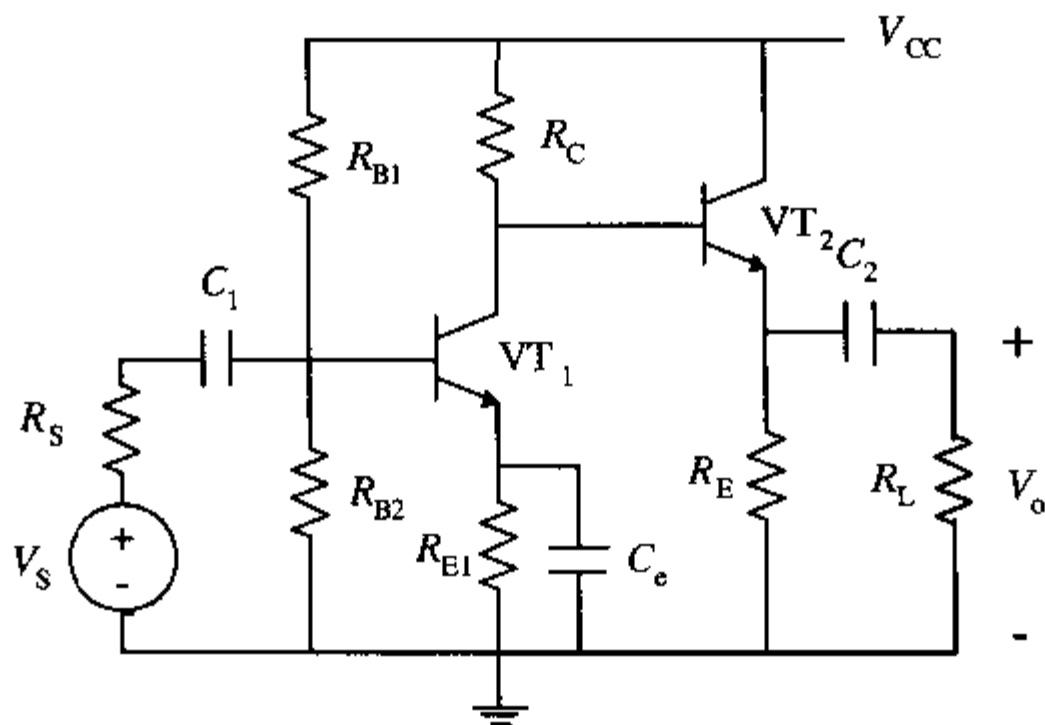


图 3-1

分析：

类似题目见上海交通大学 2001 年（10 分），复旦大学 2000 年（8 分）。本题是普通的两级直接耦合放大电路，第一级为共射，第二级为共集组态，第一级采用工作点稳定电路。

解答：

1. 画出微变等效电路，如图 3-2 所示。
2. 输入电阻： $R_i = R_{i1} = R_{B1} // R_{B2} // r_{be1}$

3. 输出电阻： $R_o = R_E // \frac{r_{be2} + R_C}{1 + \beta_2}$

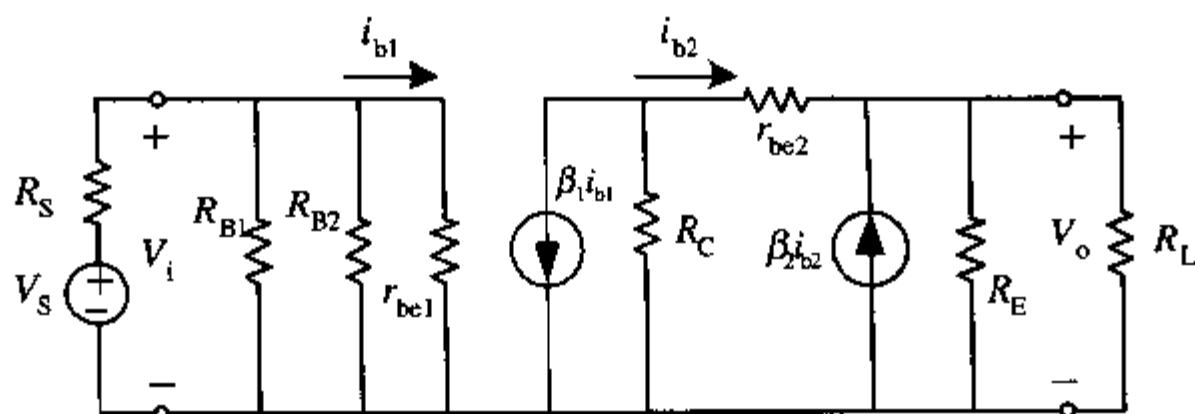


图 3-2

4. 放大倍数: $A_v = \frac{V_o}{V_s} = \frac{V_o}{V_i} \cdot \frac{V_i}{V_s} = \frac{V_o}{V_i} \cdot \frac{R_i}{R_i + R_s} = A_{v1} \cdot A_{v2} \cdot \frac{R_i}{R_i + R_s}$

其中 $A_{v1} = -\frac{\beta_1 \cdot (R_C // R_{i2})}{r_{be1}}$ $A_{v2} = \frac{(1 + \beta_2)(R_E // R_L)}{r_{be2} + (1 + \beta_2)(R_E // R_L)}$

$$R_{i2} = r_{be2} + (1 + \beta_2)(R_E // R_L)$$

点评与拓展:

本题是由三极管组成的基本两级放大器电路，需要注意的是其中的电容起着不同的作用。 C_1 、 C_2 是隔直电容，作用是使电路只对交流小信号放大，输出也只是交流信号；而 C_e 则不同，它是发射极电阻旁路电容。由于它的存在， VT_1 管发射极电阻在交流和直流信号下产生不同的特性。当为直流信号时发射极电阻较大，而当为交流信号时发射极电阻被电容旁路，发射极电阻很小。

【真题 2】 西安交通大学 2001 年

// 本题 13 分 //

电路如图 3-3 所示，其中三极管 $\beta=100$ ， $r_{bb}=300\Omega$ ， $V_{BEQ}=0.7V$ 。

1. 求静态工作点 I_{CQ1} 、 V_{CEQ1} 、 I_{CQ2} 、 V_{CEQ2} 的值。
2. 求中频段电压放大倍数 $A_{vm}=V_o/V_i$ ；
3. 求电路下限截止频率 f_L 、上限截止频率 f_H ；

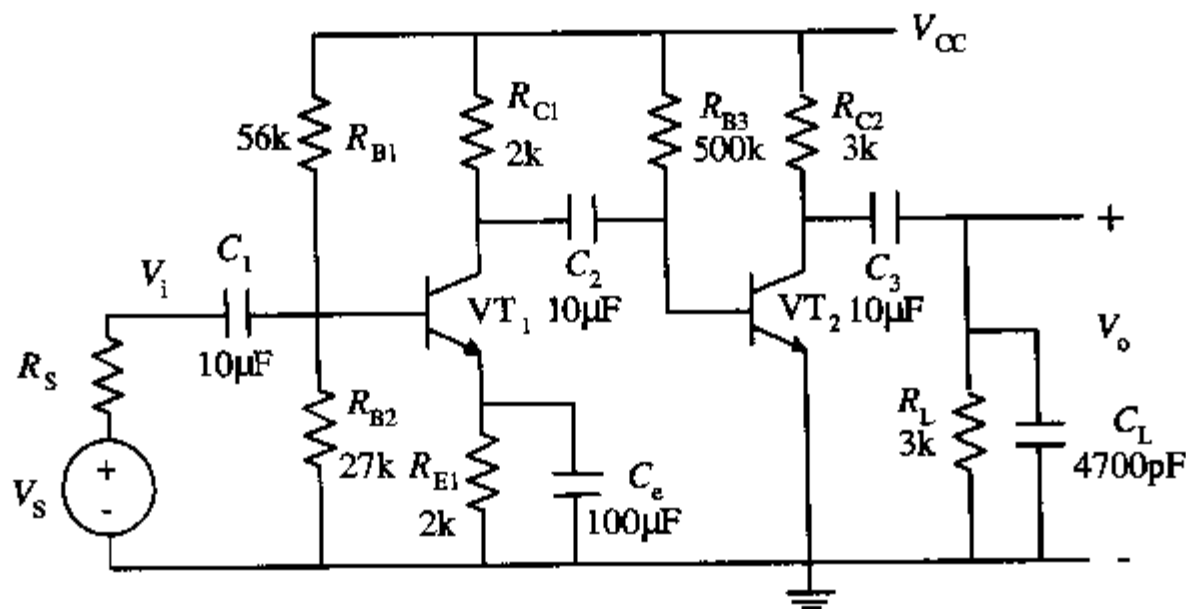


图 3-3

4. 如果试图提高电路的下限截止频率，而手头没有多余的元器件，对电路中的元器件怎样调整，可以实现这个目的。

分析：

这是一个两级阻容耦合放大电路，两级均为共射组态， R_{B1} 和 R_{B2} 给 VT_1 提供静态偏置， R_{B3} 为 VT_2 提供静态偏置。阻容耦合使两级的静态工作点相互独立，所以每一级的静态工作点可以按单管放大电路来求。求中频段放大倍数时，对各个电容做理想处理，即将耦合电容（旁路电容）短路，极间电容开路。本题的极间电容只有三极管的极间电容，所以题中所给电容均可视为短路，对每一级可以按我们以前讨论的方法处理。

解答：

$$1. \quad I_{CQ1} = \frac{V_{CC} \cdot \frac{27}{27+56} - 0.7}{2} = 0.463 \text{ mA}$$

$$V_{CEQ1} = V_{CC} - I_{CQ1}(R_{C1} + R_{E1}) = 5 - 0.463 \cdot (2 + 2) = 3.147 \text{ V}$$

$$I_{BQ2} = \frac{5 - 0.7}{500} = 0.0086 \text{ mA}, \quad I_{CQ2} = \beta I_{BQ2} = 0.86 \text{ mA}$$

$$V_{CEQ2} = 5 - 0.86 \times 3 = 2.42 \text{ V}$$

2. 在中频段，极间电容视为开路，耦合电容视为短路，所以有：

$$r_{be1} = 300 + 100 \times \frac{26}{0.463} = 5.915 \text{ k}\Omega \quad r_{be2} = 300 + 100 \times \frac{26}{0.86} = 3.323 \text{ k}\Omega$$

$$R_{i2} = R_{B3} // r_{be2} = 3.322 \text{ k}\Omega$$

$$\text{其放大倍数为 } \dot{A}_{vm} = \frac{V_o}{V_i} = \dot{A}_{vm1} \cdot \dot{A}_{vm2} = \left(-\frac{\beta \cdot (R_{C1} // R_{i2})}{r_{be1}} \right) \cdot \left(-\frac{\beta \cdot R_{C2}}{r_{be2}} \right) = 1904.9$$

3. 对第一级，分别考虑 C_1 、 C_2 、 C_e 对下限截止频率的影响，考虑任何一个时将其他电容视为短路。

$$f_{LC1} = \frac{1}{2\pi(R_{B1} // R_{B2} // r_{be1})C_1} = \frac{1}{2 \times 3.14 \times 4.465 \times 10^3 \times 10 \times 10^{-6}} = 3.566 \text{ Hz}$$

$$f_{LC2} = \frac{1}{2\pi(R_{C1} + R_{i2})C_2} = \frac{1}{2 \times 3.14 \times (2 + 3.322) \times 10^3 \times 10 \times 10^{-6}} = 2.992 \text{ Hz}$$

$$f_{LCe} = \frac{1}{2\pi \left(R_{E1} // \frac{r_{be1} + R_{B1} // R_{B2}}{1 + \beta} \right) C_e} = 7.406 \text{ Hz}$$

由此决定的第一级下限截止频率为: $f_{L1} = 1.1\sqrt{f_{LC1}^2 + f_{LC2}^2 + f_{LCe}^2} = 9.622\text{Hz}$

对第二级, R_{o1} 作为 R_{s2} , 来分别计算 C_2 、 C_3 对下限截止频率的影响, 这两个电容均为耦合电容, 计算其中一个时将其他两个视为短路。 C_2 的影响与以上计算相同。

因为 C_L 很小, 低频时 $\frac{1}{\omega C_L} \gg R_L$, 可将 C_L 视为开路:

$$f_{LC3} = \frac{1}{2\pi(R_{C2} + R_L)C_3} = \frac{1}{2 \times 3.14 \times 3 \times 10^3 \times 3 \times 10^{-6}} = 5.308\text{Hz}$$

由此决定的第二级下限截止频率为: $f_{L2} = 1.1\sqrt{f_{LC2}^2 + f_{LC3}^2} = 6.703\text{Hz}$

所以, 下限截止频率为: $f_L = 1.1\sqrt{f_{L2}^2 + f_{L1}^2} = 12.899\text{Hz}$

计算高频截止频率时, 只考虑三极管的极间电容, 但题中没有给出极间电容值。

4. 下限截止频率仅与电路输入和级间的隔直电容有关, 将此电容变大, 或去除后变成直接耦合(在不改变直流工作点条件下), 可使下限截止频率减小, 甚至为零。

点评与拓展:

本题电路中两级均为共射组态, 输入电阻即为其第一级的输入电阻, 输出电阻即为其最后一级的输出电阻, 但是对于共集电极电路作为输入级的多级放大电路, 其输入电阻与第二级的输入电阻有关, 而当共集电极电路作为输出级的多级放大电路, 其输出电阻与倒数第二级的输出电阻有关。而考虑放大倍数时无论何种电路都应考虑前后级的影响。考虑截止频率时, 单级的每个电容所决定的截止频率差不多时, 多级放大电路的截止频率按照已知公式计算, 若其中某个截止频率与其他相差很大时(一般取4倍), 上限截止频率取最小者, 下限截止频率取最大者。计算截止频率时, 在低频区, 主要考虑耦合电容的影响, 级间电容视为开路。在高频区, 主要考虑级间电容的影响, 耦合电容视为短路。

【真题3】 浙江大学 2001 年

// 本题 10 分 //

如图 3-4 所示电路, 已知 VT_1 管的 $g_m = 10\text{ms}$, VT_2 管 $\beta = 100$ 。求:

1. VT_2 管的静态工作点;
2. 画出微变等效电路。
3. 求 R_i 、 R_o 和 A_v ?

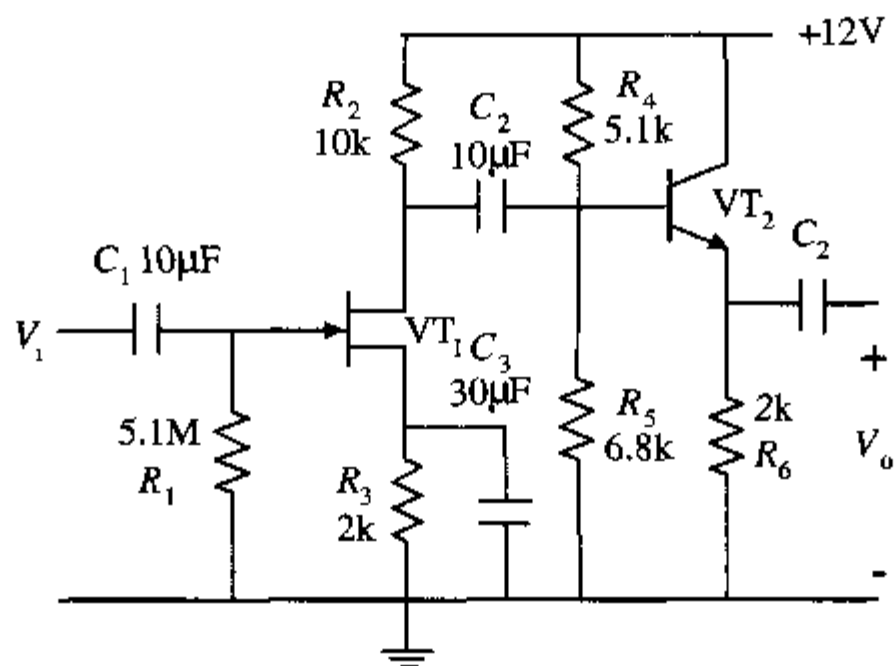


图 3-4

分析:

这个电路是阻容耦合的两级放大电路，第一级为共源组态，第二级为共集组态，由 R_4 、 R_5 为第二级提供静态偏置。第二级为共集电路，即电压跟随器，放大倍数约为 1，所以电路的放大倍数基本等于第一级的放大倍数。

解答:

1. R_4 和 R_5 为 VT_2 管提供偏置，稳定静态工作点。其中:

$$I_{CQ2} = \frac{12 \times \frac{6.8}{6.8+5.1} - 0.7}{2} = 3.079 \text{ mA}, \quad V_{CEQ2} = 12 - I_{CQ2} \cdot R_6 = 5.843 \text{ V}$$

2. 画出微变等效电路，如图 3-5 所示:

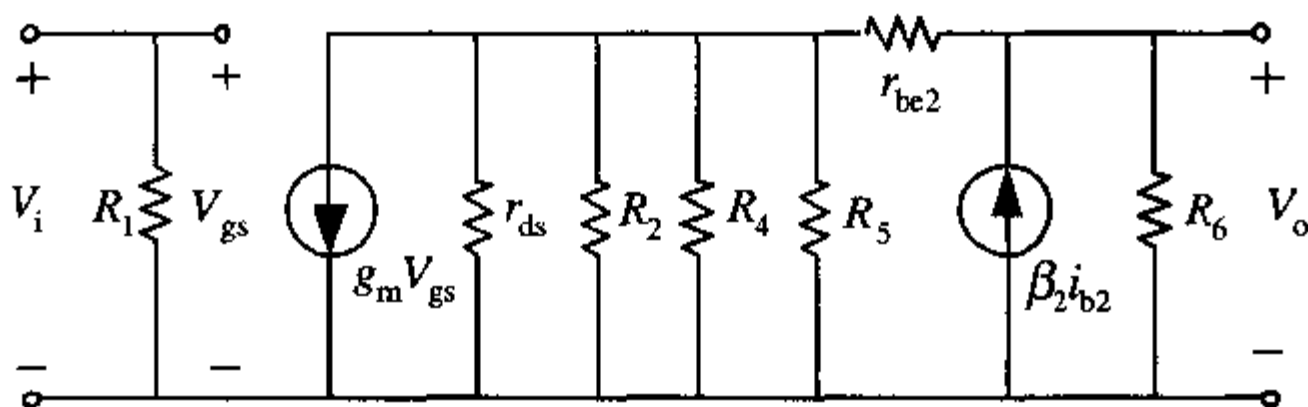


图 3-5

$$3. \quad R_i \approx R_1 = 5.1 \text{ M}\Omega, \quad R_o = R_6 // \frac{r_{be2} + (R_4 // R_5 // R_{o1})}{1 + \beta_2}$$

$$\text{而 } R_{o1} = R_2, \quad r_{be2} \approx (1 + \beta_2) \cdot \frac{26}{I_{EQ2}} = 0.844 \text{ k}\Omega$$

代入可得: $R_o \approx 22.31 \Omega$

$$A_v = A_{v_1} \cdot A_{v_2} \approx A_{v_1} \cdot 1 = -g_m \cdot (R_2 // R_{i2})$$

$$\text{其中 } R_{i2} = R_4 // R_2 // (r_{be2} + (1 + \beta)R_2) \approx 2.872 \text{ k}\Omega$$

代入计算可得: $A_v \approx -22.31$

点评与拓展:

第一级采用场效应管作为放大器件, 大大提高输入电阻, 第二级跟随第一级的输出, 且输入电阻大, 输出电阻小, 增强了带负载能力。但是共源电路与共射电路相比, 一个明显的缺点是其放大倍数较小。由于采用共集电路作为输出级, 故考虑电路输出电阻时需考虑 R_{o1} 的影响。

【真题4】 浙江大学 2002 年

// 本题 14 分 //

两级阻容耦合放大电路如图 3-6 所示, 已知 VT_1 管为 N 沟道耗尽型绝缘栅场效应晶体管, $g_m = 2 \text{ ms}$, VT_2 管为双极型晶体管, $\beta = 50$, $r_{be} = 1 \text{ k}\Omega$, r_{ce} 可忽略。

1. 求第二级电路的静态工作点 I_{CQ2} 和 V_{CEQ2} ;
2. 若电路中所有电容的容抗在中频区域内可忽略, 试求该电路的中频电压放大倍数 A_{vm} 、输入电阻 R_i 和输出电阻 R_o ;
3. 当加大输入信号时, 该放大电路是先出现饱和失真还是先出现截止失真? 其最大不失真输出电压 V_{omax} 为多少?

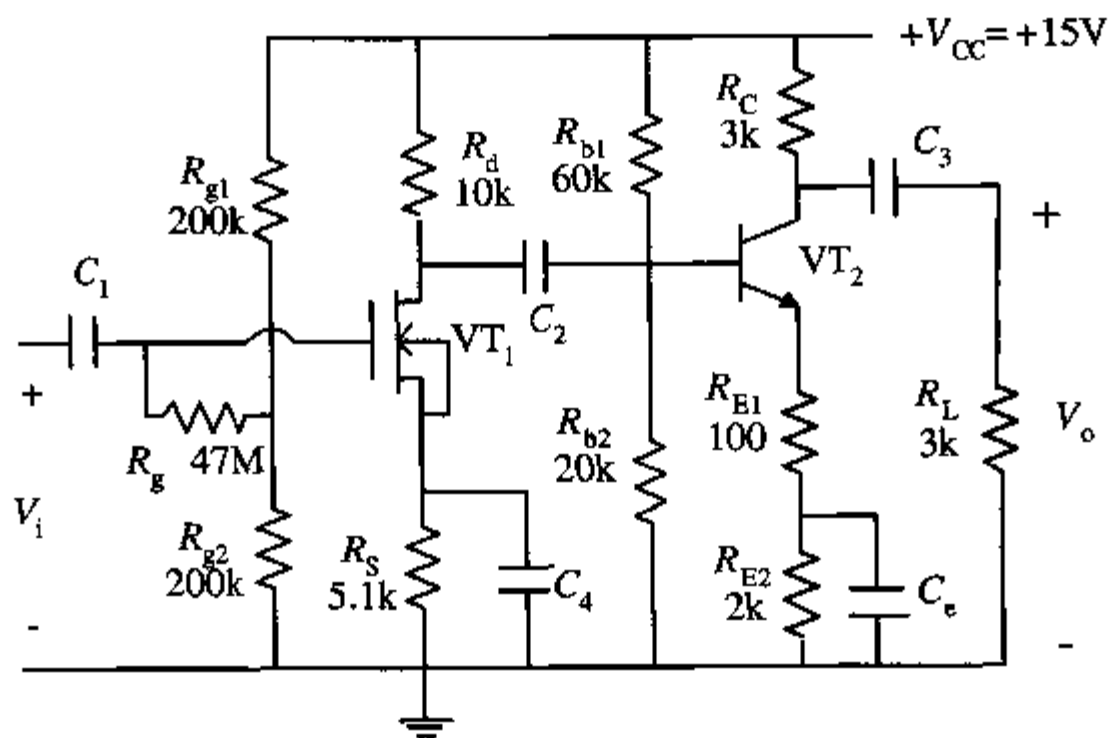


图 3-6

分析:

这是一个两级阻容耦合放大电路, 两管静态工作点相互独立, 因此可以按单管来计算, 场效应管为分压式偏置, R_g 上电流为 0。中频率区将极间电容视为短路, 耦合电容视为断路, 放大倍数与以前的处理方法一样。

解答:

1. 在直流通路中, R_{b1} 和 R_{b2} 组成分压电路, 给 VT_2 一个偏置, 来稳定静态工作点。

$$I_{CQ2} = \frac{V_{CC} \cdot \frac{R_{b2}}{R_{b1} + R_{b2}} - 0.7}{R_{E1}} = \frac{15 \times \frac{20}{80} - 0.7}{0.1 + 2} = 1.452 \text{ mA}$$

$$V_{CEQ2} = V_{CC} - I_{CQ2} \cdot (R_C + R_{E1} + R_{E2}) = 7.593 \text{ V}$$

2. 所有容抗均忽略，则所有电容均视为短路，可画出其交流等效电路，如图 3-7 所示：

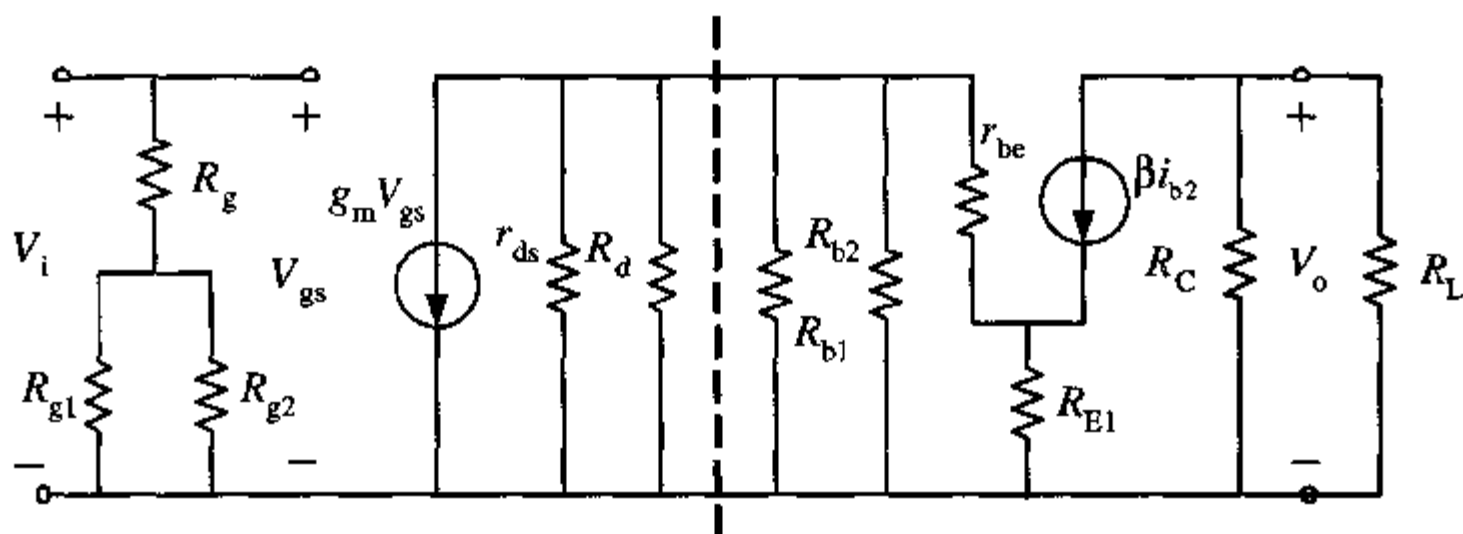


图 3-7

虚线左边是第一级，右边为第二级。

多级放大电路增益为其各级增益之积： $\dot{A}_{vm} = \dot{A}_{vm1} \cdot \dot{A}_{vm2}$

$$\dot{A}_{vm1} = \frac{\dot{V}_{o1}}{\dot{V}_i} \approx -\frac{g_m v_{gs} \cdot (R_d // R_{i2})}{v_{gs}} = -g_m (R_d // R_{i2}) \quad (\text{认为 } r_{ds} \text{ 很大, 忽略其影响})$$

$$\text{其中 } R_{i2} = R_{b1} // R_{b2} // (r_{be} + (1 + \beta) R_{E1}) = 4.286 \text{ k}\Omega$$

代入上式，计算得： $A_{vm1} = -6$

$$\dot{A}_{vm2} = -\frac{\beta \cdot (R_C // R_L)}{r_{be} + (1 + \beta) R_{E1}} = -12.5, \text{ 所以 } A_{vm} = -6 \times (-12.5) = 75$$

输入电阻为系统第一级输入电阻： $R_i = R_g + (R_{g1} // R_{g2}) \approx R_g = 47 \text{ M}\Omega$

最后一级为共射级的多级放大电路，其输出电阻为最后一级输出电阻： $R_o \approx R_C$

3. 对于两级放大电路来说，失真一般出现在第二级，因为经过第一级的放大以后，第二级的输入信号已经很大，很容易发生失真。对于场效应管，它在饱和区时处于放大状态不失真，我们可以根据 $V_{ds} > V_{gs} - V_T$ 这个条件来判断场效应管是否失真。对于三极管我们比较

$I_{CQ}(R_C // R_L)$ 和 V_{CEQ} , 取小的作为输出电压最大值。

$$I_{CQ}(R_C // R_L) = 1.452 \times 1.5 = 2.187 \text{ V} < V_{CEQ} = 7.593 \text{ V}$$

故由三极管决定的最大不失真输出为: $V_{omax} = 2.187 \text{ V}$, 此失真是因为 Q 点选得过低, 故该失真为截止失真。

推到场效应管的输出为: $V_{o1} = \frac{2.187}{12.5} = V_{D1} = 0.175 \text{ V}$

推到输入端为: $V_i = \frac{0.175}{6} = V_{G1} = 0.029 \text{ V}$

场效应管的饱和条件为: $V_{ds} > V_{gs} - V_{off}$ (V_{off} 为夹断电压)

也即为: $V_{dg} > -V_{off}$

本例中 $V_{dg} = 0.146 \text{ V}$, 这个条件一般满足, 所以本例中最大不失真电压是由三极管决定的截止电压 2.187 V 。

点评与拓展:

阻容耦合的一个明显优点是各级静态工作点相互独立, 可以分别按单管计算。计算中频率放大倍数时极间电容视为开路, 耦合电容视为短路, 这个电路的极间电容只是三极管的极间电容, 相当于图中所列电容均视为短路, 放大倍数为两级之积。本题难点在于计算失真情况, 以前我们遇到的都是单管的失真情况, 两级情况下, 失真一般发生在第二级, 因为经过第一级的放大后, 第二级的输入信号已经很大, 容易失真。但是判断出最后一级的失真后, 要根据最大不失真输出电压推到前级, 如果前级是场效应管, 要保证其处于饱和区, 如果按这个电压推出的场效应管不在饱和区, 那么这个放大电路的最大不失真电压由场效应管决定。如果前级是三极管, 仍按三极管方法判断最大不失真电压, 将由系统最大不失真电压倒推出的本级输出与之比较, 若大于本级最大不失真电压, 则本级已失真。

【真题 5】东南大学 2003 年

// 真题 14 分 //

电路如图 3-8 所示。设两管的特性相同, $\beta_1 = \beta_2 = 50$, $V_{BE1} = V_{BE2} = 0.7 \text{ V}$ 。

1. 试确定其静态工作点;
2. 画出其交流通路并指出各晶体管工作于何种组态;
3. 求电路的电压放大倍数、输入电阻和输出电阻。

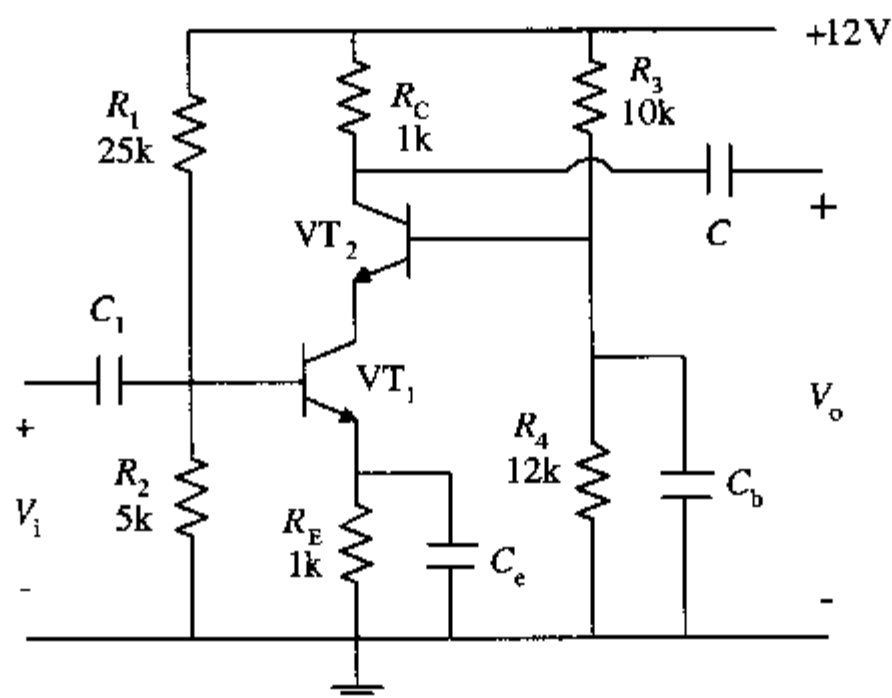


图 3-8

分析:

这是一个两管 Cascode 放大电路, R_3 和 R_4 为 VT_2 提高静态偏置, R_1 和 R_2 为 VT_1 提供静态偏置, VT_1 和 VT_2 两管中电流近似相等。

解答:

$$1. \quad I_{EQ1} = \frac{V_{CC} \cdot \frac{R_2}{R_1 + R_2} - 0.7}{R_E} = \frac{12 \times \frac{5}{25+5} - 0.7}{1} = 1.3 \text{ mA}$$

$$I_{EQ2} = I_{CQ1} \approx I_{EQ1} = 1.3 \text{ mA}$$

$$V_{B2} = V_{CC} \cdot \frac{R_4}{R_2 + R_4} = 6.55 \text{ V} \quad V_{E2} = V_{B2} - 0.7 = 5.85 \text{ V}$$

$$V_{CEQ1} = 5.85 - 1.3 \times 1 = 4.55 \text{ V}$$

$$V_{C2} = 12 - 1.3 \times 1 = 10.7 \text{ V} \quad V_{CEQ2} = V_{C2} - V_{E2} = 10.7 - 5.85 = 4.85 \text{ V}$$

2. 交流通路如图 3-9 所示, 由图可知, VT_1 管为共射组态, VT_2 管为共基组态。

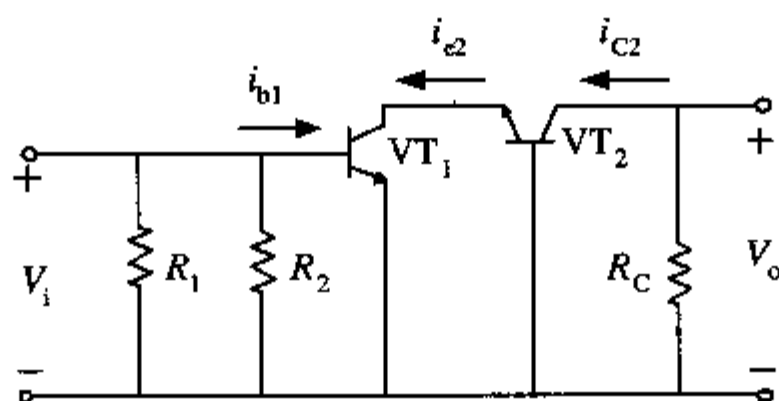


图 3-9

$$3. r_{be1} \approx (1 + \beta_1) \frac{26}{I_{EQ1}} \approx 1 \text{ k}\Omega$$

$$\dot{A}_v = \frac{\dot{V}_o}{\dot{V}_i} = \frac{-\dot{I}_{c2} \cdot R_C}{\dot{I}_{b1} \cdot r_{be1}} \approx -\frac{\dot{I}_{c1} \cdot R_C}{\dot{I}_{b1} \cdot r_{be1}} = \frac{-\beta_1 \dot{I}_{b1} \cdot R_C}{\dot{I}_{b1} \cdot r_{be1}} = -\beta_1 \frac{R_C}{r_{be1}} = -50$$

$$R_i = R_1 // R_2 // r_{be1} \approx 0.806 \text{ k}\Omega, \quad R_o \approx R_C = 1 \text{ k}\Omega$$

点评与拓展:

Cascode 结构的电路具有很重要的作用, 在实际应用中非常常见, 我们可以直接观察电路放大器的组态结构来判断是否是 Cascode 结构。对于 BJT 放大电路, 如果输入信号到输出信号间是先共射、后共基连接的话, 就属于 Cascode, 同样对于 MOS 放大电路, 以共源-共栅结构连接的也是 Cascode。

【真题 6】东南大学 2003 年

// 本题 14 分 //

电路如图 3-10 所示。设 VT_1 、 VT_2 、 VT_3 的电流放大系数分别为 β_1 、 β_2 、 β_3 。

1. 画出其交流等效电路图;
2. 写出其电压放大倍数的表达式;
3. 写出其输入电阻、输出电阻的表达式。

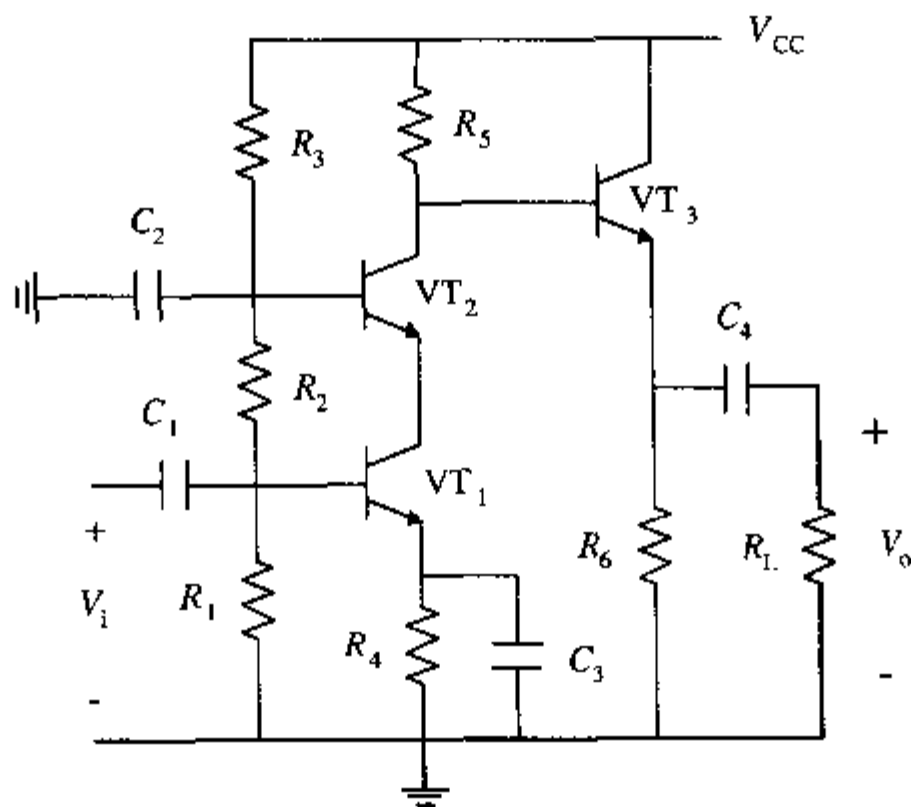


图 3-10

分析:

这是一个 CE-CB-CC 构成的组合电路, 第一步可保留有源器件, 将电容短路, 电源和固定偏置电位为交流地, 由此得到该电路的交流通路; 第二步可将 BJT 用等效模型代替, 最后得到该电路的交流等效电路。熟练后可直接画出其等效电路。同类题见中国科技大学 2001 年。

解答：

1. 交流通路和交流等效电路如图 3-11 所示。

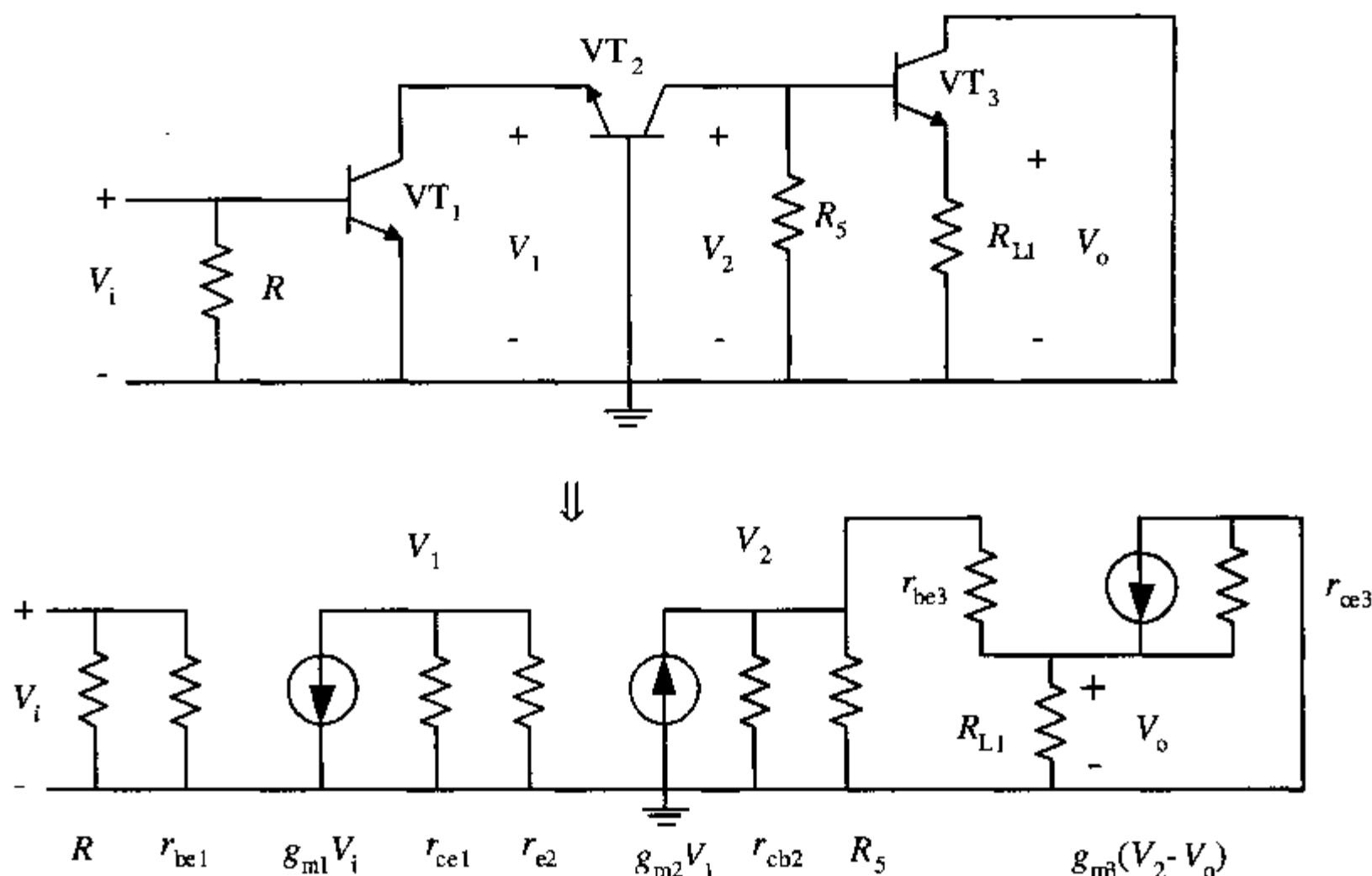


图 3-11

2. 设 $R=R_1//R_2//R_3$, $R_{in1}=R//r_{be1}$, $r_{o1}=r_{ce1}//r_{e2}$, $R_{L1}=R_L//R_6$ 。考虑到 BJT 的输出阻抗很大, 且题中也没有给出相关数据, 故可忽略 r_{ce1} 、 r_{ce2} 和 r_{ce3} , 即认为此三个输出电阻为无穷大。在此条件下, 根据 e、b、c 电流之间的比例关系, 则有:

$$\frac{V_1}{V_i} = -g_{m1}r_{o1} \approx -\frac{\beta}{r_{be1}}r_{e2} = -\frac{\beta}{r_{be1}}\frac{r_{be2}}{\beta+1} \approx -\frac{\beta}{\beta+1};$$

$$\frac{V_2}{V_1} = g_{m2}r_{o2} = \frac{\beta}{r_{be2}}\{R_5//[r_{be3}+(1+\beta)R_{L1}]\}; \quad \frac{V_o}{V_2} = g_{m3}r_{o3} = \frac{(1+\beta)R_{L1}}{r_{be3}+(1+\beta)R_{L1}};$$

则输入-输出即电压增益的关系为:

$$A_v = \frac{V_o}{V_i} = \frac{V_o}{V_2} \frac{V_2}{V_1} \frac{V_1}{V_i} = -\frac{\beta^2}{r_{be2}}\{R_5//[r_{be3}+(1+\beta)R_{L1}]\} \frac{R_{L1}}{r_{be3}+(1+\beta)R_{L1}}$$

3. 输入电阻为 $R_{in}=R_{in1}=R//r_{be1}=R_1//R_2//R_3/(\beta V_T/I_{C1})$; 输出结点在不含负载的情况下向左看进去的输出电阻为 $R_o'=(r_{be3}+R_5)/(1+\beta)$, 则包含负载的输出电阻为 $R_o=R_o'//R_{L1}=[(r_{be3}+R_5)/(1+\beta)]//R_6//R_L$ 。

点评与拓展:

此题为基本概念和基本等效电路的考核, 属于基本考核范畴, 难度不大, 只要思路清楚, 基础扎实, 此类题一般均可容易获解。由本题联想到以下几点: (1) BJT 从 b 看进去的输入电

阻比从 e 看进去的输入电阻大 $(1+\beta)$ 倍; (2) 偏置电路中 C_2 的作用值得一提, 输入交流信号 V_i 可通过电阻 R_2 部分耦合到 VT_2 的基极, 因此通过 C_2 的作用可将交流信号分量滤除, 保证 VT_2 的 CB 偏置。(3) 此题全部或部分放大管可改成 MOS 器件进行测试, 此时应采用跨导 g_m 控制的等效电路进行分析。

【真题 7】 东南大学 2003 年

// 本题 18 分 //

电路如图 3-12 所示。设各管的 $\beta=80$, NPN 管的 $V_{BE}=0.7V$, PNP 管的 $V_{BE}=-0.2V$ 。当 $V_i=0$ 时, $V_o=0$ 。

1. 确定各级静态工作点;
2. 求总的电压放大倍数。

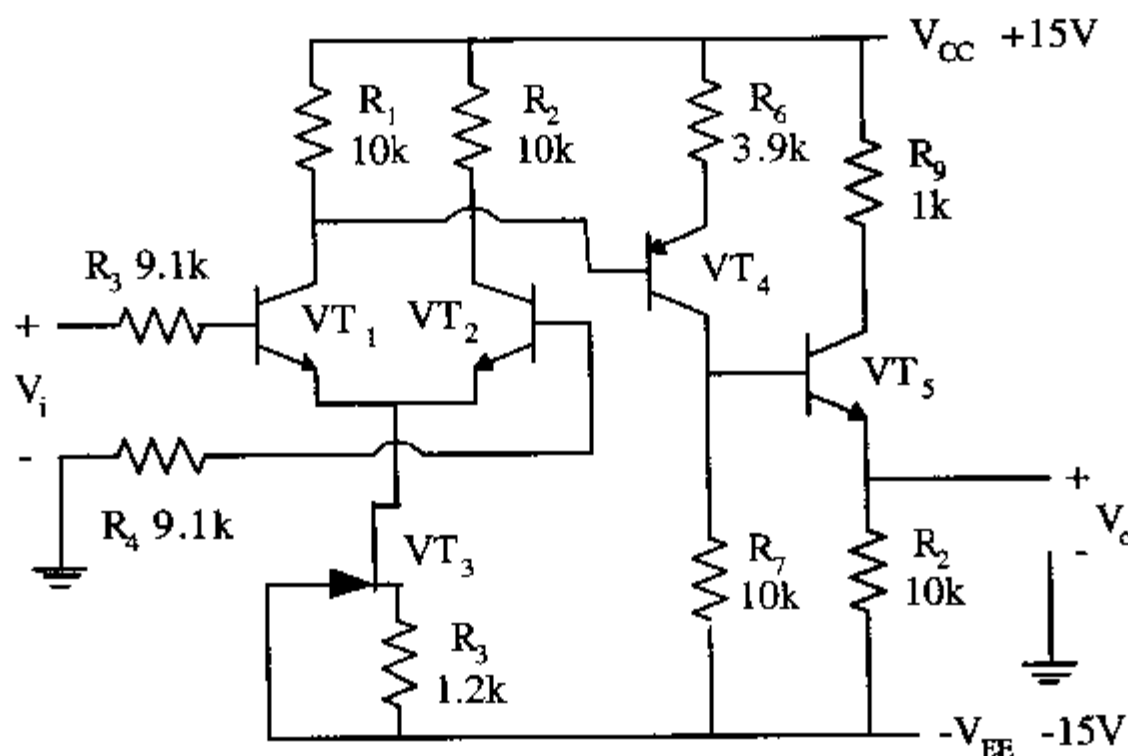


图 3-12

分析:

这是一个计算基本差分输入三级放大结构静态工作点和电压增益的试题。首先应明确静态工作点的含义, 静态工作点一般是指支路的静态偏置电流和结点电压, 在考虑静态电流时, 由于 β 较大, 可忽略 I_B 电流, 近似取 $I_C \approx I_E$, 以简化计算。但在计算交流增益时, 由于输入电阻较小, 因此一般不能忽略输入阻抗的影响, 这是交流分析与直流分析存在差异之处。

此题在计算静态工作点时, 首先应找到问题的切入点, 然后逐级推进, 即可获解, 推进过程中需要利用给出的 V_{BE} 导通电压条件, 此题的切入点显然是最后一级, 应逐级前推。

解答:

1. 输出级发射极电流 $I_{E5} = (V_o + V_{EE})/R_8 = (0 + 15)/10k = 1.5mA$,

CE 压降 $V_{CE5} = V_{CC} - I_{C5} \times R_9 \approx 15 - 1.5 = 13.5V$, 表明 VT_5 管工作在恒流放大区, 其基极电位为 $V_{b5} = V_{be5} + V_o = 0.7V$ 。

中间级 VT_4 管输出电流为 $I_{C4} = (V_{b5} + V_{EE})/R_7 = 15.7/10k = 1.57mA$ 。

CE 间压降为 $V_{ec4} = V_{CC} - V_{b5} - I_{E4}R_6 \approx 15 - 0.7 - 1.57 \times 3.9 \approx 8.177V$, 表明 VT_4 管也工作在放大区, 其基极电位为 $V_{b4} = V_{CC} - I_{E4}R_6 - V_{EB}(VT_4) = 15 - 1.57 \times 3.9 - 0.2 \approx 8.677V$ 。

输入级 R_1 电阻上的电流 $I_{R1} = (V_{CC} - V_{B4})/R_1 = (15 - 8.677)/10k = 0.6323mA$ 。

忽略基极电流作用, 近似有 $I_{C1}=I_{C2}=I_{R1}$, $I_{B1}=I_{B2}=I_{R1}/\beta=7.90\mu\text{A}$ 。

VT_1 和 VT_2 管发射极电位 $V_e=\text{GND}-I_{B1}R_3-V_{BE}(\text{VT}_1)=0-9.1\text{k}\times 7.90\mu\text{A}-0.7=0-0.072-0.7=-0.772\text{V}$, $V_{CE1}=V_{CE2}=V_{B4}-V_E=8.677-(-0.772)=9.45\text{V}$ 。

2. 静态工作点求出后, 各级的输入电阻和跨导都可求出, 并有:

VT_4 管的输入电阻为 $r_{be4}=(1+\beta)r_{e4}=(1+\beta)(V_T/I_{E4})=81(26/1.57)\approx 1.34\text{k}$

VT_1 管的输入电阻为 $r_{be1}=(1+\beta)r_{e1}=(1+\beta)(V_T/I_{E1})=81(26/0.6323)=3.33\text{k}$

VT_5 管的输入电阻为 $r_{be5}=(1+\beta)r_{e5}=(1+\beta)(V_T/I_{E5})=81(26/1.5)=1.4\text{k}$

第一级差分输入为双入单出, 增益为双出的一半, 则由 CE 增益关系, 得到:

$$A_{V1} = -\frac{1}{2} \frac{\beta}{R_3 + r_{be1}} \{R_1 // [r_{be4} + (1+\beta)R_6]\} = -\frac{40}{12.43} \{10\text{k} // 317\text{k}\} \approx -32.2$$

第二级为带发射极反馈的 CE 增益级, 有:

$$A_{V2} = -\frac{\beta \{R_7 // [r_{be5} + (1+\beta)R_8]\}}{r_{be4} + (1+\beta)R_6} \approx -\frac{80}{1.34 + 81 \times 3.9} \{10\text{k} // 810\text{k}\} \approx 2.56$$

第三级为 CC 级即射极跟随器, 增益小于等于 1, 近似为:

$$A_{V3} = \frac{(1+\beta)R_8}{r_{be5} + (1+\beta)R_8} = \frac{81 \times 10}{1.4 + 81 \times 10} = 0.998$$

总的电压增益为: $A_V = A_{V1}A_{V2}A_{V3} = -32.2 \times (-2.56) \times 0.998 = 82.3$

点评与拓展:

BJT 的输入电阻与静态偏置点决定, 增益级之间通过输入输出电阻作用相互联系。当输入或输出电阻很大时, 对相邻电压增益的影响可忽略, 以简化计算。对于 MOS 器件, 低频下这种级间的相互影响可完全忽略。

【真题 8】 东北大学 2002 年

（每题 12 分）

如图 3-13 所示为差动放大电路, 两管均为硅管, 且 $\beta=100$, 解答下列问题:

1. 调整 $R_W=0$, 求 (写出必要的过程):

(1) VT_2 管的静态集电极电位 $V_{C2}=?$

(2) 差模输入电阻 $R_{id}=?$

(3) 差模电压放大倍数 $A_{vd}=?$

(4) 若输入电压为 $V_i=2\text{V}$ (直流), V_o (直流) $=?$

2. 调整 $R_W \neq 0$ 和 $R_W=0$ 时相比较:

(1) A_{vd} 的绝对值是增大、减小, 还是基本不变?

(2) R_W 的存在能提高电路的共模抑制比吗?

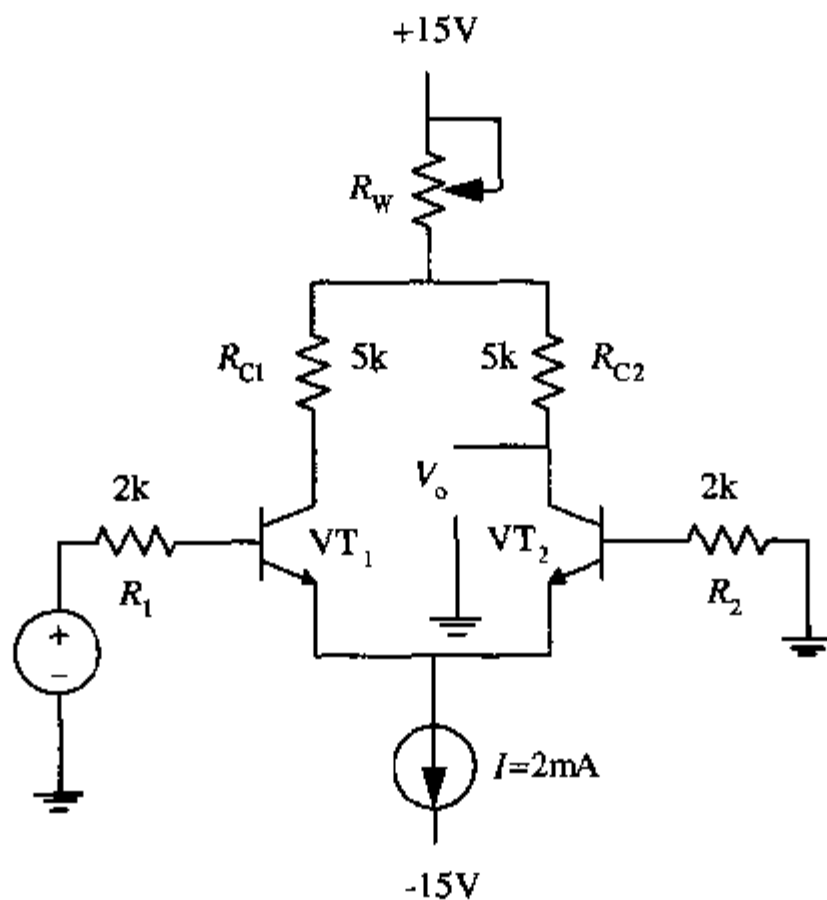


图 3-13

分析:

本题为恒流源做负载的单端输入、单端输出差分放大电路。同类考题参见北京航空航天大学 2002 年, 上海交通大学 2002 年。

解答:

无论 R_W 是否为零, 有 $I_{C1} = I_{C2} \approx \frac{I}{2} = 1\text{mA}$;

1. 当 $R_W = 0$ 时,

$$(1) V_{C2} = 15\text{V} - I_{C2}R_{C2} = 10\text{V};$$

$$(2) R_{id} = 2[R_1 + r_{bb'} + (1 + \beta_1)\frac{26\text{mV}}{I_{E1}}] \approx 9.25\text{k};$$

$$(3) A_{vd} = -\frac{1}{2} \cdot \frac{\beta R_{C2}}{R_{id}} \approx -\frac{100 \times 5\text{k}}{9.25\text{k}} \approx 54.04;$$

(4) 此时 VT_1 处于饱和, 电流绝大部分在 VT_1 流过, 因此 $V_O = 15\text{V}$ 。

2. $R_W \neq 0$ 时, 有:

$$(1) \text{由 } A'_{vd} = -\frac{1}{2} \cdot \frac{\beta(R_{C2} + R_W)}{R_{id}} \text{ 知, } A_{vd} \text{ 绝对值增大;}$$

(2) 由于在差模电压增益和共模电压增益中都存在因子 $R_C + R_W$, 所以 R_W 的存在并不能

提高电路的共模抑制比。

点评与拓展：

从问题中 R_W 两种不同情况的计算可以看出，电阻 R_W 的存在对提高增益的绝对值有帮助，无论是对共模信号，还是差模信号。因为电阻 R_W 越大，输出电阻也就越大，由此可以提高增益。但对共模抑制比没有影响，题中计算已经证明了这一点。

【真题 9】 东南大学 2000 年

|| 本题 20 分 ||

电路如图 3-14 所示，已知各三极管的 $\beta=100$ ， $V_{be}=0.7V$ ，且满足 $I_{C6}=I_{C7}=0.8I_{C8}$ 。

1. 简述电路的工作原理；
2. 标出两个输入端的同相端与反相端；
3. 在 $V_{S1}=0$ 、 $V_{S2}=0$ 时，欲使 $V_o=0$ ，则 R_5 的值应为多少？
4. 求总的电压放大倍数 $A_{vd}=V_o/(V_{S1}-V_{S2})$ ；
5. 求电路的输出电阻及差模输入电阻。

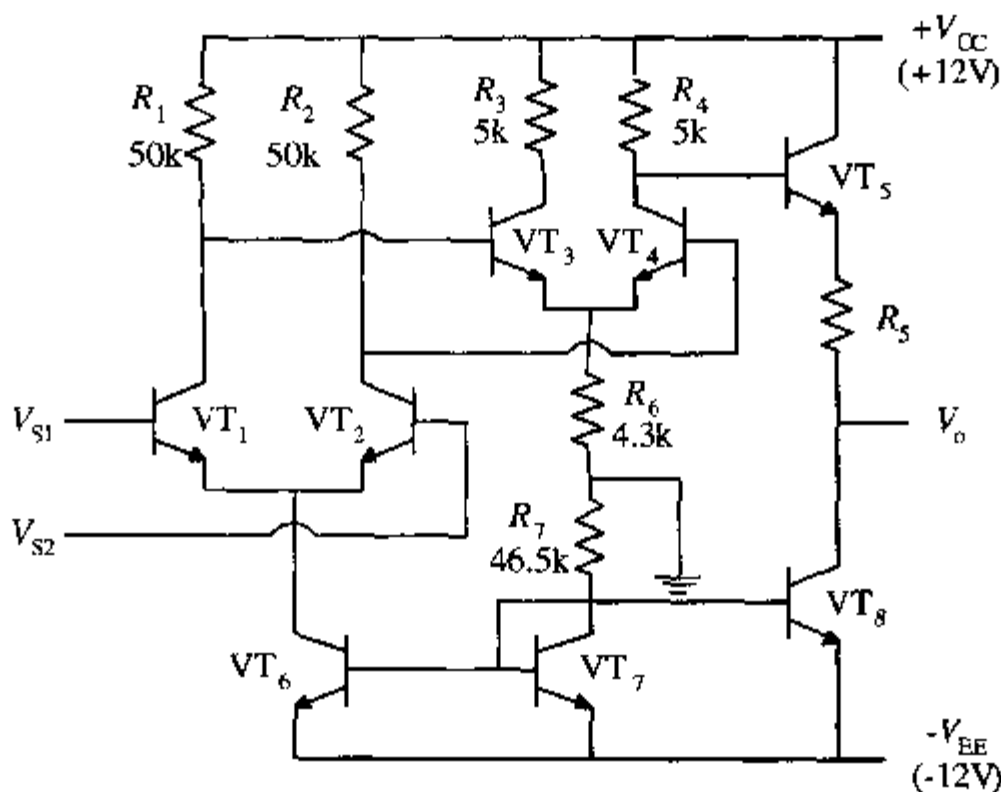


图 3-14

分析：

典型的差分电路，双端输入经过两级差分放大后，最后通过推挽输出级输出。

解答：

1. VT_1 、 VT_2 组成长尾差分输入级； VT_3 、 VT_4 组成第二级放大器，仍为差分结构；输出级为由 VT_5 构成的射随器；主偏置电路由 $-V_{EE}$ 、 VT_7 、 R_7 组成， VT_6 、 VT_7 、 VT_8 构成一组恒流源，其中 VT_6 作为第一级的发射极负载， VT_8 作为输出级的发射极负载；

2. V_{S1} 为同相端， V_{S2} 为反相端；

$$3. I_{C6} = I_{C7} = (V_{EE} - V_{BE}) / R_7 = (12 - 0.7) / 46.5k \approx 0.24mA,$$

$$I_{C1} = I_{C2} = I_{C6} / 2 = 0.12mA, \quad I_{C3} = I_{C4} = I_{C7} / 2 = 0.12mA$$

$I_{C5} = I_{C8} = 0.8I_{C6} = 0.19\text{mA}$; 由 $I_{C4}R_4 + V_{BE} + I_{C5}R_5 = V_{CC} - V_o$

令 $V_o=0$, 解得: $R_5 \approx 5.63\text{k}\Omega$ 。

4. 求得 $r_{be1} = (1+\beta)V_T/I_{E1} = 21.9\text{k}\Omega$, $r_{be4} = (1+\beta)V_T/I_{E4} = 21.9\text{k}\Omega$,

$$A_{vd} = A_{vd1}A_{vd2}A_{vd3}A_{vd4} \approx (-\beta \cdot R_1/r_{be1})(-\beta \cdot R_4/r_{be4}) \times 1 \times 1 = 2606$$

5. 输出电阻: $r_{e5} = V_T/I_{E5} = 26\text{mV}/0.19\text{mA} \approx 136$, 则

$$r_o = r_{ce8} // (R_5 + r_{e5} + R_4/(1+\beta)) \approx R_5 + r_{e5} + R_4/(1+\beta) = 5.2\text{k}\Omega$$

差模输入电阻: $r_{id} = 2r_{be1} = 43.8\text{k}\Omega$ 。

点评与拓展:

本题电路中第一级差分放大电路是双端输入、双端输出, 完全实现了差分电路的放大能力, 而第二级则是双端输入单端输出, 而没有进行输出单端化的转换, 所以其增益只有完全放大能力的一半。

【真题 10】 华南理工大学 2000 年

// 本题 12 分 //

如图 3-15 所示为某模拟电路的部分电路。所有 BJT 的参数相同, $\beta=100$, $r_{bb}' \approx 0$, $r_{ce} \rightarrow \infty$, 并设 $V_{BE}=0.7\text{V}$ 。

1. 计算 BJT $VT_1 \sim VT_6$ 的集电极静态电流:

2. 求电路的差模电压增益 $A_{vd} = \Delta V_o / \Delta V_i$ 、差模输入电阻 R_{id} 和输出电阻 R_o 。

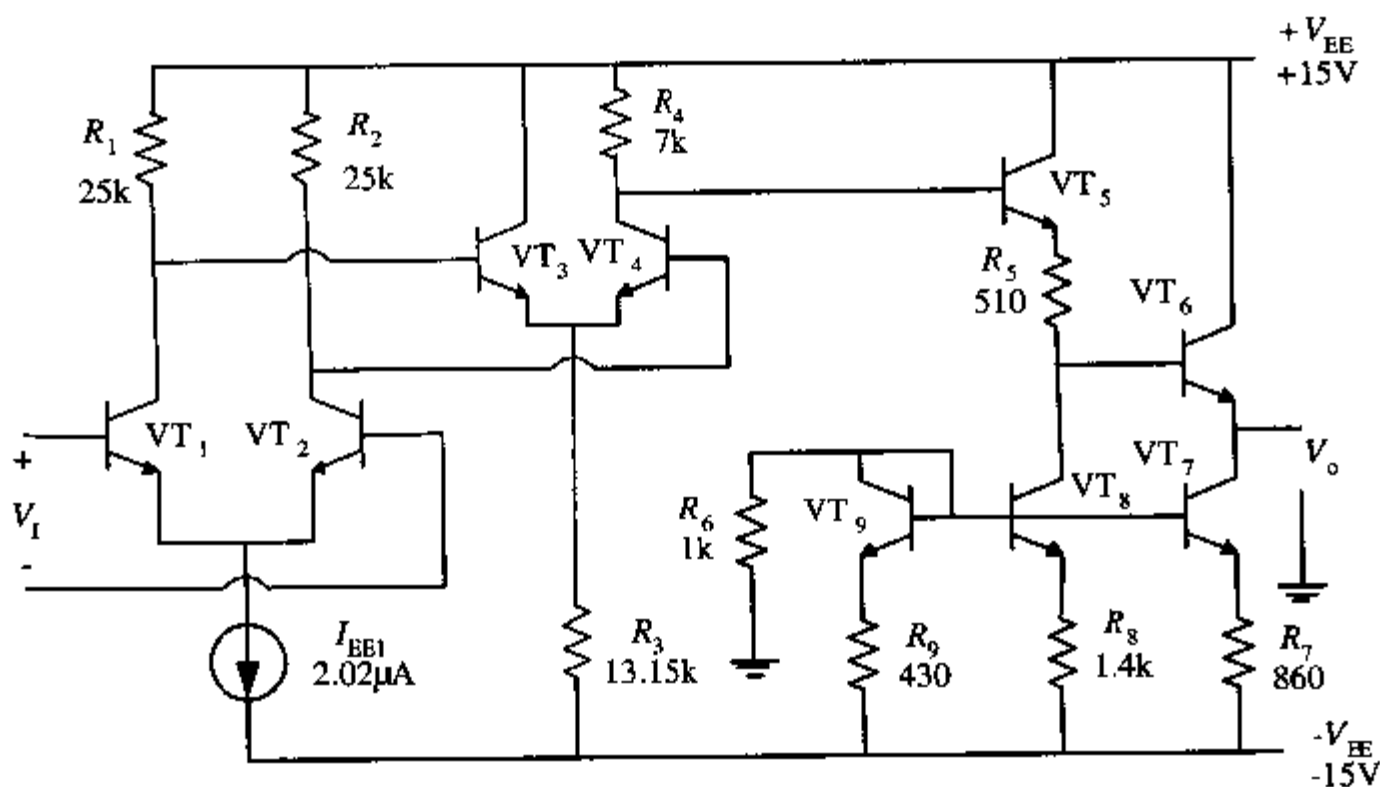


图 3-15

分析:

电路结构, VT_1 、 VT_2 是差分输入级, 输入信号双端输入、双端输出; VT_3 、 VT_4 实现将差

分级双端输出的信号单端化输出，到 VT_5 进行二级放大，最后由 VT_6 管射极跟随输出。其他元件均为提供偏置作用。

解答：

$$1. \quad I_{C1} = I_{C2} = \frac{\beta \cdot I_{EE1}}{2(1+\beta)} = 1\mu A; \quad I_{R3} = \frac{V_{EE} - I_{C1}R_1 - V_{EE}}{R_3} = 1.08mA, \text{ 由此得:}$$

$$I_{C1} = I_{C2} = \frac{\beta \cdot I_{EE1}}{2(1+\beta)} = 1\mu A$$

$$I_{C3} = I_{C4} = \frac{1}{2} \cdot \frac{\beta I_{R3}}{1+\beta} \approx 0.54mA, \quad R_6, VT_9, R_9 \text{ 组成偏置电路,}$$

得到 $I_{C9} = (V_{EE} - V_{BE}) / (R_6 + R_9) = 10mA$; VT_8, VT_9, VT_7 构成一组比例恒流源,

有 $I_{C5} = I_{C8} = I_{C9}R_6 / R_8 = 3.07mA$, $I_{C6} = I_{C7} = I_{C9}R_9 / R_7 = 5mA$

2. 求差模电压增益：第一级为双端输入、双端输出结构，求得：

$$r_{be1} = (1+\beta)V_T / I_{E1} \approx 2.6M\Omega, \quad r_{be3} = (1+\beta)V_T / I_{E3} \approx 4.9k\Omega$$

$$A_{vd1} = -\beta(R_1 // r_{be3}) / r_{be1} \approx -0.16$$

第二级为双端输入、单端输出结构，第三级动态输入电阻：

$$R_{i3} = r_{be5} + (1+\beta)(R_5 + r_{ce8} + R_8) \rightarrow \infty, \text{ 即 } A_{vd2} = -0.5\beta \cdot R_4 / r_{be3} \approx -71.4$$

第三级、第四级均为射随器， $A_{V3} = A_{V4} \approx 1$ 。综上，有：

$$A_{vd} = A_{vd1} A_{vd2} A_{vd3} A_{vd4} = 0.16 \times 71.4 = 11$$

输出阻抗为：

$$R_{id} = R_{id1} = 2r_{be1} = 5.2M\Omega,$$

$$r_{e5} = V_T / I_{E5} = 26mV / 3mA = 8.5\Omega$$

$$r_{e6} = V_T / I_{E6} = 26mV / 5mA = 5.2\Omega$$

$$r_o = r_{ce7} // [r_{e6} + \frac{r_{e5} + R_5}{1+\beta} + \frac{R_4}{(1+\beta)^2}] \approx 11.1\Omega$$

点评与拓展:

本题结构与真题9非常类似,也是两级差分电路放大后推挽输出,这类电路是考试中经常会出现的,需要好好把握。只要能熟悉放大电路中各器件的组态、作用,电路分析问题不大。

【真题11】 西北工业大学 2001 年

// 本题 8 分 //

场效应管差动放大电路如图 3-16 所示,已知 VT_1 、 VT_2 管的 $g_m=5\text{mA/V}$ 。

1. 试求差模电压放大倍数 $A_{vd}=V_o/V_i$;
2. 若要求 $I_{DQ}=0.5\text{mA}$, 则 $R_t=?$

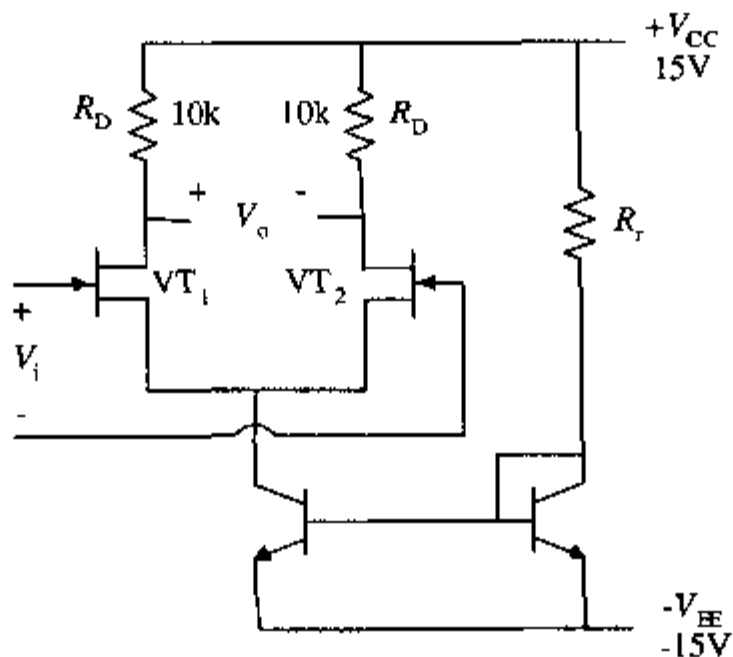


图 3-16

分析:

差分电路的典型结构,其中两个晶体管和电阻 R_t 组成电流镜,为差分电路提供偏置。

解答:

1. 对差分信号的分析,可以采用以下的技巧,只对一半的电路进行分析,输入信号也是原来的一般,由此得到的增益与差分电路的增益是一样的。

由简单放大电路,得到: $A_{vd} = -g_m(R_D // r_{ds1}) \approx -g_m R_D = -5\text{mA/V} \cdot 10\text{k}\Omega = -50$

2. 由电流镜,得到电阻 R_t 的电路和晶体管的电流相等。一般三极管正常工作时 V_{BE} 为 0.7V 左右,所以, $V_{R_t} = V_{CC} - (-V_{CC} + 0.7) = 29.3\text{V}$, 即可以求出电阻为:

$$R_t = V_{R_t} / I_{DQ} = 29.3\text{V} / 0.5\text{mA} = 58.6\text{k}\Omega$$

分析与拓展:

本题电路结构比较简单,由一个差分输入放大电路和一个电流镜组成。解题过程应用了一个技巧来求得差分放大电路的差模电压的放大倍数,由此可以将对复杂差分电路的求解转化为对基本放大电路的求解,简化了计算,加快了解题速度。

【真题12】 浙江大学 2001 年

// 本题 10 分 //

如图 3-17 所示电路是大规模集成电路中的一个 CMOS 运放单元电路,各管的 W/L 已标在

态偏置, VT_7 、 C 作用是进行频率补偿, 改善频率特性。

3. C 的工作原理在分析中已经阐述, 不再重复。

点评与拓展:

本题的运放电路是一般运放的典型结构, 只是其中增加了频率补偿网络, 需要仔细分析。由此题可以总结出运放的基本组成结构, 即差分输入级、电压放大级、输出级, 以及各级的偏置电路和频率补偿网络。遇到其他类似分析运放结构的题目就可以相应套用, 各电路功能和作用也就能知道, 便于迅速解题。

【真题 13】 东南大学 2002 年

// 命题 20 分 //

电路如图 3-18 所示, 已知所有三极管的 $\beta=100$, $V_{BE}=0.7V$, 且 $r_{be1}=r_{be2}=5.2k\Omega$, $r_{be3}=260k\Omega$, $r_{be4}=r_{be5}=2.6k\Omega$, $r_{be6}=0.25k\Omega$ 。

1. 试述该电路的工作原理;
2. 分析电路的静态工作点;
3. 列出同相、反相输入端;
4. 计算电路总的放大倍数。

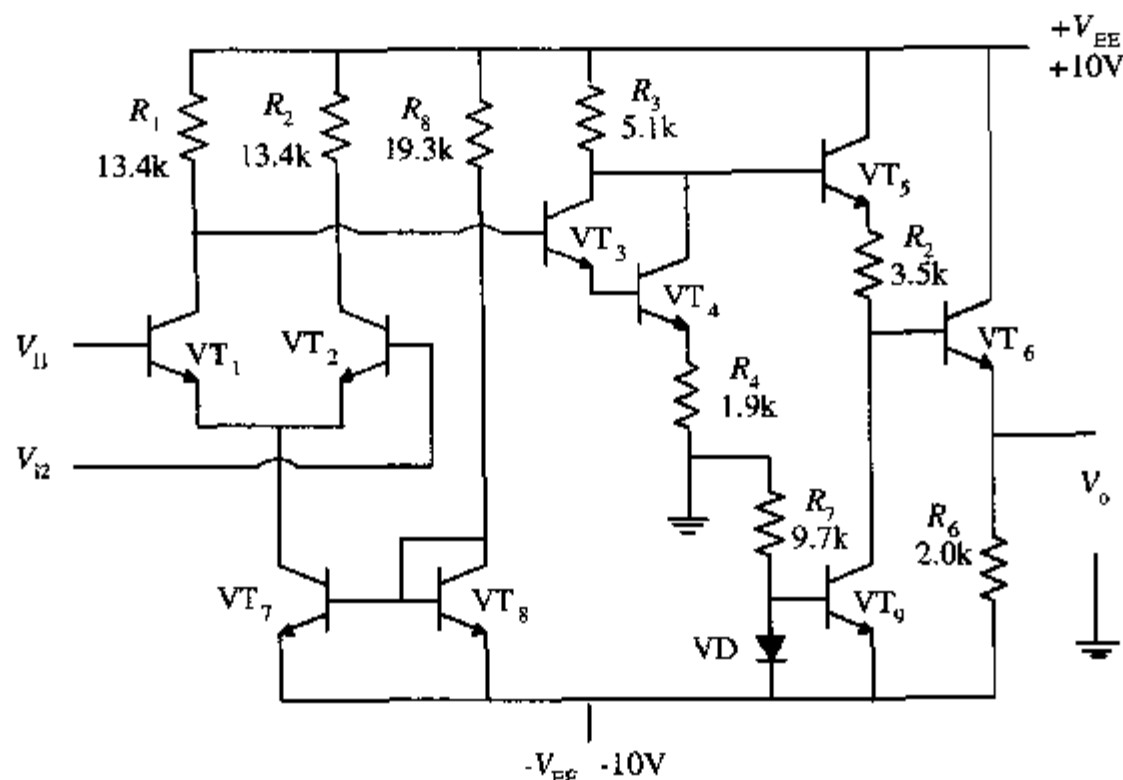


图 3-18

分析:

由电路结构可以看出, 这是一个多级放大电路, 由差分输入级、中间放大级、输出级组成。信号输入 VT_1 、 VT_2 的差分输入级, 进行放大, 然后输出 VT_3 、 VT_4 复合管的中间放大级二级放大, 最后输入 VT_5 、 VT_6 、 VT_9 的输出级输出, 其中 VT_7 、 VT_8 是偏置电路, 为差分输入级提供偏置。

解答:

1. 电路各组成已在分析中指出。工作原理: 输入信号在差分放大级双端输入、单端输出后, 进入中间共射放大级放大后输出, 进入推挽电路提供一定的驱动能力, 最后由射极跟随器输出。

2. 直流分析：忽略失调，当 $V_{i1} = V_{i2} = 0$ 时输出 $V_o = 0$ ，可计算得到：

$$I_{C7} = I_{REF} = [V_{EE} - V_{BE} - (-V_{EE})] / R_8 = (10 - 0.7 + 10) / 19.3k \approx 1mA,$$

$$I_{C1} = I_{C2} = I_{C7} / 2 = 0.5mA, \quad I_{R3} = I_{R4} = [V_{EE} - (I_{C2}R_2 + 2V_{BE})] / R_4 = 1mA$$

$$I_{E5} = (V_{EE} - I_{R3}R_3 - V_{BE5} - V_{BE6}) / R_5 = 1mA, \quad I_{E6} = [0 - (-V_{EE})] / R_8 = 5mA$$

$$V_{CE1} = V_{CE2} = (V_{EE} - I_{C1}R_1 - V_{EB}) = 4V, \quad V_{CE4} = V_{EE} - I_{R3}R_3 = 3V, \quad V_{CE6} = 10V$$

3. 使用瞬态极性法来判定同相和反相端。设 V_{i1} 为+，变大； V_{i2} 为-，变小，则：

$$V_{i1} \uparrow \rightarrow V_{b3} \downarrow \rightarrow V_{b5} \uparrow, V_{b9} \downarrow \rightarrow V_{b6} \uparrow \rightarrow V_o \uparrow, \text{ 所以可以得到 } V_{i1} \text{ 是同相端, } V_{i2} \text{ 是反相端。}$$

4. 思路：把前级的开路电压作为下一级的信号源电压；前一级的输出电阻作为下一级的信号源内阻，而下一级的输入电阻就是前一级的负载。由此只要将各级的增益连乘就是总的增益。

输入级：由于是双端输入、单端输出，增益减半，则 $A_{vd} = -\beta \cdot R_1 / (2r_{be1}) = -129$ ，第一

级输出电压 V_{o1} 和开路电压 V'_{o1} 关系为： $V_{o1} = \frac{R_{i2}}{R_{i2} + R_{o1}} V'_{o1}$ ，其中 R_{i2} 是复合管的输入电阻，

计算得到 $R_{i2} = r_{be3} + (1 + \beta)[r_{be4} + (1 + \beta)R_4] = 19.9M\Omega$ ，而第一级输出电阻为

$R_{o1} = R_2 = 13.4k\Omega$ ，得到 $V_{o1} \approx V'_{o1}$ ， $A_{vd} \approx A'_{vc}$ 。放大级空载时， $A'_{v2} \approx -\beta^2 R_3 / R_{i2} = -2.6$ ，

输出级输入电阻 $R_{i3} = r_{be5} + (1 + \beta)[R_3 + r_{be6} + (1 + \beta)R_6] = 20.8M\Omega$ ，放大级输出电阻为

$R_{o2} = R_3 = 5.1k\Omega$ ，最后得到： $V_{o2} \approx V'_{o2}$ ， $A_{v2} \approx A'_{v2}$ ，输出级：电压增益约为 1。

所以总电压的增益为： $A_v = A_{vd} A_{v2} A_{v3} = -129 \times (-2.6) \times 1 = 335$ 。

点评与拓展：

本题是康华光第四版书上的正文例题，是多级放大电路，很具有代表性。由此题可以总结一个知识点：在多级放大电路中，把前一级的开路电压作为下一级的信号源电压；前一级的输出电阻作为下一级的信号源内阻，而下一级的输入电阻就是前一级的负载。总电压增益等于各级电压增益的乘积，级间的相互关系为各级输入和输出电阻之间的关系，这个思路对各种耦合方式的多级放大电路具有普遍意义。

【真题 14】 北京大学 2002 年

// 命题 10 分 //

某放大器频率响应的三个极点分别是 $f_{p1}=1\text{MHz}$ 、 $f_{p2}=2\text{MHz}$ 、 $f_{p3}=10\text{MHz}$ ，中频增益为 40dB ，

1. 求满足相位裕度 45° 条件下的最大反馈系数；

2. 为消除自激，保证相位裕度 45° ，采用 RC 滞后补偿，要求补偿后的放大器带宽尽可能宽，求补偿后的带宽。

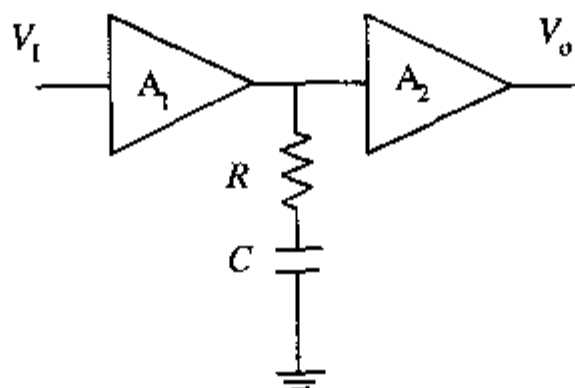


图 3-19

分析：

本题考察反馈放大电路的自激及稳定工作的条件和频率图补偿的内容。

解答：

1. 当满足相位裕度关系条件时，幅值条件必须满足 $|AF| < 1$ ，由题目中已知条件得到：

$$A = 10^{\frac{40\text{dB}}{20}} = 100, \text{ 所以得到 } F < 0.01, \text{ 即最大反馈系数为 } 0.01.$$

2. 画出该系统的波特图，如图 3-20 所示。

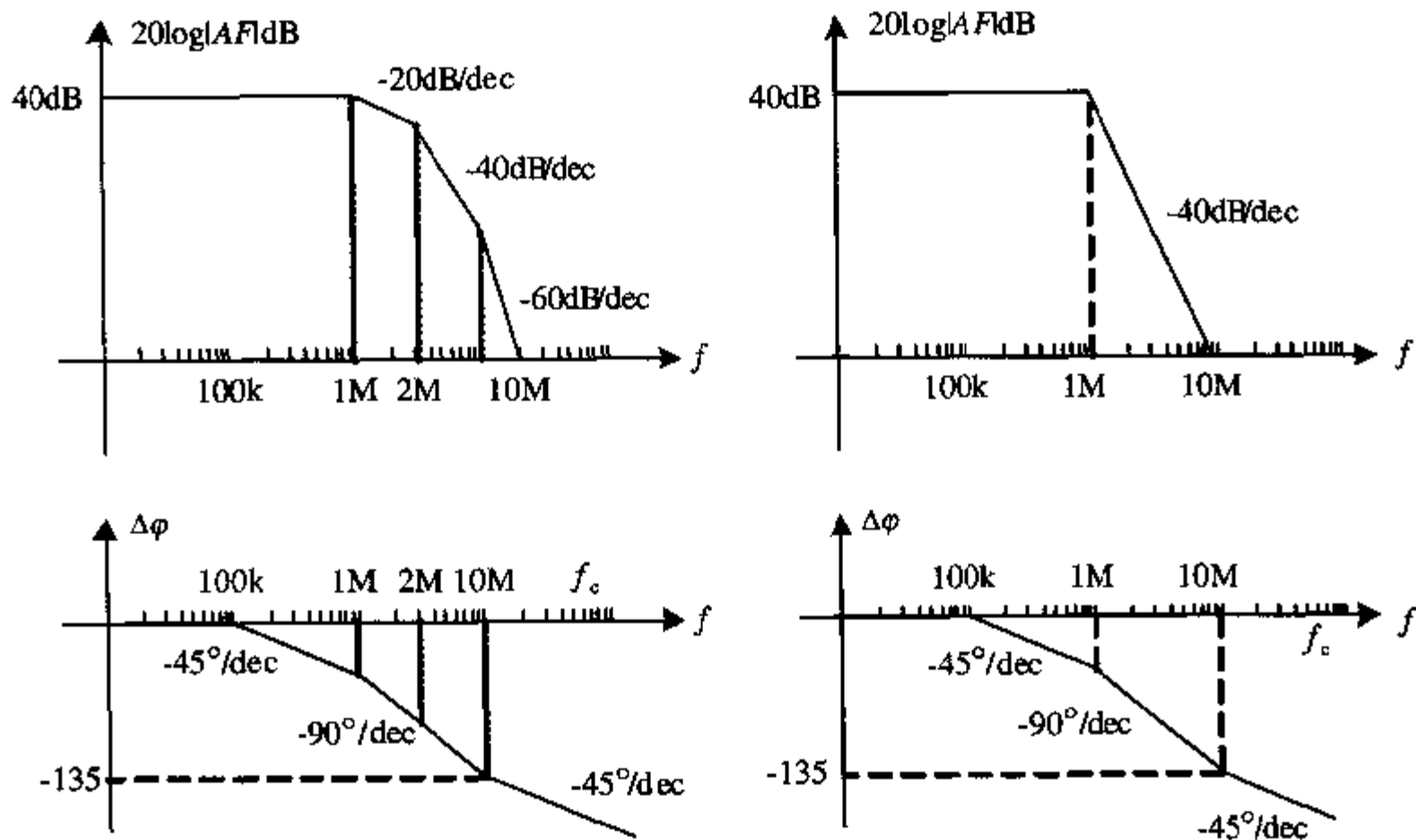


图 3-20

很明显，电路无法满足相位裕度的条件，因此考虑补偿。

因为要最大限度地保持带宽，因此考虑使用次极点补偿，若将次极点补偿靠近主极点，那么当两个极点重叠时，电路波特图如右边所示，相位裕度为 45° ，满足条件。从图中可以看

出该电路的带宽为 1MHz。

点评与拓展：

题中涉及到补偿问题，一般都使用主极点补偿，效果比较显著，但该题有特殊性，必须尽量保持带宽，因此解题思路发生改变，使用次极点补偿，同样可达到相位裕度的条件。

【真题 15】 北方交通大学 2001 年

11 道题 10 分

由晶体管和场效应管组成的放大电路如图 3-21 所示。设 VT_1 管的 $r_{ds}=\infty$ ， g_m 与 VT_2 管的 h_{fe} 、 h_{ie} 均为已知， C_1 、 C_2 的容量很大。

1. 画出简化的交流等效电路；
2. 写出中频电压增益 $A_v=V_o/V_s$ 、输入电阻 R_i 和输出电阻 R_o 的表达式。

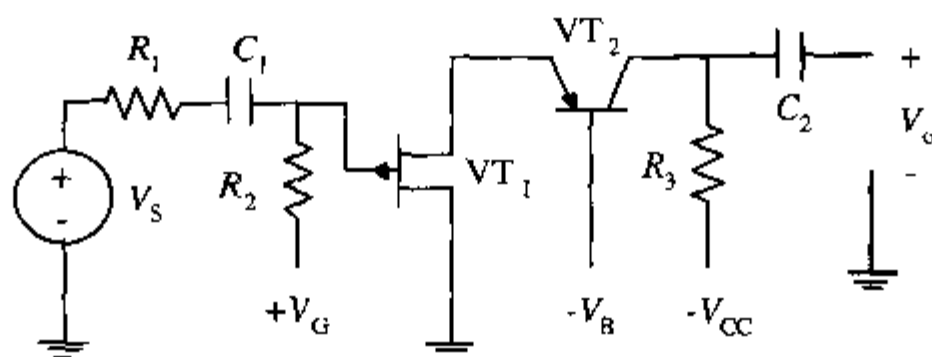


图 3-21

分析：

放大电路的增益问题，解题思路，先画出等效电路图，然后按照电压电流关系求出电压增益。

解答：

1. 根据 MOS 管和 BJT 管的等效电路，画出交流等效电路图，如图 3-22 所示：

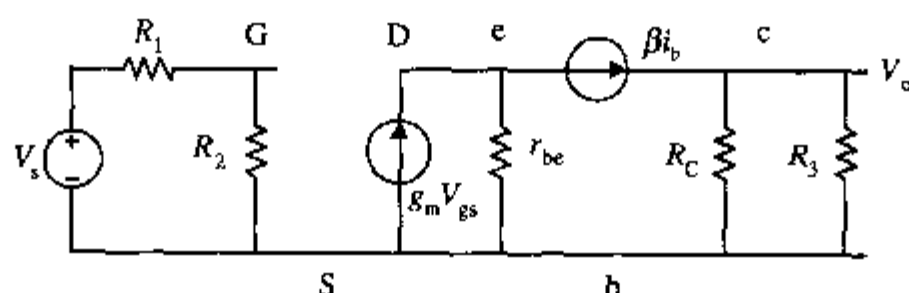


图 3-22

2. 由交流等效电路图， $V_{gs} = \frac{R_2}{R_1 + R_2} V_s$ ，根据参数定义和 b 点电流关系得到：

$$h_{ie} = \frac{V_{be}}{i_b} \Big|_{V_{ce}=0}, h_{fe} = \frac{i_c}{i_b} \Big|_{V_{ce}=0}, g_m V_{gs} = i_b + i_c = i_b + h_{fe} i_b = i_b (1 + h_{fe})$$

$$\text{由 } V_{ce} = 0 \text{ 的限制, 得到 } V_o = V_{be} = h_{ie} i_b = \frac{h_{ie} g_m V_{gs}}{1 + h_{fe}} = \frac{h_{ie}}{1 + h_{fe}} \cdot \frac{g_m R_2 V_s}{R_1 + R_2}$$

$$\text{所以 } A_v = \frac{V_o}{V_s} = \frac{h_{ie}}{1 + h_{fe}} \cdot \frac{g_m R_2}{R_1 + R_2}$$

输入电阻 $R_i = R_1 + R_2$, 输入电阻 $R_o = \frac{V_o}{\beta i_b} = \frac{h_{ie} i_b}{h_{fe} i_b} = \frac{h_{ie}}{h_{fe}}$

点评与拓展:

本题考察了 MOS 和 BJT 两种类型晶体管的交流等效电路, 并要求对电路分析后求得电路的特性参数。解题中必须明确各个参数的定义情况, 如 BJT 的 H 参数, 否则无法进行解答。

【真题 16】 北京航空航天大学 2001 年

// 本题 10 分 //

已知某多级放大器的电压增益函数为:

$$A_v(s) = \frac{-10^{17}}{(s+10^4)(s+10^5)(s+10^6)}$$

1. 绘制该放大器的幅频和相频波特图;

2. 该放大器是否稳定?

3. 如果该放大器采用了主极点补偿使相位裕度为 45° , 则主极点应位于何处, 绘制补偿后的幅频和相频波特图。

分析:

解题关键是绘出电路的幅频和相频波特图, 由图中性质可以进行以下的求解。

解答:

1. 将传递函数做数学上的等效处理, 得到:

$$A_v(s) = \frac{-10^{17}}{10^{15} \left(1 + \frac{s}{10^4}\right) \left(1 + \frac{s}{10^5}\right) \left(1 + \frac{s}{10^6}\right)} = \frac{-10^2}{\left(1 + \frac{s}{10^4}\right) \left(1 + \frac{s}{10^5}\right) \left(1 + \frac{s}{10^6}\right)}$$

画出波特图, 如图 3-23 所示:

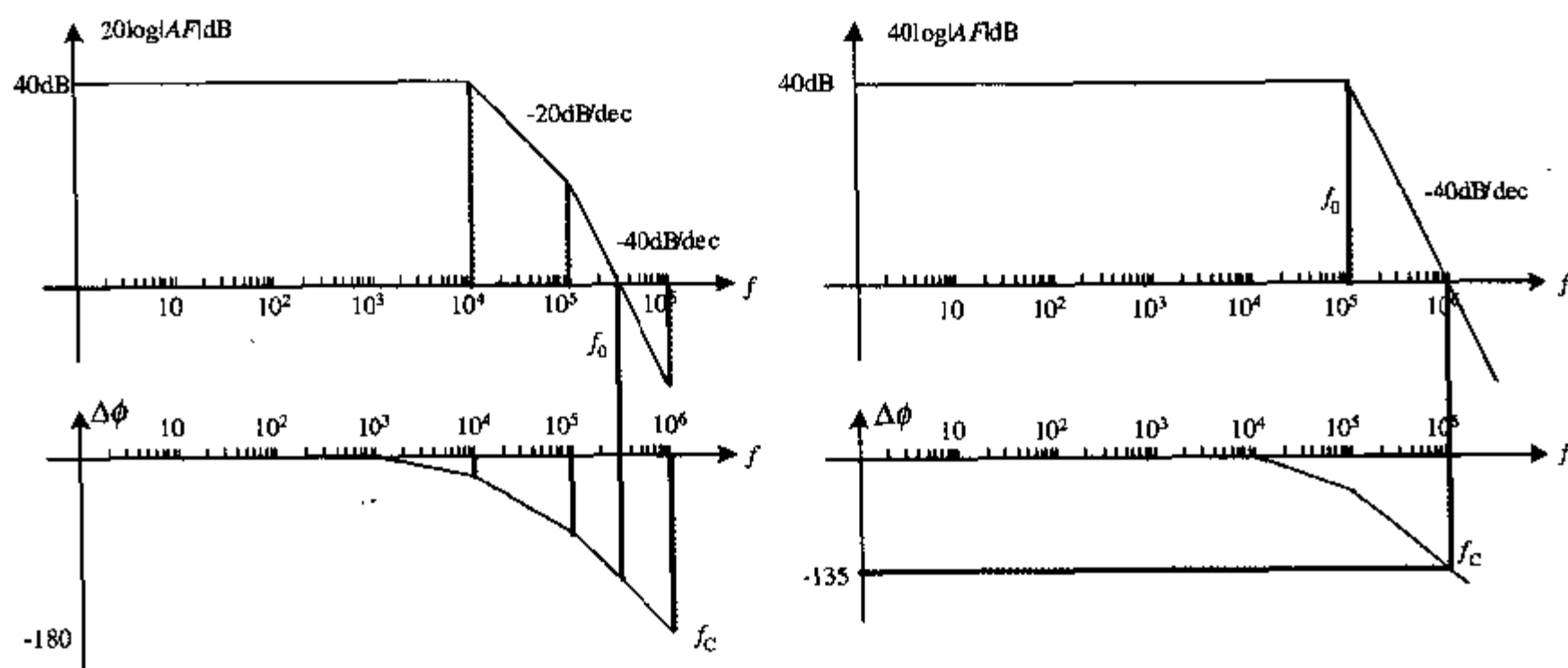


图 3-23

2. 由波特图可以看出，幅频特性曲线与横坐标交界频率为 f_0 ，相频特性曲线交界频率为 f_c 。比较两者的大小关系即可得到电路是否振荡。当 $f_c > f_0$ 时不振荡，而当 $f_c < f_0$ 或 $f_c = f_0$ 时自激振荡。由图中比较结果，电路振荡，不稳定。

3. 为了保证相位裕度为 45° ，即在 $\Delta\phi = -135^\circ$ 处增益为 0dB。因为从低频到 0dB 有 40dB 需要下降，因此主极点压缩到 10^5 附近即可。画出波特图。

点评与拓展：

小结一下判断自激的条件：第一种就是解题中采用的，利用波特图中两个特征频率的比较来确定。不过必须弄清楚，其定义： $20\lg|AF|_{f=f_0} = 0\text{dB}$ ， $\Delta\phi|_{f=f_c} = -180^\circ$ 。

第二种：通常先看电路的相位条件是否满足，在相位条件满足的条件下再根据幅值条件来确定。当电路的附加相位满足 $\pm 180^\circ$ 时（ $\arg AF = \pm(2n+1)\pi$ ）有如下三种情况：（1）

$|AF| < 1$ 电路不振，稳定状态；（2） $|AF| = 1$ 电路出现等幅振荡；（3） $|AF| > 1$ ，电路出现增幅振荡。后两种称为自激。自激的出现使电路的正常输入输出关系破坏，放大电路也就无法进行正常工作了。

以练代考训练题

【训练题 1】 东南大学 2001 年

// 本题 20 分 //

电路如图 3-24 所示，其中 VT_1 、 VT_2 、 VT_3 均为硅管，设 $\beta_1 = \beta_2 = 50$ ， $\beta_3 = 80$ ， $V_{BE} = 0.7\text{V}$ ，当 $V_i = 0$ 时 $V_o = 0$ ，

1. 求各级静态工作点及 R_{e2} 的值；
2. 求总的电压放大倍数 A_v ；

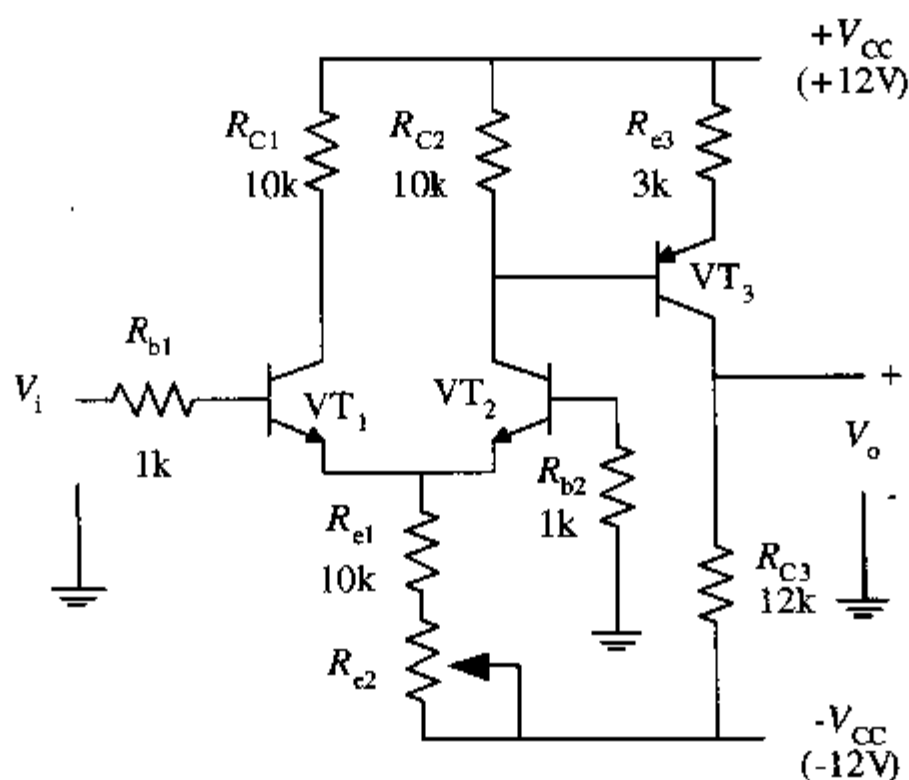


图 3-24

3. 当 $V_i=5\text{mV}$ 时, $V_o=?$
4. 当电路输出端接一 $R_L=12\text{k}\Omega$ 时的电压增益。

【训练题 2】 武汉大学 2002 年

// 本题 15 分 //

在图 3-25 所示的电路中, 设 $V_{CC}=V_{EE}=12\text{V}$, 晶体管 VT_1 、 VT_2 具有相同的特性且工作在线性区域, $\beta=30$, $r_{bb'}=200\Omega$, $V_{BEQ}=0.6\text{V}$; 电阻 $R_C=5\text{k}\Omega$, $R_b=0$ 。在输入电压 $V_{i1}=-V_{i2}$ 时测得集电极对地电位 $V_{C1}=5\text{V}$, $V_{C2}=9\text{V}$ 。求:

1. 射极电阻 R_e 的数值;
2. 输入电压 V_{i1} 和 V_{i2} 的大小。

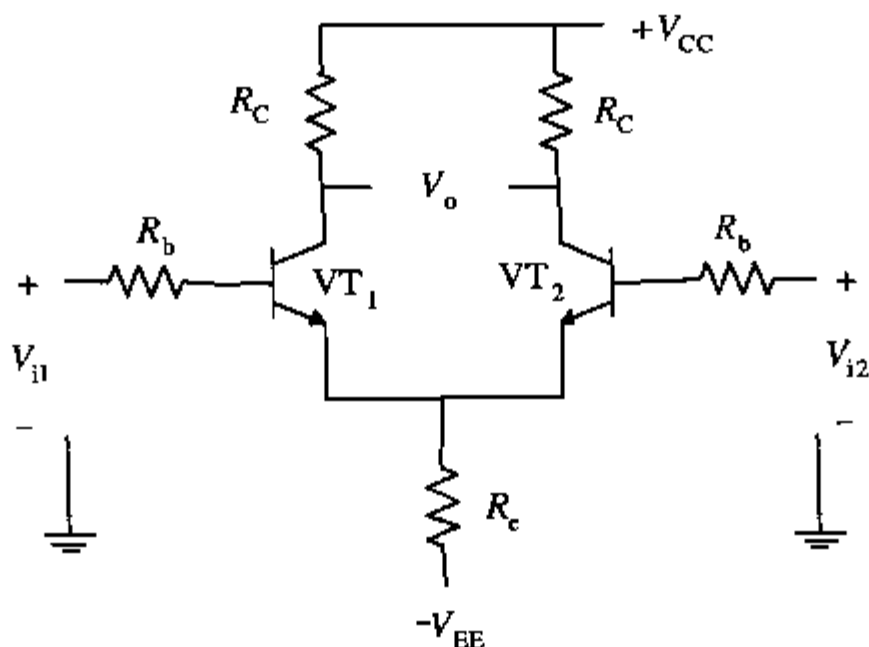


图 3-25

【训练题 3】 北京航空航天大学 2002 年

// 本题 10 分 //

已知一负反馈放大器的环路增益函数为:

$$T(s) = \frac{10^7}{s^2 + 1100s + 10^5}$$

1. 绘制幅频和相频波特图;
2. 说明该放大器是否稳定?
3. 采用简单电容补偿法使该电路的相位稳定裕量为 45° , 则补偿后第一极点应位于何处, 在第 1 小题绘制的图上用虚线绘制补偿后的幅频和相频波特图。

【训练题 4】 西北工业大学 2001 年

// 本题 10 分 //

两级放大器的交流通路如图 3-26 所示, 已知 $R_S=100\Omega$, $r_{bb'1}=r_{bb'2}=50\Omega$, $C_{b'e1}=50\text{pF}$, $C_{b'e2}=75\text{pF}$, $C_{b'c1}=C_{b'c2}=3\text{pF}$, $r_{b'e1}=500\Omega$, $R_{C1}=5\text{k}\Omega$, $r_{b'e2}=250\Omega$, $R_{C2}=5\text{k}\Omega$, $g_{m1}=100\text{ms}$, $g_{m2}=80\text{ms}$, 试求放大器的上限截止频率 f_H 。

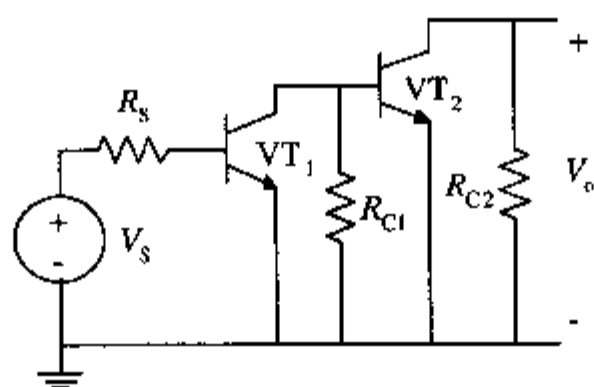


图 3-26

【训练题 5】 西安电子科技大学 2002 年

// 本题 10 分 //

电路如图 3-27 所示：

1. 计算工作点 Q（即写出 I_{BQ} , I_{CQ} , U_{CEQ} 的表达式）。
2. 计算电压放大倍数 A_v , 输出电阻 r_i , 输出电阻 r_o （写出相应的表达式）。

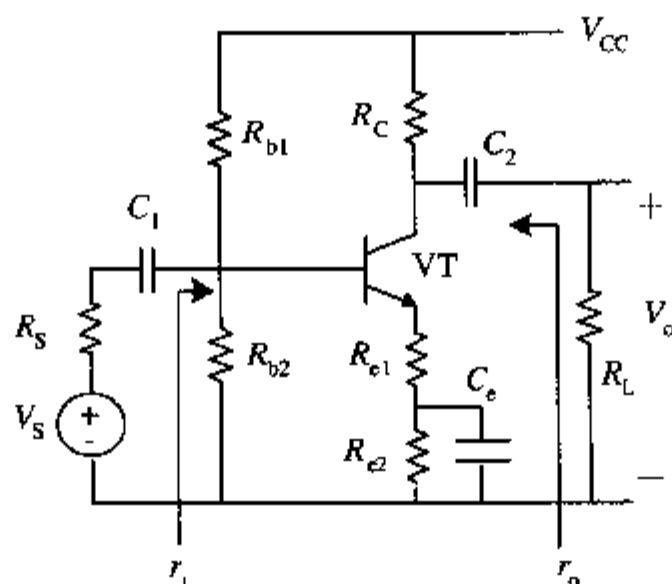


图 3-27

【训练题 6】 北京大学 2001 年

// 本题 10 分 //

如图 3-28 所示为放大电路，已知 A 是理想运放， $V_i(f)$ 为频率可变的简谐电路。

1. 分析 $K(f) = \frac{V_o(f)}{V_i(f)}$ 的频率特性；
2. 求放大器的低频电压增益 $K_v = ?$
3. 求 3dB 频率（即半功率点的频率） $f_{3dB} = ?$

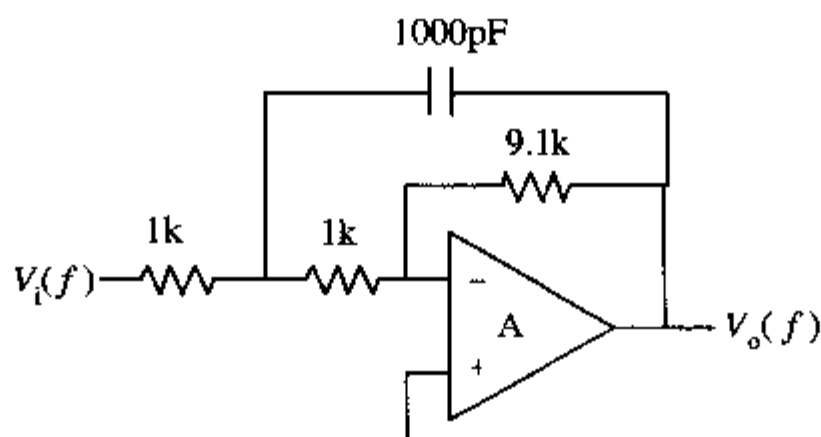


图 3-28

【训练题 7】 西安电子科技大学 1999 年

// 本题 10 分 //

电路如图 3-29 所示, 已知三极管 VT_1 和 VT_2 的电流放大系数均为 $\beta = 50$, $U_{BE} = 0.6V$,

$R_{bb'} = 200\Omega$ 。

1. 估算三极管 VT_1 和 VT_2 的静态参数 I_{CQ} 、 U_{CQ} ;
2. 分别画出差模和共模输入信号下的半边交流通路;

3. 求差模电压放大倍数 $A_{vd} = \frac{V_o}{V_{i1} - V_{i2}}$;

4. 若 $V_{i1} = 0.1V$, $V_{i2} = 0.1\sin(\omega t)$ (V), 认为电路的共模抑制比为无穷大, 写出输出电压 V_o 的表达式, 画出其波形图;

5. 若其他条件不变, 而使 $V_{i2} = 0.6\sin(\omega t)$ (V), 重新画出 V_o 的波形图。

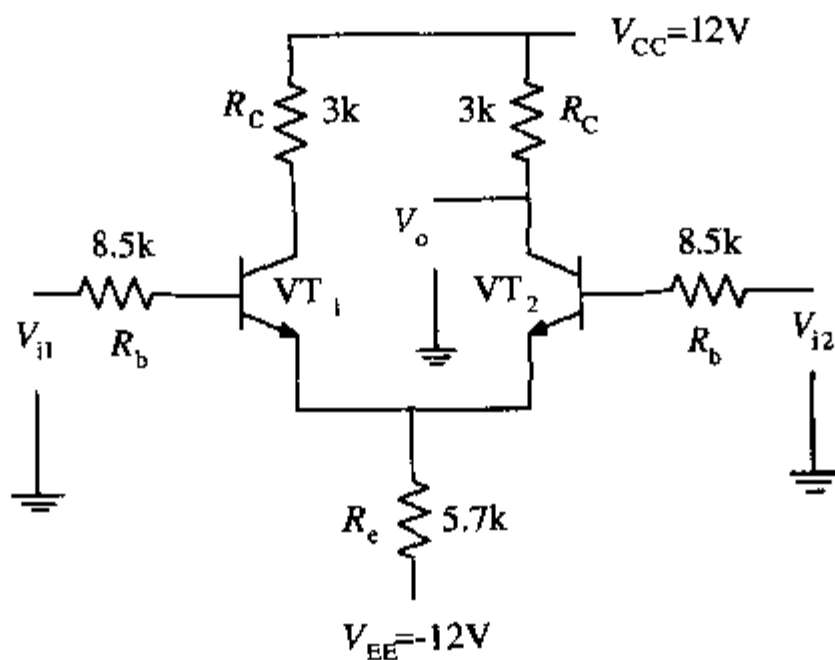


图 3-29

【训练题 8】 浙江大学 2001 年

// 本题 16 分 //

1. 在图 3-30(a)电路中, 若晶体管 VT_1 、 VT_2 特性对称, 且已知电流放大倍数 β 和电阻 r_{be} ,

试求差动放大级的差模电压放大倍数 $A_{v1} = \frac{V_{o1}}{V_i}$ 和差模输入电阻 R_i 。

2. 在图 3-30(a)电路中, 若要求负载 R_L 变化时 V_o 基本不变, 应如何引入反馈电阻 R_f ? 引入反馈电阻 R_f 后的电压放大倍数 $A_{vf} \approx ?$

3. 在图 3-30(a)电路中, 若运放 A 允许的最大共模输入电压为 10V, 则 R_c 允许的最小值是多少?

4. 判断图 3-30(b)电路中引入的反馈类型 (电压或电流、串联或并联、正或负反馈)?

5. 写出图 3-30(b) 电路中电压放大倍数 $A_{vf} = \frac{V_o}{V_i}$ 和输出电阻 R_{of} 的近似表达式。

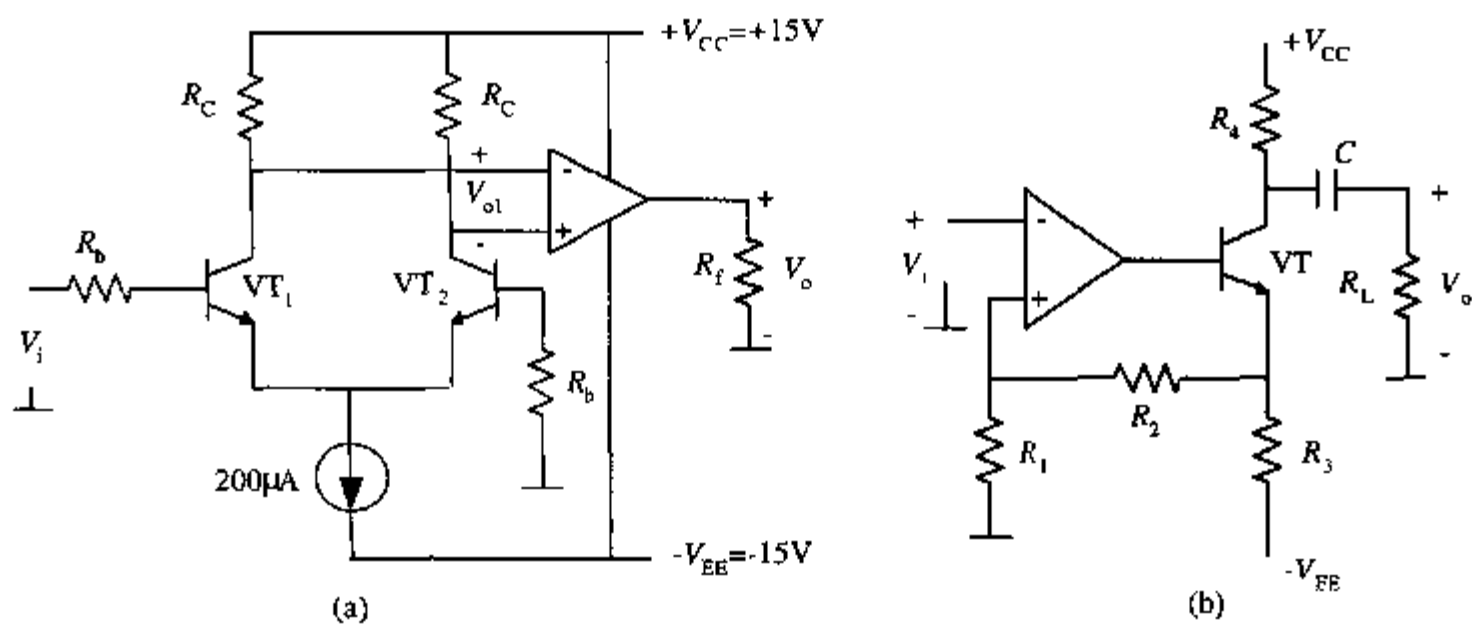


图 3-30

【训练题 9】 华南理工大学 1999 年

// 本题 7 分 //

某负反馈放大电路，当引入的反馈系数 $F_V=1/10$ 时，电路环路电压增益 $A_V F_V$ 的幅频特性和相频特性波特图如图 3-31 所示。

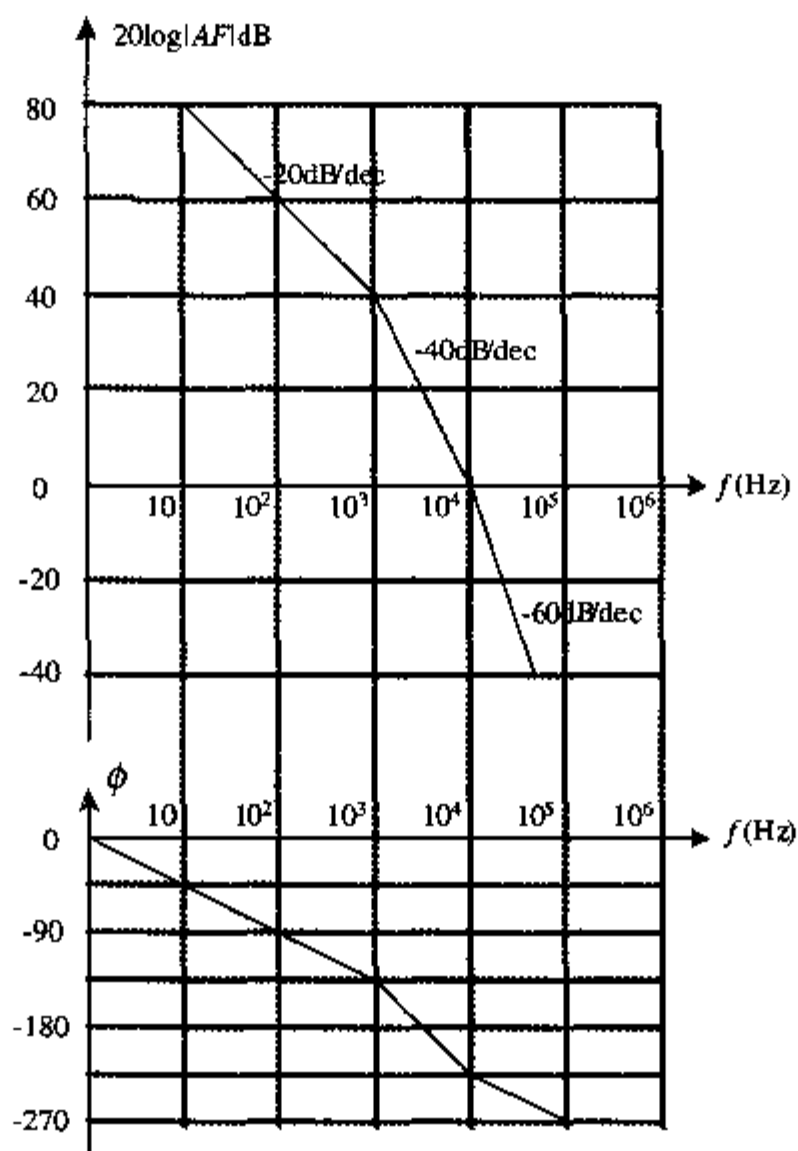


图 3-31

1. 试写出负反馈放大电路的开环电压增益 A_V 的表达式；
2. 试根据波特图判断此时 ($F_V=1/10$) 放大电路是否会自激振荡，并简述其理由；

3. 要使反馈放大电路不自激, 而且保留 $\phi_m = 45^\circ$ 的相位裕度, 试求出允许引入的最大反馈系数 $F_{v\max} = ?$

以练代考训练题答案与解析

【训练题1】 答案与解析

解答:

1. 令 $V_i = 0$, 静态时应有 $V_o = 0$ 。先求第二级的静态工作点, 由 $I_{C3}R_{C3} = V_{CC}$, 得:

$$I_{C3} = V_{CC} / R_{C3} = 12V / 12k = 1mA, \text{ 进而得到:}$$

$$I_{B3} = I_{C3} / \beta_3 = 1mA / 80 = 12.5\mu A; \quad V_{CE3} = -2V_{CC} + I_{E3}R_{e3} + I_{C3}R_{C3} \approx 9V$$

确定第一级静态工作点: 对称差分结构决定了 VT_1 、 VT_2 的静态工作点完全相同。由

$$I_{C2}R_{C2} = I_{E3}R_{e3} + V_{BE}, \text{ 即得:}$$

$$I_{C1} = I_{C2} = (1mA \times 3k + 0.7V) / 10k = 0.37mA, \quad I_{B1} = I_{B2} = 7.4\mu A$$

再由第一级输入回路列 KVL, 得: $I_{B1}R_{b1} + V_{BE} + 2I_{E2}(R_{e1} + R_{e2}) = V_{CC}$, 解得 $R_{e2} \approx 5.1k\Omega$ 。

忽略 I_{B1} , 可得: $V_{CC} + 0.7V = I_{C2}R_{C2} + V_{CE2}$, 解得 $V_{CE1} = V_{CE2} \approx 9V$ 。

2. 差分输入级单端输入、单端输出的差模放大倍数, 忽略各管外基区电阻, 算得:

$$R_{i2} = (1 + \beta_3)V_T / I_{E3} + (1 + \beta)R_{E3} \approx 245k$$

$$A_{V1} = -\frac{1}{2} \frac{\beta_2(R_{C2} // R_{i2})}{R_{b1} + (1 + \beta_2)V_T / I_{C2}} \approx -\frac{50 \times 10k}{2(1k + 51 \times 26\Omega)} = -107.5$$

$$A_{V2} = -\frac{\beta_3 R_{C3}}{R_{i2}} = -\frac{80 \times 12k}{245k} \approx -3.9, \quad A_V = A_{V1} A_{V2} = 419.3$$

$$3. \quad V_o = A_V \cdot V_i = 2.1V;$$

4. 当 $R_L = 12k\Omega$ 时, 则放大倍数变化为:

$$A'_{V2} = -\frac{\beta_3(R_{C3} // R_L)}{R_{i2}} = -\frac{80 \times 6k}{245k} \approx -1.96, \quad A'_V = A'_{V1} A'_{V2} = 107.5 \times 1.96 = 210.7$$

【训练题 2】 答案与解析

分析：基本差分放大电路，同类考题见复旦大学 2000 年。

解答：

1. $V_{i1} = -V_{i2}$ 时, $V_{ic} = 0$, $V_{C1Q} = V_{C2Q} = (V_{C1} + V_{C2})/2 \approx 7V$, $V_o = V_{C1} - V_{C2} = -4V$,

由 $V_{C1Q} = V_{CC} - I_{C1Q}R_C$, 解得 $I_{C1Q} = 1mA$ 。静态时, 即令 $V_{i1} = V_{i2} = 0$, 由输入直流回路列

KVL, 有: $2I_{EQ}R_e + V_{BEQ} = 0 - (-V_{EE})$, 解得 $R_e \approx 5.7k\Omega$ 。

2. 因 $A_{vd} = \frac{V_o}{V_{i1} - V_{i2}} = -\frac{\beta \cdot R_C}{r_{bb'} + r_{be}} = -\frac{30 \times 5k}{200 + 31 \times 26mV / 1mA} \approx -149$, 并且

$V_{i1} - V_{i2} = (-4V)/(-149) \approx 26.8mV$, 得到: $V_{i1} = -V_{i2} = 13.4mV$ 。

【训练题 3】 答案与解析

分析：解题关键是绘出电路的幅频和相频波特图。

解答：1. 将传递函数做数学上的处理, 得到: $T(s) = \frac{10^7}{s^2(1 + \frac{100}{s})(1 + \frac{1000}{s})}$

画出波特图, 如图 3-32 所示。

2. 从图中可以看出, 幅频特性曲线与横坐标交界频率为 f_0 , 相频特性曲线交界频率为 f_c 。比较两者的大小关系即可得到电路是否振荡。

当 $f_c > f_0$ 不振荡, 而当 $f_c < f_0$ 时自激振荡。由图中比较结果, 电路不振荡, 稳定。

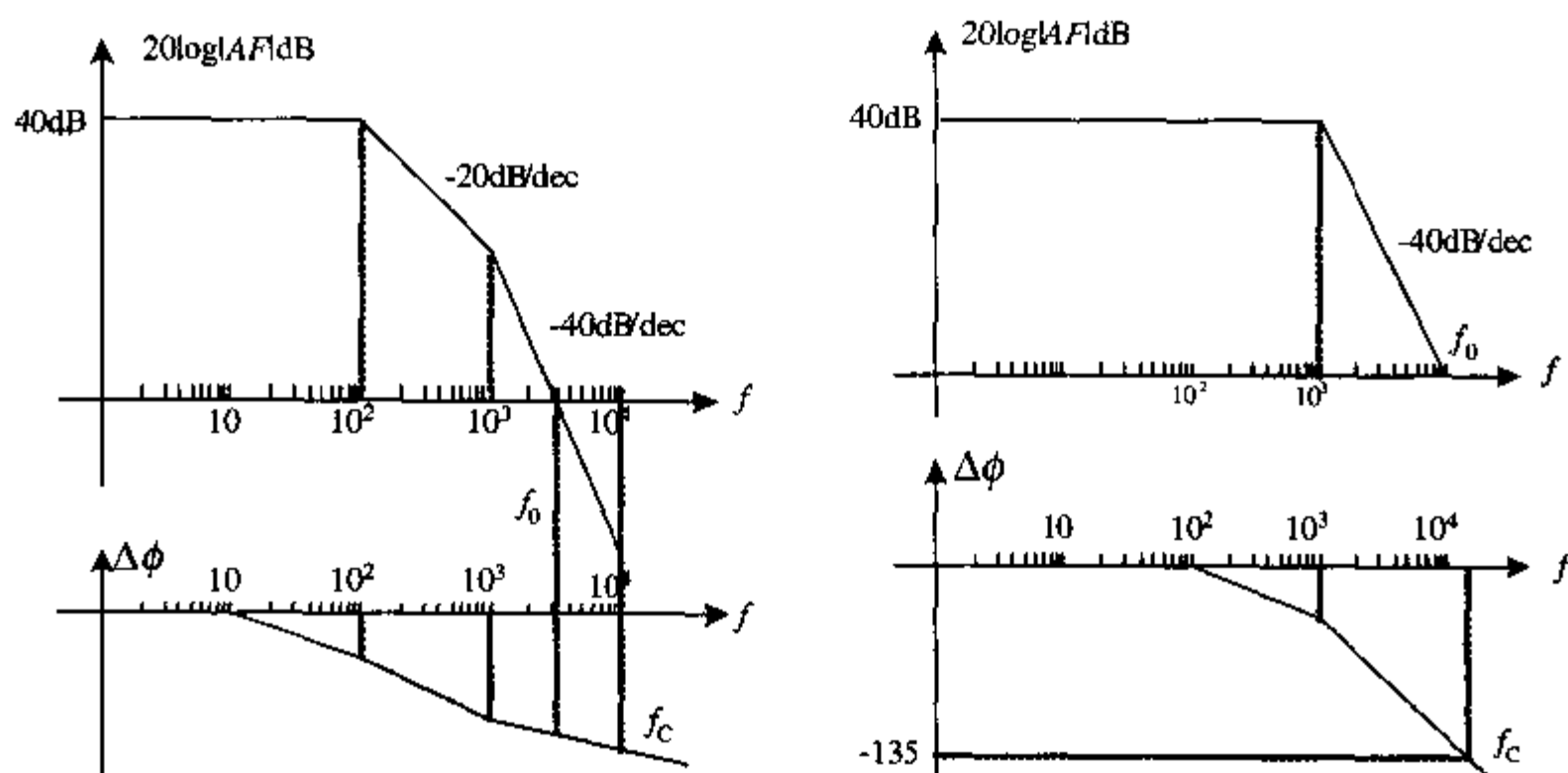


图 3-32

也可以从另一个角度理解,一方面当增益为 0dB 时,附加相位角没有到 -180° , 无法满足自激的条件,另一方面当附加相位角为 -180° 时,增益小于 0dB,即增益小于 1,也无法产生自激,所以该电路是稳定的。

3. 为了保证相位裕度为 45° , 即在 $\Delta\phi = -135^\circ$ 处时增益为 0dB, 因为从低频到 0dB 有 40dB 需要下降。画出波特图。

点评与拓展:

本题的解题思路和步骤与上一题完全一致。判断自激还可以用另一种角度,如题中所示:一方面当增益为 0dB 时,附加相位角有没有到 -180° , 另一方面当附加相位角为 -180° 时,增益有没有小于 0dB,即增益小于 1。若这两个条件均满足的话,那电路就稳定,无法自激。

【训练题 4】 答案与解析

分析:该电路是两级共射放大电路。要求上限截止频率就必须画出交流小信号等效电路图。

解答:

交流小信号等效电路图如图 3-33 所示:

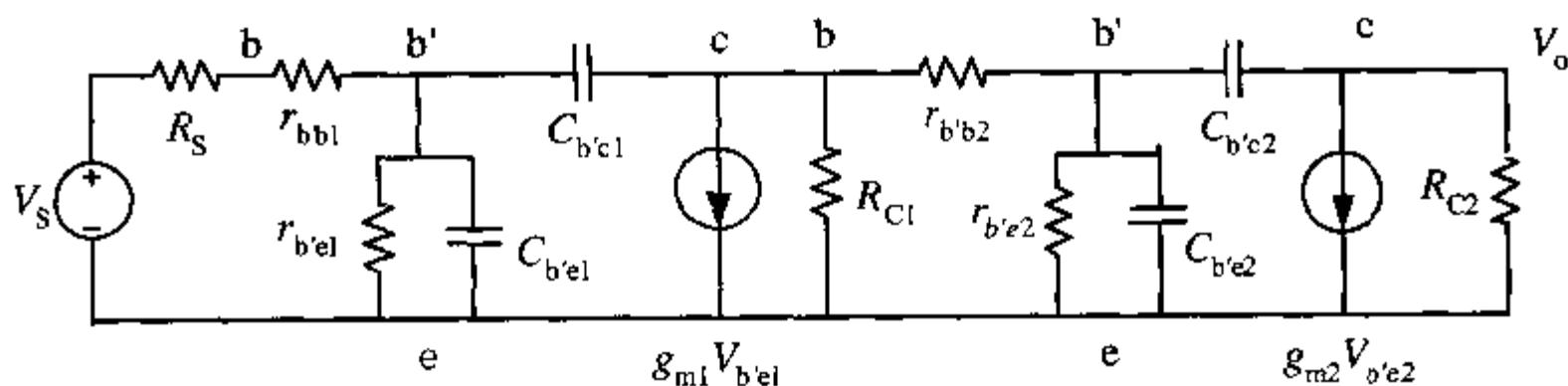


图 3-33

由于两级共射电路级联,电路结构完全一样,我们就将两级拆开,单独考虑各级的截止频率,然后将两级连起来考虑。

对初级共射电路进行分析,得到:

$$I_c = g_{m1} V_{b'e1} - \frac{V_{b'e1}}{1/j\omega C_{b'c1}} \approx g_{m1} V_{b'e1}, \quad I_b = \frac{V_{b'e1}}{r_{b'e1} // 1/\{j\omega(C_{b'e1} + C_{b'c1})\}}$$

$$\beta = \frac{I_c}{I_b} = g_m (r_{b'e1} // \frac{1}{j\omega(C_{b'e1} + C_{b'c1})}) = g_m r_{b'e1} (\frac{1}{1 + j\omega r_{b'e1}(C_{b'e1} + C_{b'c1})})$$

$$\text{由上面的结果,得到截止频率 } f_\beta = \frac{1}{2\pi \cdot r_{b'e1}(C_{b'e1} + C_{b'c1})}$$

同理因为次级放大电路结构完全一样,所以其截止频率有一样的表达式。

将已知条件代入,求得各级的截止频率是:

$$f_{\beta 1} = \frac{1}{2\pi \cdot 500\Omega \cdot (50+3)\text{pF}} \approx 6\text{MHz}, \quad f_{\beta 2} = \frac{1}{2\pi \cdot 250\Omega \cdot (75+3)\text{pF}} \approx 8.2\text{MHz}$$

若两级级联，截止频率取小的那个，所以整个电路的截止频率为 6MHz。

点评与拓展：

解题的关键首先是要画出电路的小信号等效电路图，其次将两级分开考虑，求得各自的电流增益，由其表达式，得到截止频率。最后两个截止频率比较，在级联电路中选择低的截止频率。思考：如果两级电路是并联的情况，截止频率该如何选择呢？

【训练题 5】 答案与解析

本题的结构与真题 1 极其相似，可以直接参考其解题思路，第一问直流工作点的求解比较简单，省略。第二问中的放大倍数、输入电阻、输出电阻等基本参数的求解，只需要根据输出端、输入端电流和电压关系可顺利获得，具体求解过程留给读者作为练习。

【训练题 6】 答案与解析

本题电路是由运放组成的放大电路，随着频率的增加，电容开始起作用，求输入输出关系时同样可以利用理想运放“虚短-虚断”的特点，将电容的容抗计入后直接可以求出输入输出的关系。

第二问求低频增益，只需要忽略电容在电路中的作用即可，因为在低频频段，电容的容抗很大，相当于开路。解题思路也是运用理想运放的特点。

求解第三问时首先应该明确-3dB 的定义，即增益下降为低频增益 $\frac{1}{\sqrt{2}}$ 时的频率。知道这个知识点后，直接利用前面的结果，求解过程比较简单，留给读者练习。

【训练题 7】 答案与解析

本题的电路结构与训练题 2 完全一样，不同点在于该电路是单端输出。其他分析方法类似，只需要注意在输出端的输出只有双端输出的一半。分析解答过程省略，参照训练题 2。

【训练题 8】 答案与解析

图 3-30(a)电路结构与前面的题目相比有所改变，第一级仍旧是差分输入，而第二级换成了运放，计算的原理一样，其中还是利用理想运放“虚短-虚断”的特点，计算电流电压的关系，求出输入输出的关系。为了使输出稳定，应当引入负反馈结构。需要注意的是，若输出提高，引入的反馈需要使运放两输入端的电压差减小，降低输出，相反也是如此，反馈满足这一点即可。

图 3-30(b)电路比较简单，初级运放放大，次级共源放大。其反馈类型的判断可由第 5 章真题 2 的点评与拓展中总结的判断方法直接得到结果。另外，输入输出关系的解题思路也与题中上面的内容类似，在此省略。

【训练题9】 答案与解析

题目给出了电路的波特图，由此我们可以判断系统的零点极点问题，但在此不是考察的内容。

解题思路，首先分析反馈电路，开环增益和闭环增益、反馈系数三者之间存在特定的关系，

即 $A_{CL} = \frac{A_{OL}}{1 + F \cdot A_{OL}}$ ，任意知道两者就能求出第三者，第一问结果很容易得到。

第二问直接根据图就能做出判断，判断的依据是当附加相位移为 180° 时，系数的增益是否大于 1；如果是则会产生自激，若否则系统稳定。

最后一问，为了满足相位裕度的要求，必须降低闭环系统的增益，使得其在附加相位移 -135° 时，小于 1。根据上面的公式，直接就可以求得反馈系数，具体过程略。

第4章 功率放大电路

重点难点精解

功率电路主要向负载提供大的不失真有效输出功率,电路的工作频率为低频音频范畴,功耗输出需要同时有大的信号电流与高的信号电压输出。直流工作点偏置是获得高功率输出的关键。有效功率的输出还需要考虑功率管的实际限制。

知识点 1: 功率放大电路的性能指标

功率的含义是电流乘以电压,功率放大电路是将直流电源提供的能量转化到负载上变成交流信号形式的输出功率,输出功率应尽可能大,即得到的交流输出电压和电流应尽可能大,此外转化效率应尽可能高,同时应有较小的非线性失真。因此,功放电路的主要技术指标为:最大不失真输出 P_{om} 和功率转化效率 η 。

要获取大的输出功率,要求电源能够提供的功率足够大,通常采用对称的正负电源供电结构,扩大输出信号的动态空间。此外,通过提高效率而最大程度地利用电源提供的功耗,而提高效率的核心,在于最大程度地减小功率电路的输出电阻,使输出电阻远小于低阻值的负载电阻。电源和负载功率可表示为:

$$P_T = (V_{CC} + V_{EE})I_{CC}, \quad P_o = V_o I_L = I_L^2 R_L$$

式中 V_{CC} 和 V_{EE} 分别为正负直流电源值, I_{CC} 为电源间总的平均电流,则 P_T 为电源耗散的总功耗。 V_o 与 I_L 分别为负载 R_L 上输出电压和电流的有效值,则效率 $\eta = P_o / P_T$ 。

功率放大电路的关键在于静态工作点的选取和设定。

知识点 2: 甲类、乙类与甲乙类工作状态

普通小信号放大电路为减小失真,保证信号的动态工作范围,通常工作在甲类工作状态,即放大管在一个信号周期内均导通工作,导通角为 2π 。正是由于甲类工作在整个信号周期内均导通,因此功率转换效率很低,而且输入信号幅度越小,功率转换效率越低。

由于甲类放大 Q 点通常设置在电源的中点,近似为 $(1/2)V_{CC}$,根据波形的对称性特性,电源的平均电流等于静态偏置电流,即 $I_{CC}=I_{CQ}=V_{CC}/(2R_L)$,且输出交流信号的电压峰值为 $V_{om}=0.5V_{CC}-V_{CES}$,则最大负载功率和电源总功率分别为:

$$P_o = \frac{V_{om}}{\sqrt{2}} \frac{I_{om}}{\sqrt{2}} = \frac{V_{om}^2}{2R_L}; \quad \eta P_T = V_{CC} I_{CC} = \frac{V_{CC}^2}{2R_L}$$

功率转换效率为:

$$\eta = \frac{P_o}{P_T} = \frac{V_{om}^2}{V_{CC}^2} = \frac{(0.5V_{CC} - V_{CES})^2}{V_{CC}^2}$$

显然，在忽略饱和压降的理想状态下，甲类放大所能达到的转换效率理论上的最大值仅为 25%。当 V_{om} 很小时，转换效率远低于 25%。

功率放大器多偏置在乙类工作状态，放大管在一个周期内仅有一半时间导通，导通角为 π 。此状态下功放管的静态电流等于零，故效率较高。此时在导通角范围内，电源的平均电流和电源功耗分别为：

$$I_{CC} = \frac{1}{\pi} \int_0^\pi \frac{V_{om}}{R_L} \sin(\omega t) d(\omega t) = \frac{2}{\pi} \frac{V_{om}}{R_L}; \quad P_T = I_{CC} V_{CC} = \frac{2V_{om} V_{CC}}{\pi R_L}$$

当 V_{om} 达到最大值时，电源转换效率同样达到最大值，为：

$$\eta_{max} = \frac{V_{om}^2 / (2R_L)}{2V_{om} V_{CC} / (\pi R_L)} = \frac{\pi}{4} \frac{V_{om}}{V_{CC}} = \frac{\pi}{4} \left(1 - \frac{V_{CES}}{V_{CC}}\right)$$

在忽略 BJT 饱和压降的条件下，乙类功放在理论上的最大转换效率可达 78.5%。根据能量守恒原理， $(1-\eta)$ 的电源功率必然消耗在功率管上，表现为功率管导通电阻通过大电流后变成热能散发到环境中。两个功率管消耗的总功率为：

$$P_D = 2\overline{V_{CE} I_{CE}} = 2 \frac{1}{2\pi} \int_0^{2\pi} (V_{CC} - V_{om} \sin \omega t) \frac{V_{om} \sin \omega t}{R_L} d(\omega t) = \frac{2}{R_L} \left(\frac{V_{CC} V_{om}}{\pi} - \frac{V_{om}^2}{4} \right)$$

功率管耗散的功率随输出电压摆幅非单调变化，初期随 V_{om} 而增加，此后随 V_{om} 而减小，因此必然存在耗散功率最大时所对应的 V_{om} 输出，由 $\partial P_D / \partial V_{om} = 0$ 可解的极值点所对应的输出为 $V_{om} = 2V_{CC} / \pi$ 。由此得到的最大耗散功率与最大负载功率之间的关系为：

$$P_{D,max} = \frac{2}{R_L} \left(\frac{V_{CC}}{\pi} \frac{2}{\pi} V_{CC} - \frac{1}{\pi^2} V_{CC}^2 \right) = \frac{4}{\pi^2} \frac{V_{CC}^2}{2R_L} \approx 0.4 P_{o,max}$$

乙类工作的主要缺点为输出波形存在比较严重的交越失真。若提供一定的偏置，使放大管的导通时间比半个周期略大，导通角大于 π ，则当输入信号很小时即可保证输出管的导通，如此形成的甲乙类偏置即可克服交越失真。显然，输出波形的改善是以牺牲转换效率为代价的，即甲乙类的转换效率界于甲类和乙类之间。

知识点 3：功率放大电路的系统结构

功率放大电路是对交流电压信号和电流信号的放大，但两者无法同时完成。电压放大采用增益级，其输出电阻为高阻，电压可放大到电源全摆幅，但输出电流很小，因此再跟一级电压缓冲级完成电流放大，在负载上得到大的功率输出。因此，广义的功率放大包括前级电压放大和后级的电流放大驱动。后级电流放大多采用射极跟随电路，并采用互补晶体管构成推挽输出形式。狭义的功率放大多指电流输出级电路，主要包括两种结构形式：OCL 和 OTL 互补对称放大电路。

功率放大电路的多级结构通常引入负反馈, 提供闭环系统增益的稳定性。

知识点 4: OCL 功率放大电路

OCL 为无输出电容的乙类互补跟随对称放大电路结构, 利用一个 NPN 与一个 PNP 三极管接成对称形式, 互为射极跟随。当输入正弦波信号时, 两个三极管轮流交替导通, 使负载上的电压基本上是一个正弦波。由于省去了输出端的大电容, 该放大电路具有较好的低频特性, 并有利于实现集成化, 但需用正、负两路直流电源供电才能保证对称性的要求而正常工作。

在理想条件下, 即忽略功率管的饱和导通压降, 且功率管的功率(电流、电压)容量不受实际因素的限制, 则双电源 OCL 电路的最大输出功率为 $P_{om}=0.5V_{CC}^2/R_L$, 最大效率 $\eta_{max}=78.5\%$, 功率管的最大集电极耗散功率 $P_{CM}=0.2P_{om}$, 最大承受的反向电压为 $2V_{CC}$ 。

晶体管的饱和电压 V_{CES} 将减小电压输出的最大幅度, 同时射极跟随由于 V_{be} 导通电压的影响, 输出电压摆幅也难以达到最大电源值, 可采用电容自举技术改善输出电压接近 V_{CC} 的传输特性。

知识点 5: OTL 功率放大电路

OTL 为无输出变压器的乙类互补对称放大电路结构, 但输出端需用大电容进行交流信号耦合, 同时隔离直流电平。由于电容容量很大, 其充放点的时间常数很大, 相对于频率不是十分低的交流信号, 其时间常数满足远小于信号周期的条件, 因此电容上的电压可视为不随时间变化的常数, 保持静态时 $V_{CC}/2$ 的电位值, 即该电容起到一个电源的作用。因此, OTL 电路可采用单直流电源供电方式, 其效果等效于 $V_{CC}/2$ 的 OCL 电路, 功率转换效率保持不变, 只是输出电压和电流的幅度按比例减小而已。

输出电容的选取应满足 $C>1/(2\pi f_L R_L)$ 的带宽要求。功率管的最大反偏电压为 V_{CC} , 理想条件下的最大输出功率为 $P_{om}=0.125V_{CC}^2/R_L$ 。

知识点 6: 甲乙类偏置电路

甲乙类偏置的关键是提供给输出晶体管一个静态微通电压, 因此可采用两个二极管的串联偏置, 或采用与二极管有关的电阻偏置电路。二极管偏置利用了其交流电阻与直流电阻不同的特性。二极管交流小信号电阻和直流电阻分别为:

$$r_D = \frac{V_T}{I_D} = \frac{26\text{mV}}{I_D}, \quad R_D = \frac{V_D}{I_D} \approx \frac{0.7\text{V}}{I_D}$$

如在相同的 1mA 静态电流下, 二极管交流阻抗为 26Ω , 而直流阻抗为 700Ω , 实际上, 在相同的偏置条件下, 直流电阻比交流电阻大近 27 倍。直流电阻大, 可起到直流电压偏置作用, 而交流电阻小, 近似为交流短路。因此, 二极管偏置的优点在于, 其直流偏置电压稳定, 且交流电阻很小, 对所传递的交流信号实现无损耗传输, 以减小失真。

基本的 OCL 和 OTL 互补对称功放电路工作在乙类状态, 改进后也可工作在甲乙类状态。

知识点 7: 复合 BJT 功率管

输出功率管主要应完成电流输出驱动,因此要求提供尽可能高的电流增益。这可以采用复合晶体管实现。两个晶体管组成复合管的基本原则是保持电流方向一致,有两种构成方式:一种是采用同类型的晶体管组合,另一种是采用异型晶体管组合。对于异型组合,组合管的类型由第一个晶体管的类型所决定,复合管的导通电压为一个 PN 结的导通压降,此外,对于异型组合的复合管,其有效电流增益为 $\beta_{\text{NPN}} \approx \beta_{\text{NPN}} \beta_{\text{PNP}}$ 或 $\beta_{\text{PNP}} \approx \beta_{\text{PNP}} \beta_{\text{NPN}}$,可完全保证复合晶体管电流放大倍数的完全匹配。因此,功率输出复合管多采用异型复合的 NPN 或 PNP 管。

复合管有时在第二级 BJT 管的基极引入电阻分流支路,避免第二级 BJT 因注入的基极电流过大而进入饱和区,反而使增益下降。复合管正常情况下有效增益的增加导致输出负载电流驱动能力得到显著增强。

从输入阻抗的角度出发,在相同的输出电流条件下,越大的电流增益,意味着越小的输入电流,即对应于越大的输入阻抗。因此,复合晶体管的输入阻抗显著提高。

知识点 8: 功率管的选取

功率管为非理想器件,由于存在导通电阻和热阻,电流流过晶体管后会产生大量的热量,如果热量不能及时散发出去,会导致器件温度的升高。由于器件的最高工作温度存在上限限制,因此可以通过减小热阻,即增加散热面积和改善对流等,以提高器件的最大耗散功率。当器件热阻确定后,器件可以耗散的最大功率 P_{CM} 随之确定下来,而输出负载获得的功率与最大管耗 P_{CM} 之间满足的关系为 $P_{\text{CM}} \approx 0.2 P_{\text{om}}$ 。负载的最大电流上限为 $I_{\text{L}} = V_{\text{CC}} / R_{\text{L}}$ 。因此,功率管功率容量、电流容量和耐压等参数必须保证其容量能够满足电路所提供的最大输出功率,否则,负载得到的实际功率将达不到电路所提供的最大值,而只能由器件本身的功率容量决定。考虑以上各种实际限制因素后,输出管的功率转化效率比理想理论值有较大程度的下降。

功率管的安全工作区包括管耗 P_{CM} 、耐压 $2V_{\text{CC}}$ 、最大电流 I_{CM} 以及二次击穿所共同限定的区域。

全真试题解析

【真题 1】 东南大学 2003 年

// 本题 24 分 //

电路如图 4-1 所示。其中 $\text{VD}_1 \sim \text{VD}_4$ 为硅二极管, $\text{VT}_1 \sim \text{VT}_4$ 为硅三极管,且 VT_3 和 VT_4 的 $P_{\text{CM}} = 1\text{W}$, $V_{\text{CES}} = 2\text{V}$, $I_{\text{CM}} = 1\text{A}$, $V_{(\text{BR})\text{CEO}} > 30\text{V}$ 。A 为理想运放。

1. 简述电路的工作原理(说明该电路的结构);
2. 由上述几种参数,估算允许的最大不失真输出功率 P_{omax} ;
3. 计算为所获得的 P_{omax} ,输入电压 V_i 的有效值应为多大?
4. 若 VT_3 和 VT_4 管的 $\beta = 100$,指出应如何选择电阻 R_4 以满足 P_{omax} 的要求。

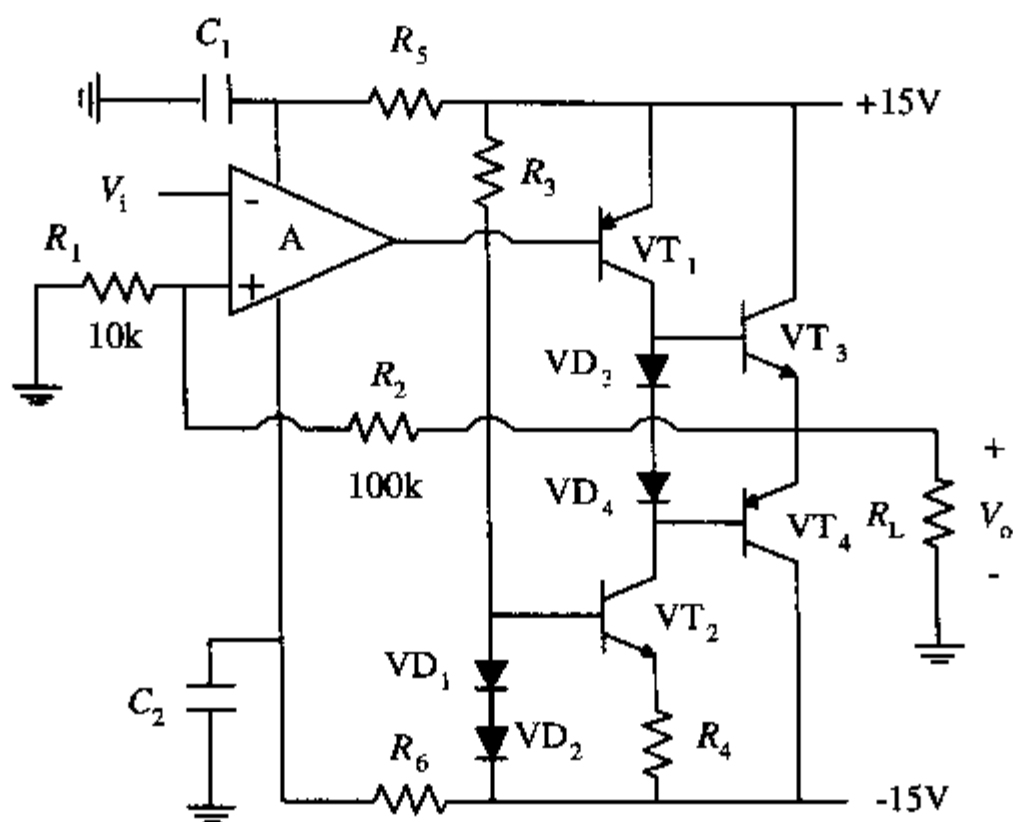


图 4-1

分析:

此题主要考核有关功率放大的知识点, 要求熟悉 Class AB 功率放大电路的基本结构和输出管功率驱动的主要特点, 同时对反馈闭环系统的增益和静态偏置设计进行考核, 此题对考生电路的综合分析能力有一定要求。*该题出自参考文献[1]中的 P235 页的 4.2.10 例题。

解答:

1. 主要考核对电路结构的理解, 应包含以下要点:

- 该电路为甲乙类 (Class AB) 功率放大电路, 功率放大管 VT_3 和 VT_4 组成 OCL 输出驱动级
- VD_3 和 VD_4 提供 VT_3 和 VT_4 的直流偏置, 用于消除交越失真。
- 运放 A 组成该电路的输入级, VT_1 为共发射极 (CE) 的增益级, 输入信号经 A 放大后再经 VT_1 反相放大后, 加到输出管的基极, 最后经过互补的射极跟随输出。
- 系统输出 V_o 与 V_i 为同相关系, 与 A 的 $+$ 端为反相关系, 则由 R_2 和 R_1 引入深度的电压串联负反馈, 只要 A 的增益足够大, 系统的闭环增益仅由电阻 R_1 和 R_2 精确控制。
- VT_2 为 VT_1 的交流负载, R_4 起稳定直流工作点的作用。
- R_5 与 C_1 , R_6 与 C_2 为电源去耦电路, 滤除噪声, 消除可能引起的振荡。
- R_3 、 VD_1 、 VD_2 组成电路的主偏置电路。

该问一般不容易回答全面, 但只要关键点处能够回答正确, 一般本部分均可获得满分。

2. 主要考核对输出功率概念的理解。输出管输出功率的最大能力与器件的极限参数有关, 应特别注意这些极限参数并不一定对应于同一工作状态, 因此应分别计算, 取其中的最小值为实际的最大输出功率。通常容易忽视的是只考虑一种状态下的输出功率, 很容易落入出题人的陷阱中。此题, 需考虑三种情况:

- (1) 功率管容量不受限制, 这对应于电路决定的输出管所能输出的最大功率;
- (2) 功率管功率容量所限制的输出功率;

(3) 功率管电流容量所限制的输出功率。

明确以上关键点后，很容易得到以下求解结果。

电路（功率管饱和压降）决定的理想条件下的最大不失真输出功率为：

$$P_{omax} = \frac{1}{2} \frac{V_{om}^2}{R_L} = \frac{1}{2} \frac{(V_{CC} - V_{CES})^2}{R_L} = \frac{(15-2)^2}{2 \times 8} \approx 10.56W$$

输出管耗散功率 P_{CM} 所决定的最大不失真输出功率为：

$$0.2P_{omax} \approx P_{CM} \Rightarrow P_{omax} \approx 5P_{CM} = 5 \times 1 = 5W$$

输出管电流容量 I_{CM} 限制的最大不失真输出功率，在不考虑电流容量限制的条件下，输出

$$\text{管最大电流幅度为 } I_{om} = \frac{V_{om}}{R_L} = \frac{V_{CC} - V_{CES}}{R_L} = \frac{15-2}{8} \approx 1.6mA$$

因 $I_{om} > I_{CM}$ ，电流限制起作用，此时允许的最大电流为 $I_{om} = I_{CM}$ ，则：

$$P_{omax} = \frac{1}{2} I_{om}^2 R_L = \frac{1}{2} I_{CM}^2 R_L = \frac{1}{2} \times 1^2 \times 8 = 4W$$

综合以上，得到 $P_{omax} = \min(P_{omax,a}, P_{omax,b}, P_{omax,c}) = 4W$ 。

3. 此问考察闭环负反馈的类型判断和增益关系，同时注意有效值与峰值的差异。

因 A 为理想运放，则利用 $V_+ = V_-$ 的虚短特性，以及输入电流为零的虚断特性，有：

$$\frac{V_o - V_+}{R_2} = \frac{V_+}{R_1} \Rightarrow V_o = (1 + \frac{R_2}{R_1})V_+$$

$$\text{解得闭环增益 } A_{VF} \text{ 为： } A_{VF} = \frac{V_o}{V_i} = \frac{V_o}{V_-} = \frac{V_o}{V_+} = 1 + \frac{R_2}{R_1} = 1 + \frac{100k}{10k} = 11$$

而输出功率 P_{om} 与输入激励信号有效值 V_i 之间的关系为

$$P_{omax} = \frac{V_{om}^2}{2R_L} = \frac{(\sqrt{2}V_o)^2}{2R_L} = \frac{(A_{VF}V_i)^2}{R_L},$$

$$\text{则有 } V_i = \frac{\sqrt{P_{omax}R_L}}{A_{VF}} = \frac{\sqrt{4 \times 8}}{11} \approx 0.51V$$

4. 此问主要考察对偏置电路的理解。图中， VD_1 和 VD_2 对 VT_2 和 R_4 偏置，因此 R_4 上的电压不能超过一个 PN 结的导通电压，抓住此关键点，问题得解。

由前述，当 $P_{omax} = 4W$ 时， $I_{om} = 1A$ ，则 VT_4 的基极电流为 $I_{B4} = I_{om}/\beta = 1A/100 = 10mA$ ，因此 VT_2 的静态电流最大应能全部提供输出驱动所需要的基极电流，即 $I_{E2} = I_{B4}$ ，考虑到 R_4 上的压

降以 PN 结导通电压为上限, 则 $R_4 \leq V_{PN(on)} / I_{E2} = 0.7V / 10mA = 70\Omega$

点评与拓展:

具有较强的综合性并重点考核功率放大输出的试题。

1. 原理叙述中应抓住 Class AB OCL 等关键点;
2. 输出功率的计算应明确不同限制状态下的输出功率并不相同。
3. 输入信号与输出信号是通过增益相互关联的, 在深度负反馈下, 闭环增益只与反馈系数有关。通过闭环求出系统增益后, 输入信号即可获得。

4. 偏置电路决定系统工作点, 偏置电流应满足系统交流信号的最大工作范围, 考虑到 PN 结近似钳位偏置的特点, 即可获得电阻的上限。此题可分解为四个简单的小题。

利用以上原理, 对四种类型的问题都应能够求解。该题没有考虑转换效率的问题, 可在此方面设一小问进一步提高考核的难度。

【真题 2】 浙江大学 2000 年

// 命题 10 分 //

图 4-2 所示是某一装置的输出部分。请回答:

1. 图中的交流负反馈和直流负反馈各起什么作用?
2. 交流负反馈是什么类型, 是否满足深度负反馈条件, 为什么?
3. 若运放最大输出幅值为 $\pm 13V$, 且忽略 R_6 、 R_7 上的压降, 则理想情况下负载 R_L 上最大功率为多少, 此时输入电压 V_i 幅值应是多少?

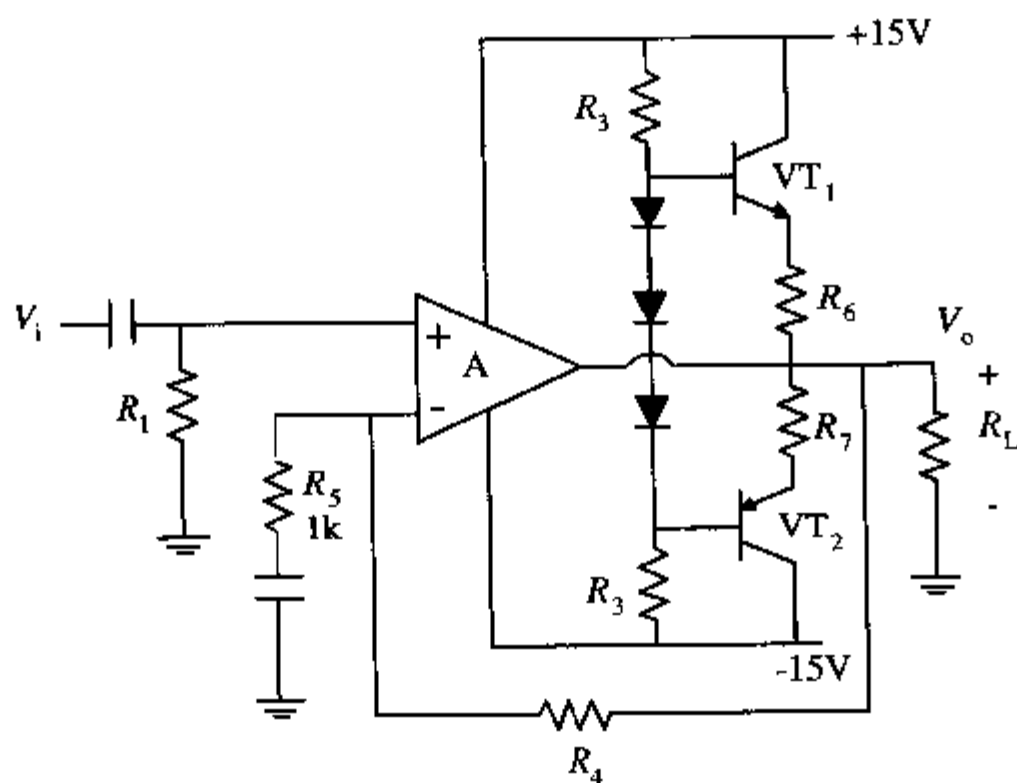


图 4-2

分析:

该电路是带有负反馈的推挽式输出级。

解答:

1. R_4 、 R_5 组成交流负反馈, 其作用是: 增大输入电阻, 降低输出电阻, 维持闭环电压

增益 A_F 基本恒定； R_6 、 R_7 为直流负反馈电阻，该直流负反馈使输出点直流电位基本恒定。

2. 交流负反馈属于电压串联负反馈， $F_V = \frac{R_5}{R_4 + R_5}$ ；由于运放的开环放大倍数 A 在

$10^3 \sim 10^4$ 数量级，一般应有 $A \cdot F_V \gg 1$ ，所以满足深度负反馈条件。

3. 理想情况下负载 R_L 上的最大功率 $P_{omax} = \frac{V_{om}}{\sqrt{2}} \cdot \frac{V_{om}}{\sqrt{2} \cdot R_L} = \frac{13^2}{2 \times 8} \approx 10.56W$ ；此时，所

需要的输入电压为： $V_i = \frac{V_{om}}{A_F} = \frac{13(R_4 + R_5)}{R_5}$ 。

点评与拓展：

通过这个题目可以知道各种负反馈对电路的影响，在实际应用中可以利用其相应的作用进行采用。

【真题 3】 东北大学 2000 年

// 本题 10 分 //

图 4-3 所示为一个连接不完整的放大电路，A 为理想运放，三极管饱和压降为零，回答下列问题：

1. 将 R_F 连入电路，使 $V_o = -10V_L$ ；
2. V_i 为正弦交流信号，估算最大输出功率 $P_{CM} = ?$
3. 三极管的 P_{CM} 和 $V_{(BR)CEO}$ 至少应选多大？

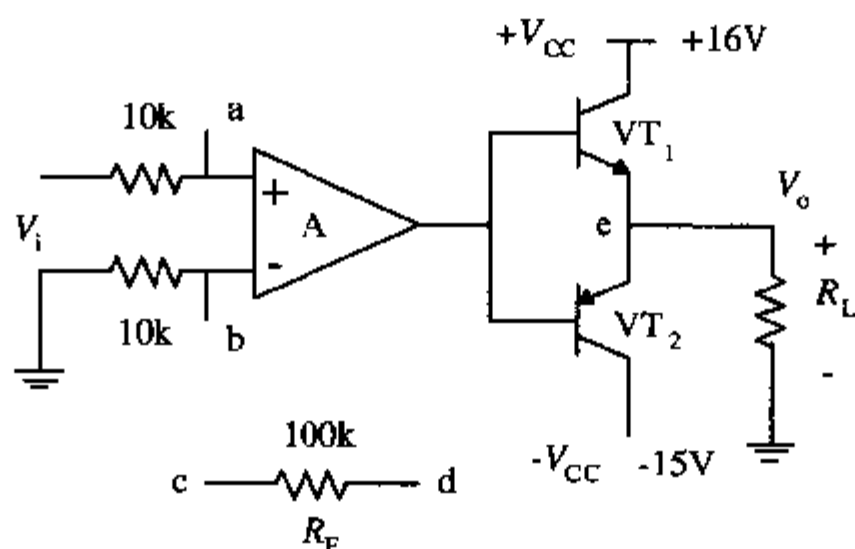


图 4-3

分析：

系统稳定只能采用负反馈，以此判别结点的连接，因没有给出功率管的限制，输出功率由电路决定。

解答：

1. 因输出为射极跟随器，a 与 e 同相，而 b 与 e 反相。因此，电阻的任意一端与输出相连，如 d 点与 e 点相接，则电阻的另一端需与输出的反相端相连，即 c 点与 b 点相接。

由于恒流源的参考电流 $I_{C4}=I_{C3}=\frac{V_{be5}}{680}$ ，与电源电压无关，因此各级偏置电流基本不变，从而各级静态工作点基本不变。

4. 由于电路中引入了深度电压串联负反馈，所以：

$$A_v = \frac{V_o}{V_s} = \frac{1}{F_v} = \frac{22k + 620}{620} \approx 36.5$$

$$5. P_{omax} = \frac{1}{2} \cdot \frac{(V_{CC} - V_{CES1})^2}{R_L} = \frac{(15 - 1.5)^2}{2 \times 8} = 11.39W$$

点评与分析：

本题电路规模比较庞大，既有差分放大电路、基本放大电路，又有推挽式输出和多个电流镜，但解题关键始终是把握住信号的走向，就能抓住解题的关键，成功解题。

【真题 5】 大连理工大学 2003 年

// 命题 15 分 //

甲乙类功率放大器如图 4-5 所示，已知 VT_1 、 VT_2 的 $V_{CES}=3V$ ， $V_{BE}=0.7V$ ， $R_L=4\Omega$ 。

1. VT_1 、 VT_2 、 VT_3 、 VD_1 、 VD_2 的作用如何？
2. 静态时 $V_i=0$ ， $V_o=?$
3. 选取 VT_1 和 VT_2 的 P_{CM} 、 $V(BR)_{CEO}$ 、 I_{CM} ；
4. 求最大不失真输出功率 P_{om} 和效率 η 。

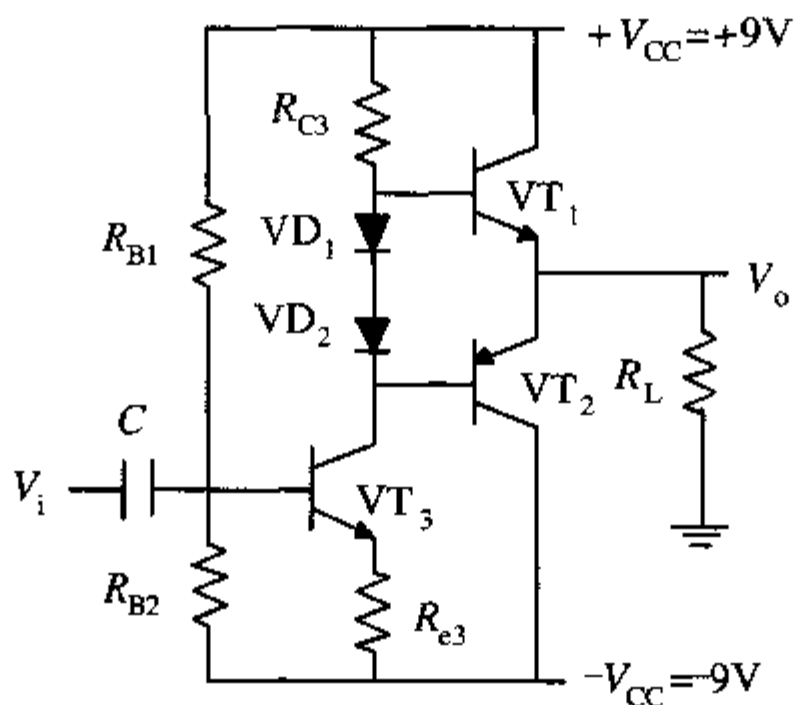


图 4-5

分析：

电路结构与真题 2 类似，略。

解答：

1. VT_1 、 VT_2 组成互补推挽输出级， VT_3 为输入放大管， VD_1 、 VD_2 为 VT_1 、 VT_2 提供静态偏置，消除交越失真。
2. 静态时 $V_i=0$ ，则 $V_o=0$ ；

$$3. V_{(BR)CEO} \geq 2V_{CC} = 18V$$

$$4. I_{CM} \geq \frac{V_{CC}}{R_L} = \frac{9}{4} = 2.25A, P_{CM} \approx 0.2P_{om} = 0.2 \times \frac{(9-3)^2}{2 \times 4} = 0.9W$$

5. 最大不失真功率、电源总功率及转换效率为:

$$P_{om} = \frac{1}{2} \cdot \frac{(V_{CC} - V_{CES})^2}{R_L} = \frac{(9-3)^2}{2 \times 4} = 4.5W,$$

$$P_T = \frac{2}{\pi} \cdot \frac{V_{om}}{V_{CC}} \cdot \frac{V_{CC}^2}{R_L} = \frac{2 \times 6 \times 9^2}{\pi \times 9 \times 4} = 8.598W, \text{ 得到 } \eta = \frac{P_O}{P_T} = \frac{4.5}{8.598} = 52.3\%$$

以练代考训练题

【训练题1】 浙江大学 2000 年

// 本题 20 分 //

如图 4-6 所示的多级放大电路, 设各晶体管的 $V_{BE}=0.6V$, $\beta=50$, 且 $r_{be1}=r_{be2}=2.9k\Omega$, $r_{be3}=r_{be4}=0.6k\Omega$, 其余参数如图中所示。试回答和计算下列问题。

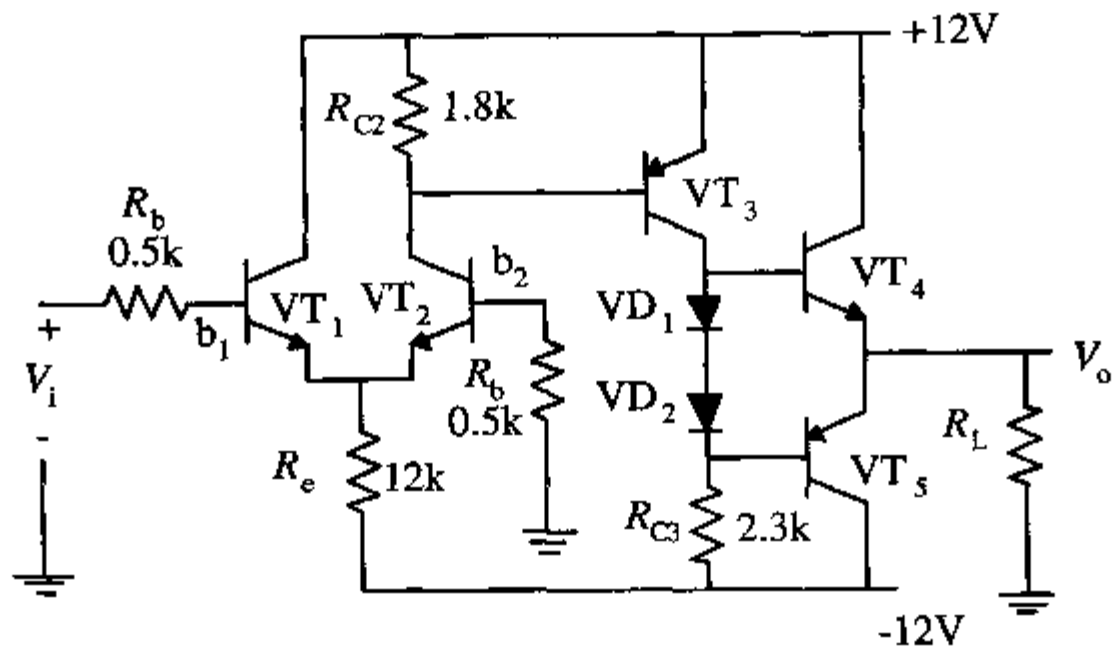


图 4-6

1. 放大器输入端 b_1 和 b_2 中, 哪一端是同相输入端? 哪一端是反相输入端? 在图中标明瞬时极性;

2. 计算该电路的开环电压增益 $A_v=V_o/V_i$ 、输入电阻 R_i 和输出电阻 R_o 的值 (二极管 VD_1 、 VD_2 的动态电阻可忽略不计);

3. 希望该电路的闭环增益 A_{vf} 稳定, 应引入什么类型的反馈? 反馈电阻应接在哪两点之间? 试在图中画出;

4. 为使闭环后的 $A_{vf}=V_o/V_i=40$, 根据图中参数, R_f 应取多大? 若此时加入输入信号 $V_i=0.25\sin\omega t(V)$, 试估算负载 R_L 上所得到的输出功率 P_o , 以及末级功放的效率 η 和管耗 P_{VT_4} (或

P_{VT_3});

5. 该电路在调试过程中, 若不小心将 VD_1 短路, 你估计会出现什么现象? 若 VD_1 开路, 又会发生什么现象?

【训练题 2】 哈尔滨工业大学 2000 年

// 本题 14 分 //

图 4-7 所示为一互补对称功率放大电路, 输入为正弦电压。设功耗管 VT_1 、 VT_2 的饱和压降 $U_{CE(SAT)}=0V$, 两管临界导通时的基极-射极间的电压可忽略不计。

1. 试求电路的最大输出功率。
2. 请指出电阻 R 在电路中的主要作用。

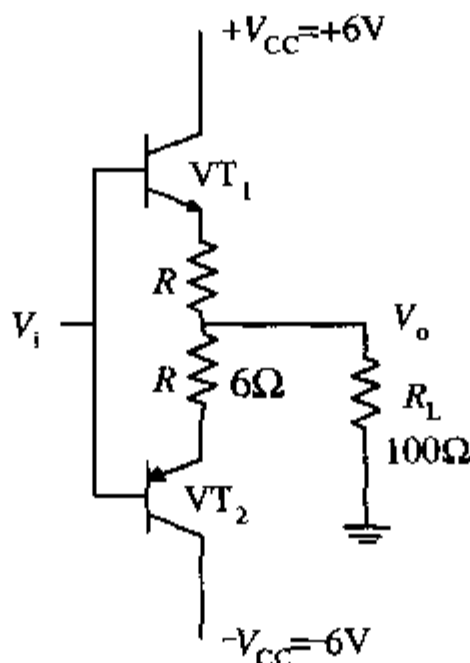


图 4-7

【训练题 3】 浙江大学 2001 年

// 本题 12 分 //

在图 4-8 所示的放大电路中, 设运放 A 的最大输出电压幅度为 $\pm 12V$, 最大输出电流为 $\pm 10mA$ 。

1. 根据图示参数, 若要求 $A_{vf} = \frac{V_o}{V_i} = 40$, R_F 应取多大?

2. 若晶体管 VT_1 、 VT_2 的 $|V_{BE}| = 0.7V$, $|V_{CES}| = 0.3V$, 则该电路的最大不失真输出功率 $P_{om} = ?$

3. 为了得到尽可能大的不失真输出功率, VT_1 、 VT_2 管的 β 值至少应取多少?

4. 在该功放电路的调试过程中, 若不小心将可变电阻 R_W 短路, 你估计会出现什么现象? 若 R_W 断开, 又会出现什么现象?

5. 当输出信号为正弦波 $V_o = V_{om} \sin \omega t (V)$ 时, 试证明末级功放电路的效率为 $\eta = \frac{\pi V_{om}}{4V_{CC}}$,

VT₁、VT₂二管的最大总管耗为 $P_{TM} = \frac{2V_{CC}^2}{\pi^2 R_L}$

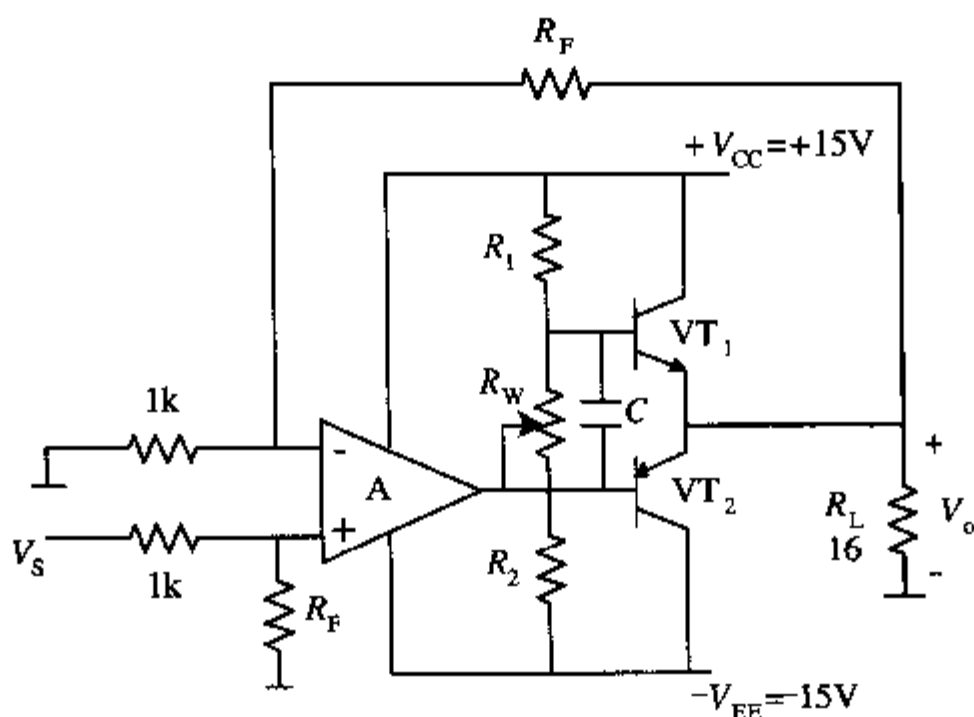


图 4-8

【训练题 4】 哈尔滨工业大学 1999 年

// 本题 7 分 //

在图 4-9 所示电路中, VT₁ 和 VT₂ 的饱和压降约为 $V_{CES}=2V$, 请问:

1. 图中虚线框 I、II 内电路的名称分别是什么?
2. 计算 VT₁~VT₂ 之间电压 V 的取值范围; (设 $V_{BE4}=0.6V$)
3. VT₁ 和 VT₂ 工作在甲类、乙类、甲乙类中的哪个状态?
4. 计算负载 R_L 上可获得的最大功率输出。

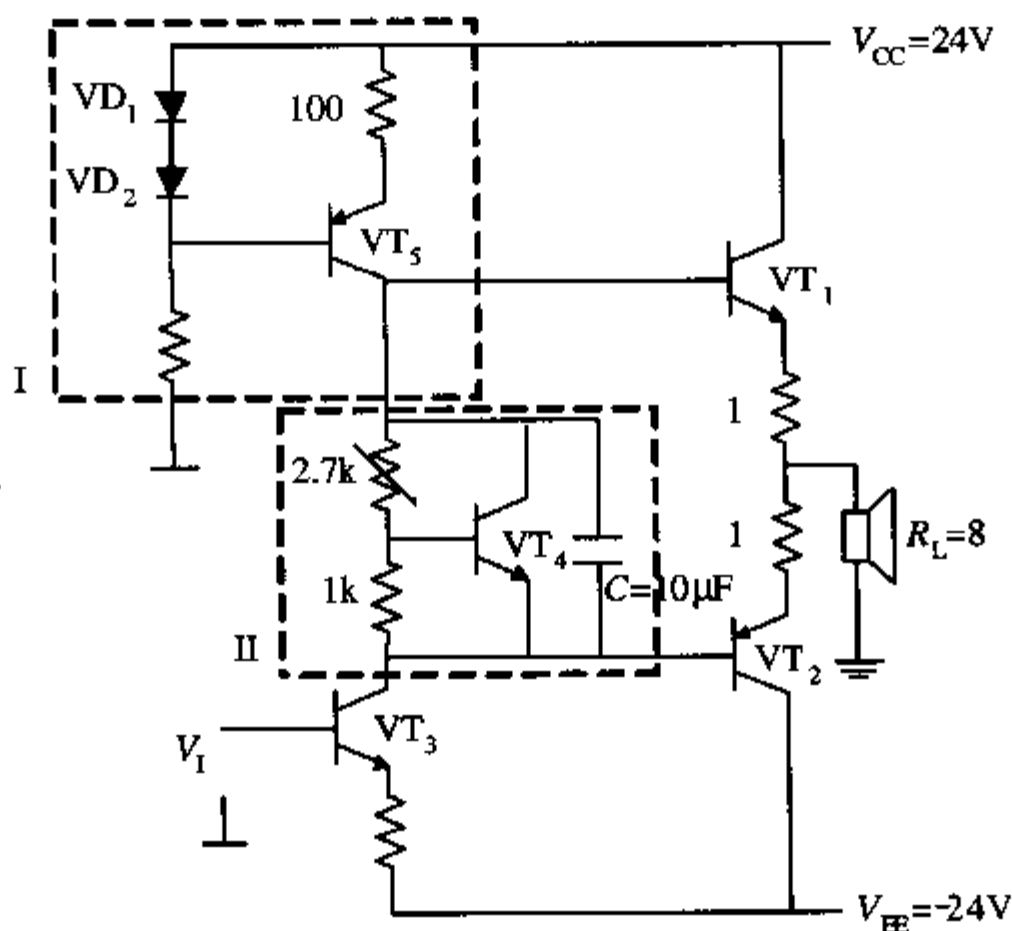


图 4-9

以练代考训练题答案与解析

【训练题 1】 答案与解析

解答：

1. 由瞬态极性法可以判断 b_2 是同相输入端， b_1 是反相输入端；

$$2. A_{vd1} = -\frac{\beta(R_{C2} // r_{be3})}{R_b + r_{be1}} \approx -6.6; A_{v2} = -\frac{\beta R_{C3}}{r_{be3}} \approx -39.7; A_{v3} = \frac{r_{be5} + (1 + \beta)r_{ce8}}{(1 + \beta)r_{ce8}} \approx 1;$$

考虑到输入差分信号一般用于放大，则 $A_{vd} = A_{vd1}A_{vd2}A_{vd3} \approx 130.9$ 。

3. 应该引入电压串联负反馈。电阻 R_f 一端接在 VT_2 基极，另一端接在 VT_3 集电极，如图：

$$4. \text{求 } R_f: \text{在深度负反馈条件下, } A_{vf} = \frac{V_o}{V_i} \approx \frac{1}{F} = \frac{0.5 + R_f}{0.5}, \text{ 计算得 } R_f = 19.5k\Omega。$$

$$\text{由于 } V_{om} = 40V_{in} = 40 \times 0.25 = 10V, P_o = \frac{V_{om}^2}{2R_L} = \frac{10^2}{2 \times 8} = 6.25W。$$

$$P_{V3} = \frac{2}{\pi} I_{CM} V_{CC} = \frac{2}{\pi} \frac{V_{om}}{R_L} V_{CC} \approx 9.55W, \eta = \frac{P_o}{P_V} \approx 65.5\%。$$

$$\text{末级管耗: } P_T \approx P_{T3} + P_{T4} = \frac{2}{R_L} \left(\frac{V_{CC} V_{om}}{\pi} - \frac{V_{om}^2}{4} \right) \approx 3.3W$$

5. 若 VD_1 短路，则会加重交越失真；若 VD_1 开路，则 VT_5 管以及 VT_3 管的集电极负载被断开，电路不能对信号进行放大；而且 VT_3 集电极电流全部流入 VT_4 基极，可能烧毁 VT_4 管。

【训练题 2】 答案与解析

该题电路比较简单，直接利用峰值的输出电压和输出电流即可求得最大输出功率。第二问则需要仔细考虑，当正半轴有信号时， VT_1 管饱和导通，输出电压是电源电压减去 CE 结的电压降和电阻 R 上的压降，负半轴也一样。所以根据分析，可以得到电阻 R 为直流负反馈电阻，该直流负反馈使输出点直流电位基本恒定，作用与真题 2 中 R_6 、 R_7 的作用一样。具体解题过程省略。

【训练题3】 答案与解析

本题电路的结构与真题1和真题2非常类似,前三问可参考真题1。问题4中的 R_w 的作用相当于普通输出级中的二极管的作用,用于消除交越失真,当电阻指针上下不平衡的时候,就会使两个管子消除交越失真的程度不同,产生信号的不对称。最后一问是关于效率的证明问题,直接利用效率的定义求解,具体推导过程省略。

【训练题4】 答案与解析

本题结构非常特殊,利用了晶体管来消除交越失真,所以II部分自然功能就是消除 VT_1 、 VT_2 的交越失真,而电路I为 VT_3 、 VT_4 提供静态偏置电流,属于偏置电路。在理解了电路的功能后,随后的几问就比较简单了,可以参考前面的题目逐一求解,具体求解步骤省略。

第5章 反馈放大电路

重点难点精解

放大电路中的负反馈是本课程的重点考核内容之一。应熟悉反馈的基本概念与分类,引入负反馈后对放大电路性能的改善,深度负反馈放大电路电压放大倍数的估算,以及负反馈放大电路的自激振荡现象,为了消除自激振荡而采用的频率补偿办法等。

知识点 1: 反馈的基本概念

输入信号经过放大管而传递到输出端的通道为信号传输的主要路径,即主通道。反馈是将放大电路输出信号中的一部分或全部按一定的方式不经过主通道回送到输入端,并对外部输入信号调节后再提供给电路进行放大处理。因此,反馈将系统结构闭合,通常称为闭环系统。与反馈相对,必然存在前馈,前馈是指输入信号经过非主通道传递到输出端。显然,反馈与前馈在信号传递的方向上是截然相反的。深入理解反馈系统,需重点把握以下几点:

- 反馈不是电路所必需的。只有当电路中除放大通路之外还存在信号反相传输的通路时,则该电路系统称为反馈放大电路(闭环)。反之,常称为基本放大电路(开环)。
- 反馈网络与前馈网络一样,通常由无源 RLC 网络构成,称为非主通道,因此信号在此类非主通道传输时没有增益,或者说增益的最大值为 1。若非主通道仅由同一类性质的元件构成,则其不引入附加的相位移,否则会引入超前或滞后的相位移。
- 反馈极性的判断采用瞬时极性法。若反馈引入后削弱了原输入信号,使得放大电路的输出信号减小,则为负反馈。反之,则为正反馈。
- 若反馈只对交流信号起作用(即反馈量中仅包含交流成分),则为交流反馈。若反馈只对直流信号起作用(即仅包含直流成分),则为直流反馈。

知识点 2: 负反馈对放大电路性能的影响

负反馈的引入全面改进了放大电路的整体性能,主要体现在四个方面:

- 正反馈使放大电路的放大倍数增大(但电路容易不稳定),负反馈使放大倍数减小。
- 直流负反馈可以稳定放大电路的静态工作点,而交流负反馈可以改善动态指标,降低系统的非线性失真。
- 电压负反馈能稳定输出电压,同时降低了输出电阻,使负载电流驱动能力增强。而电流负反馈能稳定输出电流,同时提高了输出电阻。串联负反馈可提高放大电路的输入电阻,而并联负反馈则降低输入电阻。
- 以闭环系统低频增益为代价,显著提高闭环放大电路的信号处理带宽,同时对反馈环路内部的噪声有很好的抑制作用。

根据闭环负反馈系统的传递函数,可以证明在各种参数的变化中,无论增加或减小,闭环负反馈所引起的变化程度总是为 $1+AF$, A 为开环增益, F 为反馈系数。

知识点 3：负反馈的类型及其判别

反馈主要从反馈极性、信号类型、输出信号取样方式、输入信号求和方式以及反馈作用域等五个方面加以具体限定和区分。

反馈极性是指反馈信号引起输入信号的增强或减弱，若反馈信号与原始输入信号极性相同，使总的输入信号增强，为正反馈；相反，若反馈信号与原始输入信号极性相反，并使总的输入信号减弱，为负反馈。信号类型是指反馈信号的交流、直流或交直流的性质。输出信号取样存在电压和电流信号两种方式；而输入信号求和也存在串联与并联两种方式。反馈的作用域是指反馈为全局反馈或局部反馈。在反馈的极性确定的条件下，以输出信号取样与输入信号求和方式最为关键，直接决定反馈电路的闭环性质。

电压反馈：反馈网络的输入直接连接输出电压（并联），表明反馈网络的输出即反馈信号正比于输出电压，为电压反馈；

电流反馈：反馈网络的输入并不与输出电压相连，同时反馈网络的输出即反馈信号正比于输出电流，为电流反馈。

串联反馈：反馈网络的输出直接并联在输入端的信号求和方式。

并联反馈：反馈网络的输出并不直接并联在输入端，即输入信号存在两个端口，输入信号的求和方式为串联方式。

正、负反馈的判断采用瞬时极性法，从某输入端出发经过闭合网络再回到输入端，分析输入端信号瞬时相位的变化关系：

- 串联反馈，若输入端极性同相，为负反馈，反之，输入端极性反相，为正反馈；
- 并联反馈，若输入端极性同相，为正反馈，反之，输入端极性反相，为负反馈。

正反馈主要用于信号产生电路，如正弦波振荡器等，而反馈主要用于改善和提高闭环系统的综合性能。

知识点 4：负反馈引入原则

根据实际工程需要，引入合适的负反馈组态。

- 确定直流量（如静态工作点），则应引入直流负反馈。
- 改善放大电路交流性能（如稳定放大倍数、展宽频带等），则应引入交流负反馈。
- 负载 R_L 变化时，若想使输出电压稳定，则应引入电压负反馈。若想使输出电流稳定，则应引入电流负反馈。
- 若要提高放大电路的输入电阻 R_i ，则应引入串联负反馈。若要减小放大电路的输入电阻 R_i ，则应引入并联负反馈。

因此，负反馈类型与放大器类型是紧密联系在一起的，电压放大器采用电压串联负反馈，电流放大器采用电流并联负反馈，互阻放大器采用电压并联负反馈，而跨导放大器则采用电流串联负反馈。只有在电压放大和电流放大电路中，反馈系数为无量纲的比例值；在互阻放大器中，反馈系数为导纳的量纲；在跨导放大器中，反馈系数为电阻的量纲。

知识点 5：深度负反馈放大电路的分析

对于一般类型闭环负反馈系统，可以通过以下统一模型表示：

$$A_{vf} = \frac{A_{v0}}{1 + A_{v0}F} = \frac{A_{v0}}{1 + T}$$

式中 A_{v0} 为中频下的电路增益。 $T=A_{v0}F$ 为环路增益, F 为反馈环节的传递函数。显然, 环路增益的大小直接表明了电路信号反馈量的高低。 $T \gg 1$ 表明系统反馈量很大, 对应于深度负反馈; 而 $T \ll 1$ 则表明系统反馈量小, 为浅度负反馈, 并更接近于开环系统。

在开环和浅度负反馈条件下, 系统的闭环增益与开环特性 A_{v0} 密切相关, 因此闭环系统特性的计算相对复杂。而在深度负反馈下, 系统闭环增益已近似与开环特性无关, 电压放大倍数可采用近似估算的方法:

- 电压串联负反馈放大电路, 可利用关系式 $A_{vf} \approx 1/F$ 直接估算。
- 对于任何组态的负反馈放大电路, 均可利用关系式 $X_f \approx X_i$ 来估算电压放大倍数。

因此, 深度负反馈电路分析的关键是找出反馈网络 F , 得到 F 函数后, 其余问题均可迎刃而解。

📖 知识点 6: 自激振荡及其频率补偿方法

负反馈闭环系统在低频条件下是稳定的。在高频工作状态下, 有源器件的极间电容开始起作用, 并逐步占据主导作用。当电容 C 开始起作用后, RC 网络对系统传递函数可引入极点与零点。系统收敛性要求所有的极点为左半轴 LHP 极点, 而零点则不受此限制。传递函数中的极点和零点都会引入随频率增加而增加的附加相位移。当相位移达到 -180° 时, 总的相位移达到 360° , 正反馈形成。

- 振荡的平衡条件: $A \cdot F = -1$ 。
- 频率补偿方法: 常采用大电容并联补偿、密勒电容补偿和 RC 补偿等。频率补偿的效果是在正反馈相位移条件下, 环路增益远小于 1, 或在环路增益为 1 时, 系统总的附加相位移达不到正反馈所要求的 -180° 。

🔗 全真试题解析

【真题 1】 清华大学 2001 年

// 考题 16 分 //

由 JFET 和运放组成的反馈放大电路如图 5-1 所示。已知 $R_1=1\text{k}\Omega$, $R_2=R_3=10\text{k}\Omega$, $R_4=1\text{k}\Omega$, $R_5=20\text{k}\Omega$, $R_L=1\text{k}\Omega$ 。

1. 为使电路反馈极性为负反馈, 请指出运放 A 的正负端, 并判别此时电路的反馈类型 (组态);
2. 设电路满足深度负反馈的条件, 试估算电压增益 $A_{vf}=V_o/V_i$;
3. 若电阻 R_4 因损坏而开路或短路, 它对电路性能各有什么影响。

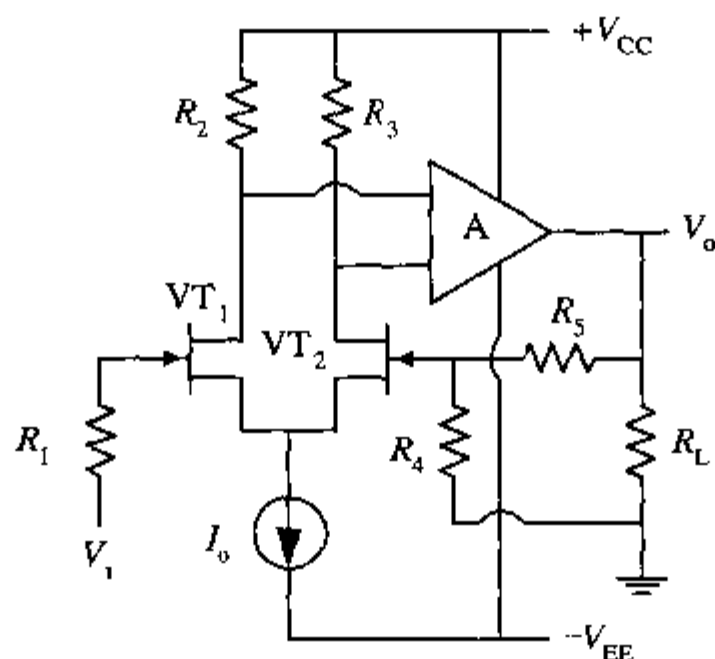


图 5-1

分析:

由差分输入和运放增益级 A 组成闭环反馈系统, A 的输入正负极性应满足负反馈条件。同类考题参见南开大学 2002 年。

解答:

1. 通常反馈信号接入差分输入的反相端, 因此可设 VT_1 的栅 V_1 为正相端, VT_2 的栅为反相端, 经过 VT_1 和 VT_2 一级倒相后, R_2 电阻一端为反相, R_3 电阻一端为同相, 由于 V_0 应与 V_1 同相, 也就是与 R_2 一端反相, 因此 A 与 R_2 相连的一端 (上) 为运放 A 的反相端, 而 A 与 R_3 相连的一端 (下) 为运放 A 的同相端。此时, 输出取样为电压, 输入相加为电压, 因此为电压串联负反馈。

2. 电路满足深度负反馈, 且在开环增益很大的条件下, 系统增益仅由反馈网络决定, 由开环增益的虚短特性, 有 $V_1 = V_0 \times R_4 / (R_4 + R_5)$, 则 $A_{vf} = V_0 / V_1 = 1 + R_5 / R_4 = 1 + 20 / 1 = 21$ 。

3. 若 R_4 开路, 反馈量为全部 V_0 , 相当于电阻 $R_4 \rightarrow \infty$, 电路变成一个电压跟随器; 当 R_4 短路时, VT_2 的栅电位钳位于 0, 当 V_1 偏离 0 点较大时, 此放大器将偏离线性工作区, 在非线性区工作时相当于一个电压比较器, 当 $V_1 > 0$ 时, $V_0 = V_{CC}$, 当 $V_1 < 0$ 时, $V_1 = GND$ 。只有当 V_1 在 GND 附近很小的区域内时, 才是一个放大器。

点评与扩展:

反馈的极性采用瞬时极性法很容易判别, 反馈通常为负反馈以保持系统的稳定性, 因此输出反馈信号通常馈入反相输入端。在某些情况下, 反相端和同相端都有反馈信号, 及反馈与正反馈共存, 只有反馈的信号强才能保证系统的稳定。只有同相端接 (部分) 输出信号的正反馈是不存在的 (当然振荡器结构除外)。运放在闭环运用下只有满足深度负反馈和高开环增益的条件, 其闭环增益才只与反馈网络有关, 而与开环增益无关。运放的线性工作范围通常较小, 当超出此范围后, 将进入非线性工作区, 并变成比较器的工作特性。

【真题 2】 西安电子科技大学 2002 年

// 本题 10 分 //

电路如图 5-2 所示。

1. 判断反馈类型和极性;
2. 计算深度负反馈电压放大倍数 A_{vf} (写出表达式)。

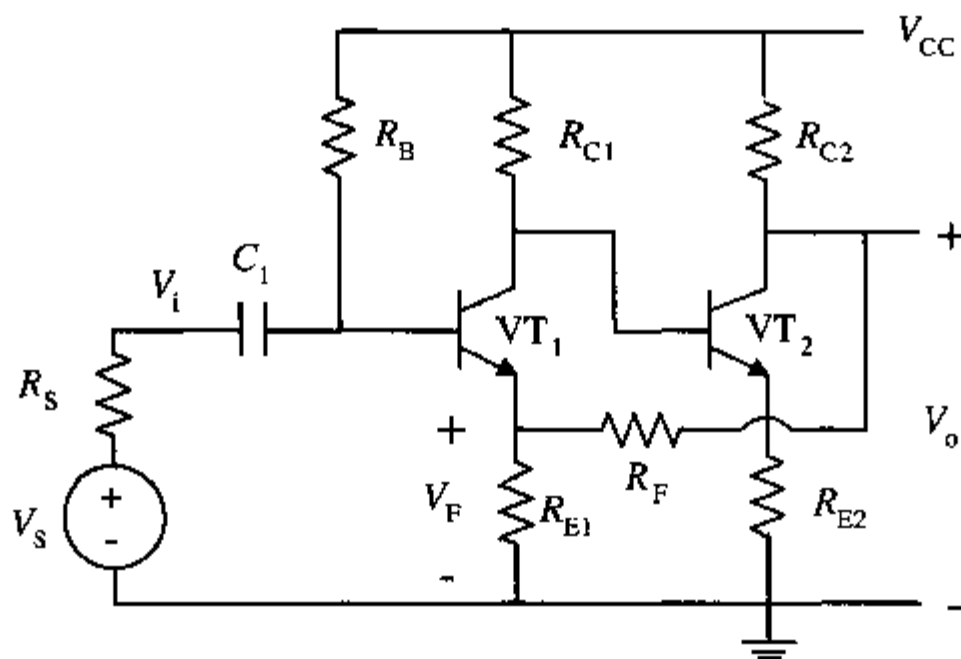


图 5-2

分析:

整个反馈通路中没有隔直电容, 很显然存在直流反馈和交流反馈。VT₁ 和 VT₂ 组成两级放大电路。

解答:

1. 当输入为正时, VT₁ 的基极为正, 集电极为负; VT₂ 的基极为负, 集电极为正, 即输出为正, 反馈电压 V_F 与 V_o 同极性, 抵消掉 V_s 的一部分, 使得净输入电压减小为 $V_s - V_F$, 可以判断是负反馈。反馈电压为 $V_F = V_o \frac{R_{E1}}{R_{E1} + R_F}$ 。根据连接方式可以判断是串联电流反馈。

2. 深度负反馈条件下, $|1 + \dot{A}_v \dot{F}_v| \gg 1$, 有 $A_{vf} \approx \frac{1}{\dot{F}_v} = \frac{V_o}{V_F} = 1 + \frac{R_F}{R_{E1}}$ 。

点评与拓展:

反馈方式的判断方法:

- 当输入与反馈在同一电极——并联反馈, 不在同一电极——串联反馈。
- 当输出与反馈在同一电极——电压反馈, 不在同一电极——电流反馈。

使用上面的总结经验需要注意的是, 输入和反馈的电路连接关系是判断串并联, 而输出与反馈的电路连接关系是判断电压/电流反馈。

【真题 3】 清华大学 1999 年

// 本题 16 分 //

反馈电路如图 5-3 所示。电阻 R_{f1} 和 R_{f2} 构成两个级间反馈支路。试回答:

1. 电阻 R_{f1} 所在支路为何种反馈? 其作用是什么?
2. 电阻 R_{f2} 所在支路为何种反馈, 有何作用?
3. 在深度负反馈条件下, 写出电压增益 $A_{vf} = V_o/V_i$ 的表达式。

分析:

VT₁、VT₂ 组成两级放大电路, R_{f1} 、 R_{f2} 构成两个极间闭环反馈支路。见西安电子科技大

学 2002. 9(10)。

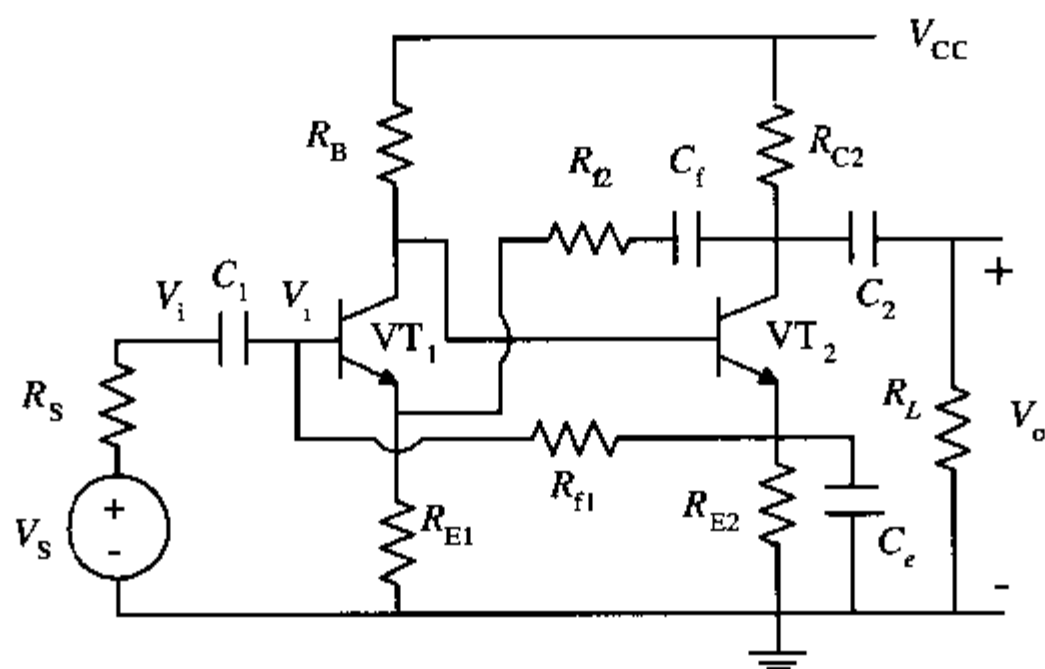


图 5-3

解答:

1. 用瞬时极性法判断正负反馈。当 V_S 为正时, VT_1 的基极为正, 集电极为负, VT_2 的基极为负, 集电极为正, V_{f1} 从 VT_2 的发射极取出为负, 与输入 V_i 直接连在一起, 所以 R_{f1} 支路为负反馈。 V_{f2} 从 VT_2 的集电取出为正, 没有与输入 V_i 直接相连, 所以 R_{f2} 支路为负反馈。由于 R_{f1} 与电容相连, 交流时被旁路, 所以该支路不存在交流反馈, 仅有直流负反馈。直流负反馈的作用是可以稳定静态工作点。

2. R_{f2} 所在支路有隔直电容, 所以不存在直流反馈。反馈信号 V_f 与输出 V_o 直接相连, 所以是电压反馈。 V_f 没有直接连在输入端 V_i , 所以是串联反馈, 所以 R_{f2} 支路是电压串联负反馈。电压串联负反馈可以减小输出电阻, 增大输入电阻, 并且使输出电压保持稳定。

3. 在深度负反馈条件下,
$$A_{vf} = \frac{V_o}{V_i} \approx \frac{1}{F_v} = 1 + \frac{R_{f2}}{R_{E1}}$$

点评与拓展:

瞬态极性法对确定反馈类型非常有效, 必须掌握。

【真题 4】 上海交通大学 2002 年

// 本题 10 分 //

反馈放大电路如图 5-4 所示。

1. 这是什么类型的反馈电路? 所引反馈的主要作用是什么?
2. 写出深度负反馈条件下的闭环电压放大倍数 $A_{vf} = V_o/V_i$ 的表达式。

分析:

由 VT_1 、 VT_2 、 VT_3 构成两级放大电路, R_4 、 R_5 有旁路电容相连, 交流时仅有 R_6 作为反馈电阻。

解答:

1. VT_1 为共集电极电路, VT_2 为共基极电路, VT_3 为共发射极电路。由瞬时极性法判断可知, R_6 的反馈为负反馈, 由 R_6 取出量为电流, 与输入相串联, 故是电流串联负反馈。可以稳定输出电流, 增大输出电阻和输入电阻。

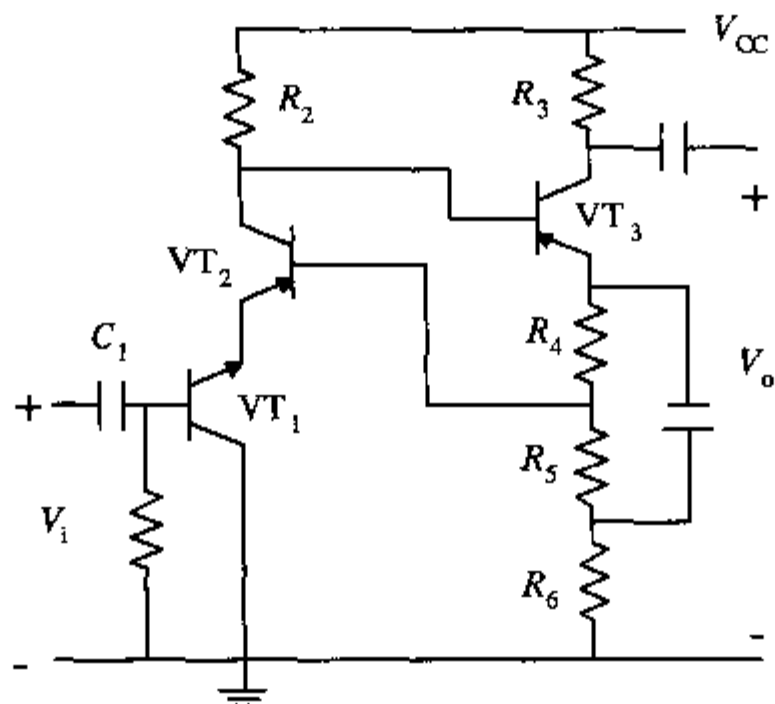


图 5-4

2. 反馈电压: $V_f = I_o \cdot R_6$, 反馈系数: $F_{vi} = \frac{V_f}{I_o} = R_6$; 放大倍数: $A_{vf} \approx \frac{1}{F_{vi}} \cdot R_3 = \frac{R_3}{R_6}$

点评与拓展:

反馈的连接类型可以通过前面总结的经验来直接判断,但反馈的极性则需要利用瞬态极性法来进行判断。

【真题 5】西北工业大学 2002 年

// 解题 10 分 //

反馈放大电路如图 5-5 所示。

1. 试用瞬时极性法判断图中的级间反馈极性和组态 (类型);
2. 假定满足深度负反馈的条件, 试求闭环电压增益 $A_{vf} = V_o / V_i = ?$
3. 若 $R_5 = 0$, 反馈系数 $F_v = ?$ 闭环电压 $A_{vf} = ?$ 此时构成什么电路?

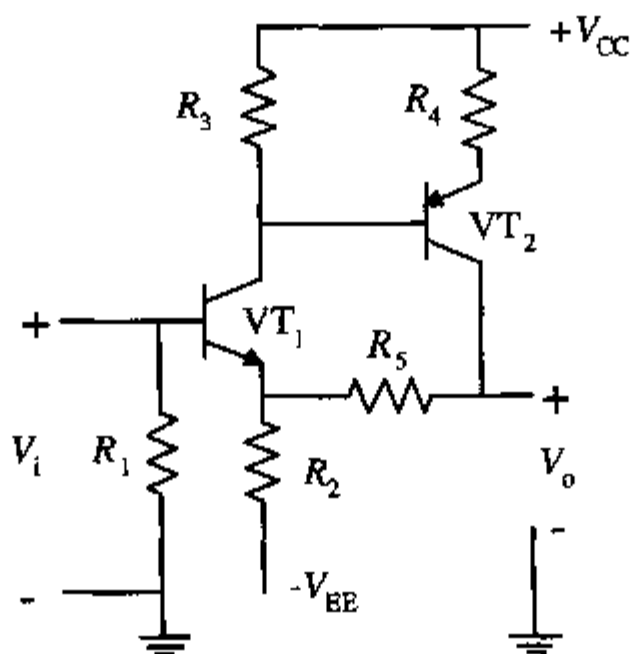


图 5-5

分析:

图 5-5 所示为两级直流耦合放大器。

解答：

1. 图中的级间反馈网络由 R_2 、 R_5 组成，类型为电压串联负反馈。将输出端 V_o 短路，反馈即不存在，故为电压反馈；在输入端，反馈电压与发射极电压串联，故为串联反馈。

瞬时极性标判断为：若 VT_1 的 b 即 V_i 为正， VT_2 的 b 为负， VT_2 的 c 为正，该电压经 R_2 、 R_5 组成的电阻分压器在 R_2 上得到反馈电压 V_F 为正，它使 VT_1 发射极净电压减少，所以是负反馈。

2. 反馈系数由电阻网络决定，即 $F_V = R_2 / (R_2 + R_5)$ 。当满足深度负反馈条件时，有：

$$A_{vf} = \frac{A_v}{1 + A_v F_V} \approx \frac{1}{F_V} = 1 + \frac{R_5}{R_2}$$

3. 若 $R_5 = 0$ ，反馈系数 $F_V = 1$ ， $A_{vf} \approx 1 / F_V = 1$ ；此时，电路构成电压跟随器。

【真题 6】 中国科技大学 2001 年

// 本题 10 分 //

图 5-6 所示电路 (a)、(b)、(c) 均为深度负反馈放大器，分别估算电路的电压增益。

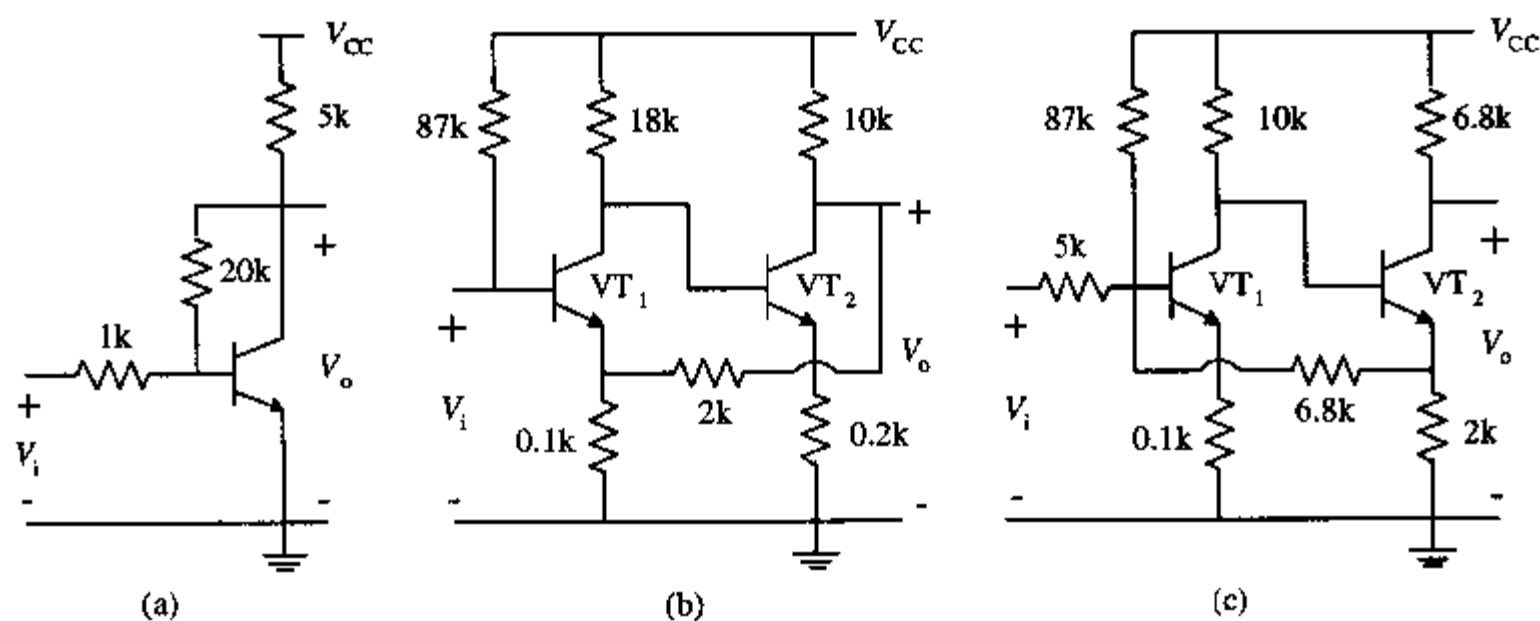


图 5-6

分析：

观察电路分别是单级电路和两级电路不同的反馈接法，根据电路连接以及信号的极性关系可以判断反馈的类型。

解答：

图 5-6 (a) 为单级共射极放大电路，20kΩ 和 1kΩ 电阻组成反馈网络，输出 V_o 与输入 V_i 位相相反，输出电压为 0 时，反馈量不存在，在输入端与输入电流求差，所以是电压并联负反馈。

$$\text{电压增益为：} \dot{A}_{vf} = \frac{\dot{V}_o}{\dot{V}_i} = \frac{\dot{V}_o}{\dot{I}_i \cdot 1} \approx \frac{\dot{V}_o}{\dot{I}_f \cdot 1} = \frac{1}{F_{iv} \cdot 1} = -\frac{20}{1} = -20$$

图 5-6 (b) 为两级共射放大电路, $0.1\text{k}\Omega$ 和 $2\text{k}\Omega$ 电阻作为反馈网络, 反馈电压在输入端与 V_i 相减, 抵消掉 V_i 的一部分, 输出电压为 0 时反馈量不存在, 在输入端与输入电压求差, 故为电压串联负反馈。

其电压增益为:
$$\dot{A}_{\text{vaf}} = \frac{\dot{V}_o}{\dot{V}_i} \approx \frac{\dot{V}_o}{\dot{V}_f} = \frac{1}{F_{\text{vf}}} = \frac{2+0.1}{0.1} = 21$$

图 5-6 (c) 为两级共射放大电路, $6.8\text{k}\Omega$ 和 $2\text{k}\Omega$ 电阻构成反馈网络, 输出取样为电流, 在输出电压为 0 时反馈量依然存在, 在输入端与输入电流求差, 故为电流并联负反馈。

其电压增益为:
$$\dot{A}_{\text{vaf}} = \frac{\dot{V}_o}{\dot{V}_i} = \frac{\dot{I}_o \cdot 6.8}{\dot{I}_i \cdot 5} \approx \frac{\dot{I}_o \cdot 6.8}{\dot{I}_f \cdot 5} = \frac{\dot{I}_o \cdot 6.8}{5} \cdot \left(-\frac{6.8+2}{2} \dot{I}_o \right) = -5.984$$

点评与拓展:

本题与真题 2、3、5 属于同一类型的题目, 可以前后联系进行比较, 更加深刻地掌握反馈类型判断和计算的方法。该类题型在各大学校的考试中均频繁出现, 需给予一定的重视。

【真题 7】东北大学 2002 年

// 本题 10 分 //

负反馈电路如图 5-7 所示, 回答下列问题 (不必阐述理由), 设集成运放是理想的。

1. 若 V_o 从 R_2 两端取出, 当 R_2 变化时 (其他参数不变), 电路能否自动稳定 V_o ?
2. 若 V_o 从 R_3 两端取出, 当 R_3 变化时 (其他参数不变), 电路能否自动稳定 V_o ?
3. 若 V_o 从 R_1 两端取出, 当 R_1 变化时 (其他参数不变), 电路能否自动稳定 V_o ?
4. 若 V_o 从 R_3 两端取出, 求 V_o/V_i 的表达式。

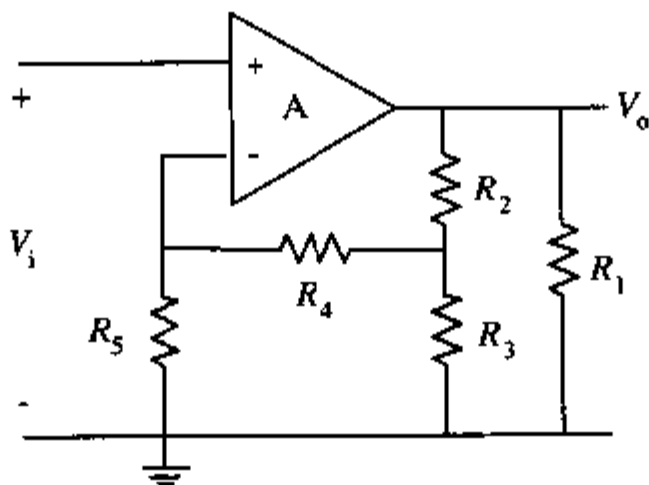


图 5-7

分析:

我们首先需要分析每种情况下的反馈类型, 根据电压负反馈可以稳定输出电压, 电流负反馈可以稳定输出电流, 来决定参数变化引起输出电压变化时电路能否自动稳定。

1. 当 V_o 从 R_2 两端取出时, 令输出量为 0 时, R_2 被短路, 反馈量依然存在, 反馈量与输入量串联, 放由 R_3 、 R_4 和 R_5 组成的反馈网络是电流串联负反馈。电流负反馈的作用是稳定输出电流, 当 R_2 增大时, 输出电流减小, V_i 减小, 净输入电压增大, 输出电压增大, 输出电流增大。因此当 R_2 变化时, 电路不能自动稳定 V_o 。

2. 当 V_o 从 R_3 两端取出时, 令输出量为 0, 则 R_4 和 R_5 并联, 反馈量也为 0, R_4 和 R_5 组成的反馈网络在输入端与输入电压求差, 故是电压串联负反馈。电压负反馈可以稳定输出电压。

当 R_2 增大时, 输出电流变小, 输出电压 V_o 变小, 反馈电压变小, 净输入变大, 运放输出变大, 输出电流变大, 输出 V_o 变大。因此, 当 R_2 变大时, 可以稳定输出电压。

3. 当 V_o 从 R_1 两端取出时, 令输出量为 0, 则 R_1 被短路, 反馈量不存在, 反馈量在输入端与输入电压求差, 故 R_2 、 R_4 、 R_5 组成的反馈网络是电压串联负反馈。电压串联负反馈的作用是稳定输出电压。电阻 R_1 不在反馈网络内, 故 R_1 的变化不会引起输出电压的变化。

解答:

1. 不能稳定 V_o 。

2 和 3 问均能稳定 V_o 。

$$4. \dot{A}_{vf} = \frac{\dot{V}_o}{\dot{V}_i} \approx \frac{\dot{V}_o}{\dot{V}_f} = \frac{1}{\dot{F}_{vv}} = 1 + \frac{R_4}{R_5}$$

点评与拓展:

本题涉及的主要是负反馈的基本概念, 电压负反馈用来稳定输出电压, 电流负反馈用来稳定输出电流, 判断输出电压和哪些参数有关时, 可以先写出放大倍数, 深度负反馈放大倍数一般只与反馈网络有关, 不在反馈网络内的电阻一般与输出无关。

【真题 8】 中国科技大学 2002 年

// 每题 14 分 //

如图 5-8 所示, 设 VT_1 和 VT_2 具有相同的参数, $\beta=100$, $r_{bb}=0$, $V_{BE}=0.7V$ 。求:

1. 直流 I_{C1} 和 I_{C2} ;
2. 该放大器的输入阻抗 R_i 和输出阻抗 R_o 。

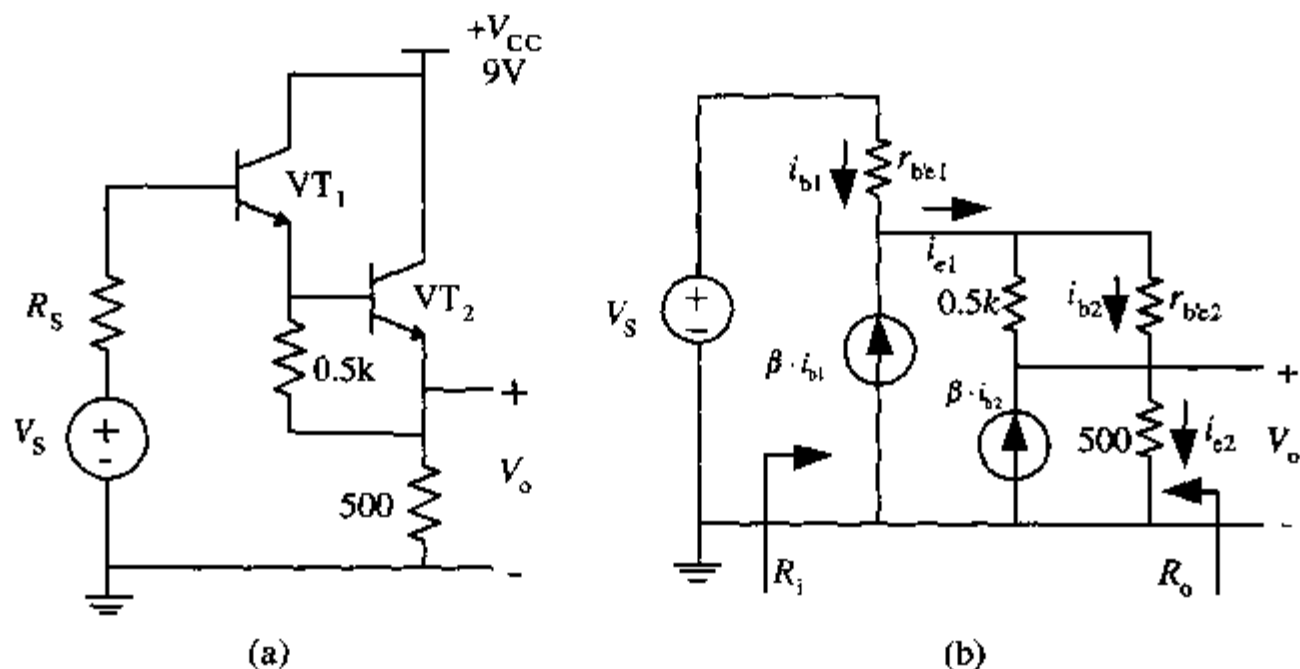


图 5-8

分析:

电路比较简单, 分析省略。

解答:

1. 设 V_s 可使 VT_1 和 VT_2 发射极正偏, 由图 5-8 (a) 有:

$$101I_{B1} = \frac{0.7V}{0.5k} + I_{B2}, \quad V_s = I_{B1} \cdot R_s + 1.4V + 500\Omega \cdot (101I_{B1} + 100I_{B2})$$

$$I_{C1} = 100I_{B1}, \quad I_{C2} = 100I_{B2}$$

2. 画出微变等效电路如图 5-8(b) 所示; 其中 $r_{be1} = (1 + \beta) \frac{26\text{mV}}{I_{C1}}$, $r_{be2} = (1 + \beta) \frac{26\text{mV}}{I_{C2}}$

由图, 得: $R_i = r_{be1} + (1 + \beta)(0.5\text{k} // r_{be2}) + \beta(\beta + 1) \cdot 500$

$$R_o = \frac{(R_s + r_{be1}) / (1 + \beta) + (0.5\text{k} // r_{be2})}{(1 + \beta)} // 500$$

点评与拓展:

本题属于基本放大电路的内容, 不做具体点评, 如有疑问可以参见第 2 章基本放大电路的内容。

以练代考训练题

【训练题 1】 武汉大学 2000 年

// 本题 12 分 //

图 5-9 所示为一反馈放大器的交流通路。

1. 判断该反馈放大器的类型;
2. 画出拆环后的基本放大器等效电路, 写出其反馈系数的表达式;
3. 在深度负反馈条件下, 写出该反馈放大器电压增益的表达式。

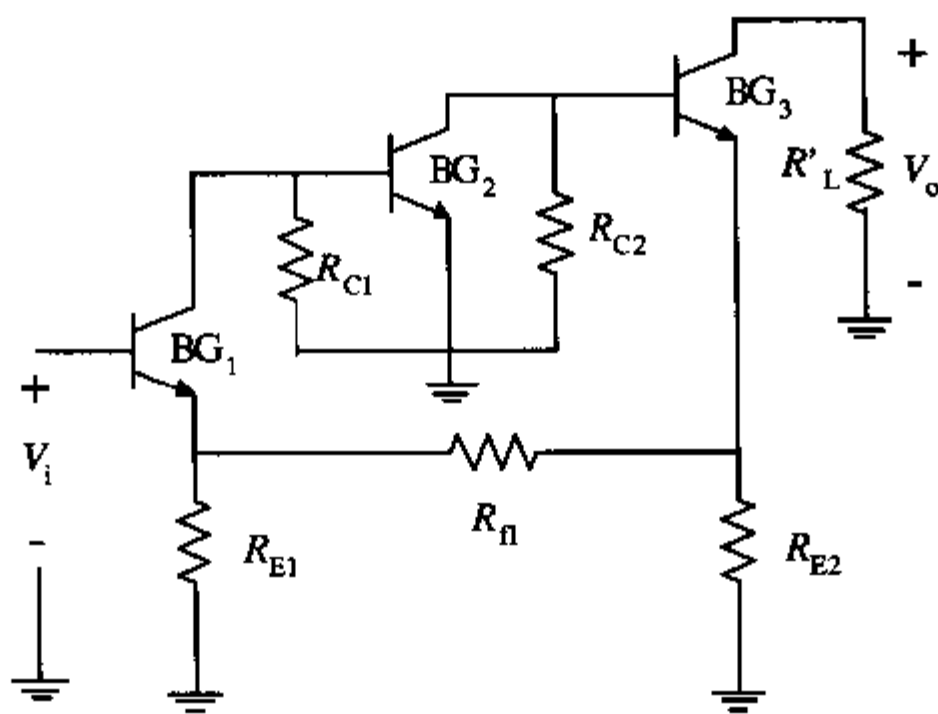


图 5-9

【训练题 2】 北京航空航天大学 2001 年

// 本题 10 分 //

在图 5-10 所示的差分放大电路中, 哪些支路引入了反馈, 属于什么组态的反馈? (对差模信号和共模信号分别讨论);

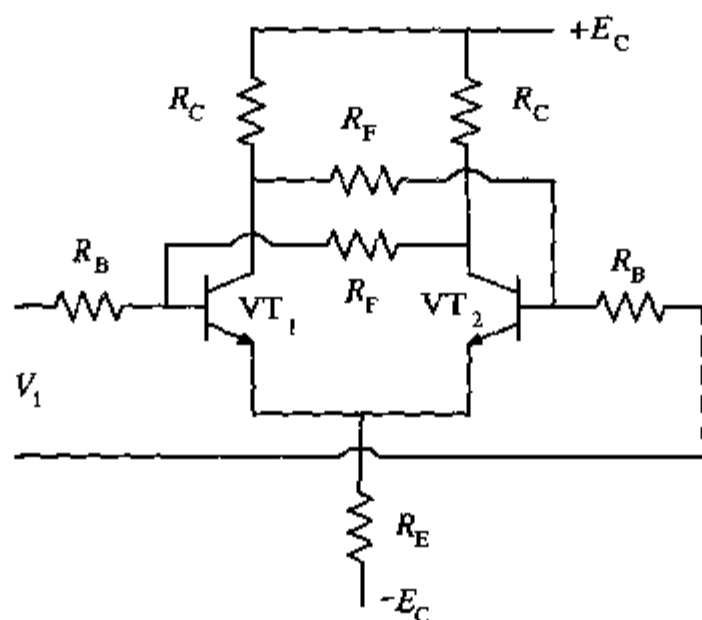


图 5-10

图 5-11 所示的运放电路中引入了哪些反馈，判断反馈的极性与组态。

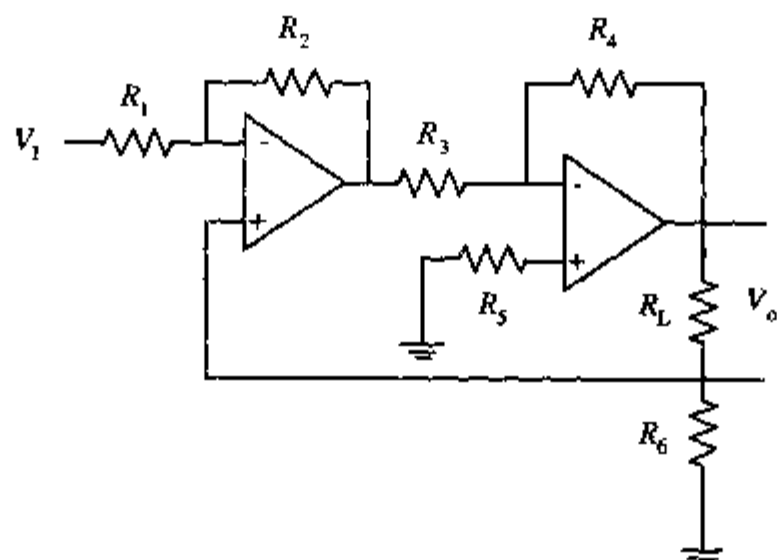


图 5-11

【训练题 3】 哈尔滨工业大学 2000 年

// 每题 7 分 //

设如图 5-12 所示的电路中的各运放是理想的。

1. 试判断该电路级间反馈的极性和组态：

2. 若为负反馈，假定满足深度负反馈的条件，利用公式 $A_{v_{vf}} = \frac{V_o}{V_i} \approx \frac{1}{F_{vv}}$ ，求闭环电压增益。

（电路中各电阻值可视为已知）

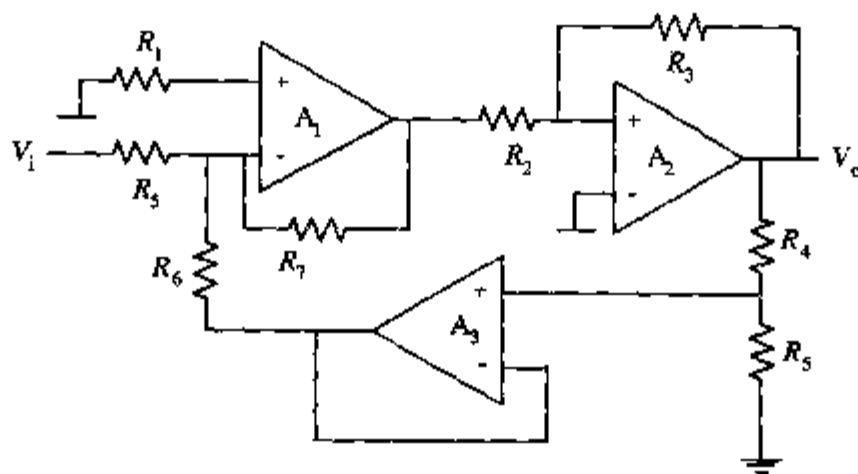


图 5-12

【训练题4】 北京邮电大学 2003 年

// 本题 7 分 //

图 5-13 所示为两级反馈电路, 图中所有电容均足够大, 对交流可视为短路。

1. 判断反馈的类型;

2. 试计算深度负反馈条件下的电压放大倍数: $A_f = \frac{V_o}{V_i}$ 。

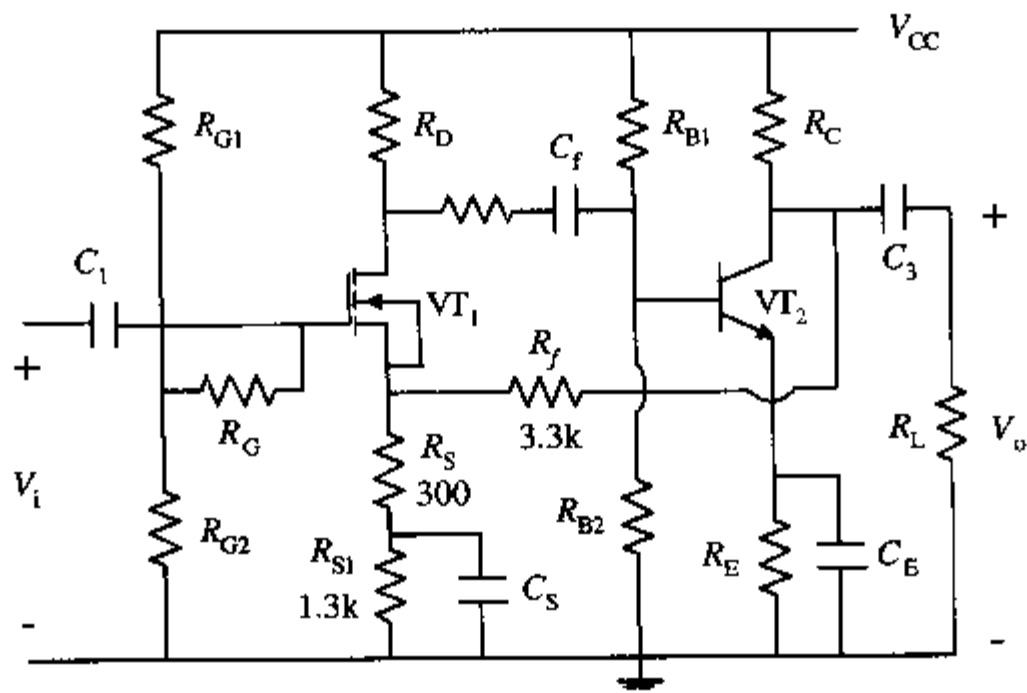


图 5-13

【训练题5】 浙江大学 2002 年

// 本题 12 分 //

在图 5-14 中所示电路, 运放 A 为理想组件。

1. 分别指出两电路间交流反馈的类型和极性 (反馈组态);

2. 设电路满足深度负反馈条件, 分别写出闭环电压放大倍数 $A_{vf} = \frac{V_o}{V_i}$, 输入电阻 R_{if} 和输出电阻 R_{of} 的表达式。

出电阻 R_{of} 的表达式。

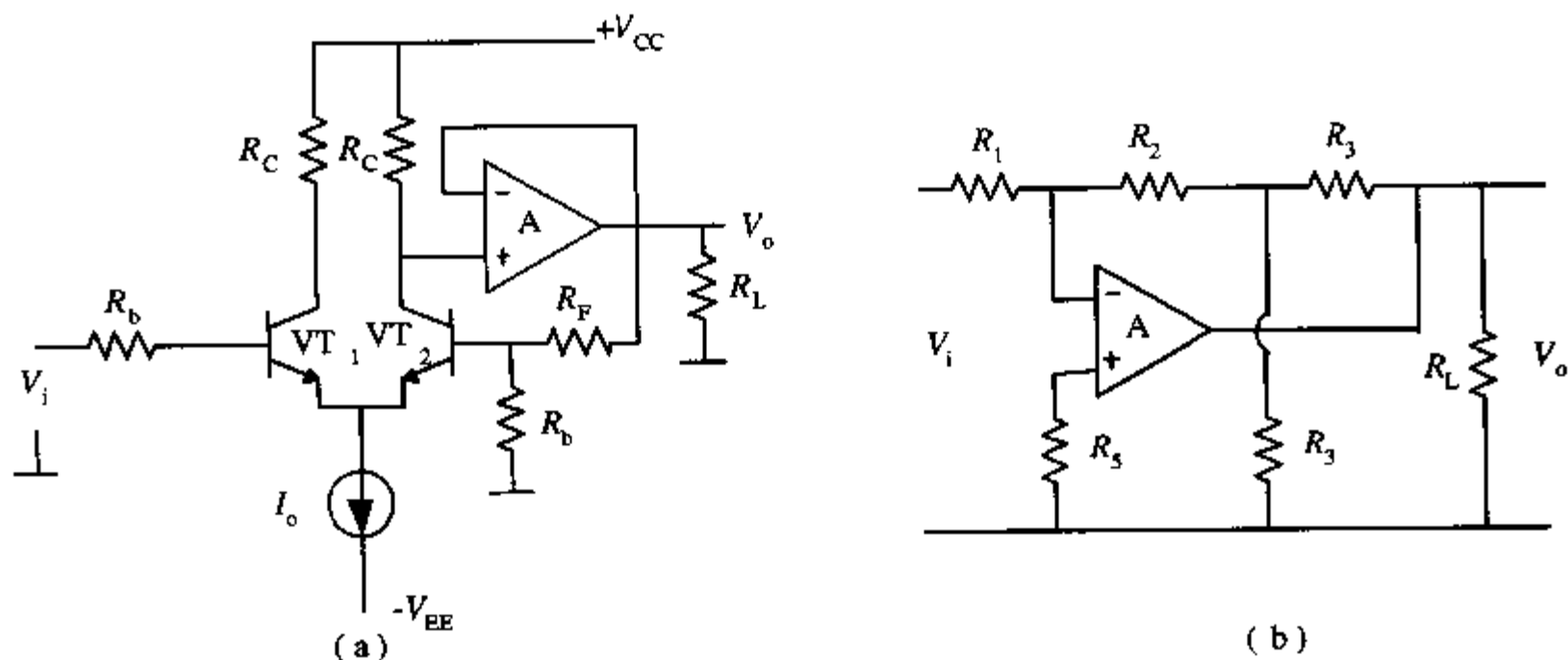


图 5-14

【训练题 6】 武汉大学 2001 年

// 本题 10 分 //

在图 5-15 所示的电压负反馈偏置电路中，已知晶体三极管的直流放大系数为 $\bar{\beta}$ ，若要求集电极电流为 I_{CQ} ，试求偏置电阻 R_f 的表达式。

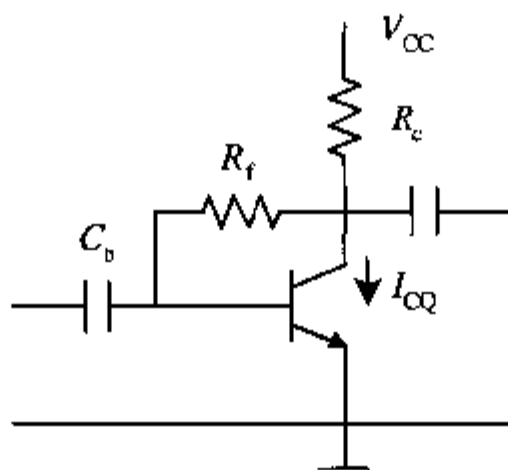


图 5-15

【训练题 7】 武汉大学 2001 年

// 本题 12 分 //

某反馈放大电路如图 5-16 所示。

1. 指出局部和级间分别存在什么类型的反馈；
2. 画出拆环后基本放大器等效电路（保留局部反馈）；
3. 求出级间反馈的反馈系数 B 和开环基本放大器输入电阻 R_i 的表达式。

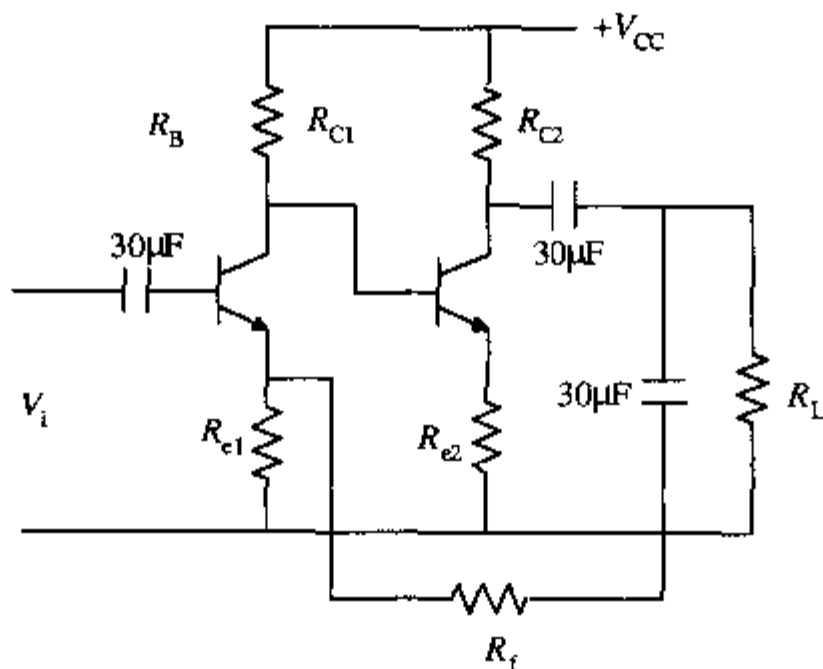


图 5-16

【训练题 8】 大连理工大学 2003 年

// 本题 21 分 //

反馈放大电路如图 5-17 (a)、(b)、(c) 所示。

1. 判断各反馈放大器的反馈类型；
2. 若为负反馈，按深度反馈条件写出 $\dot{A}_{vf} = \frac{\dot{V}_o}{\dot{V}_i}$ 的表达式，并说明反馈对 R_{if} 和 R_{of} 的影响。

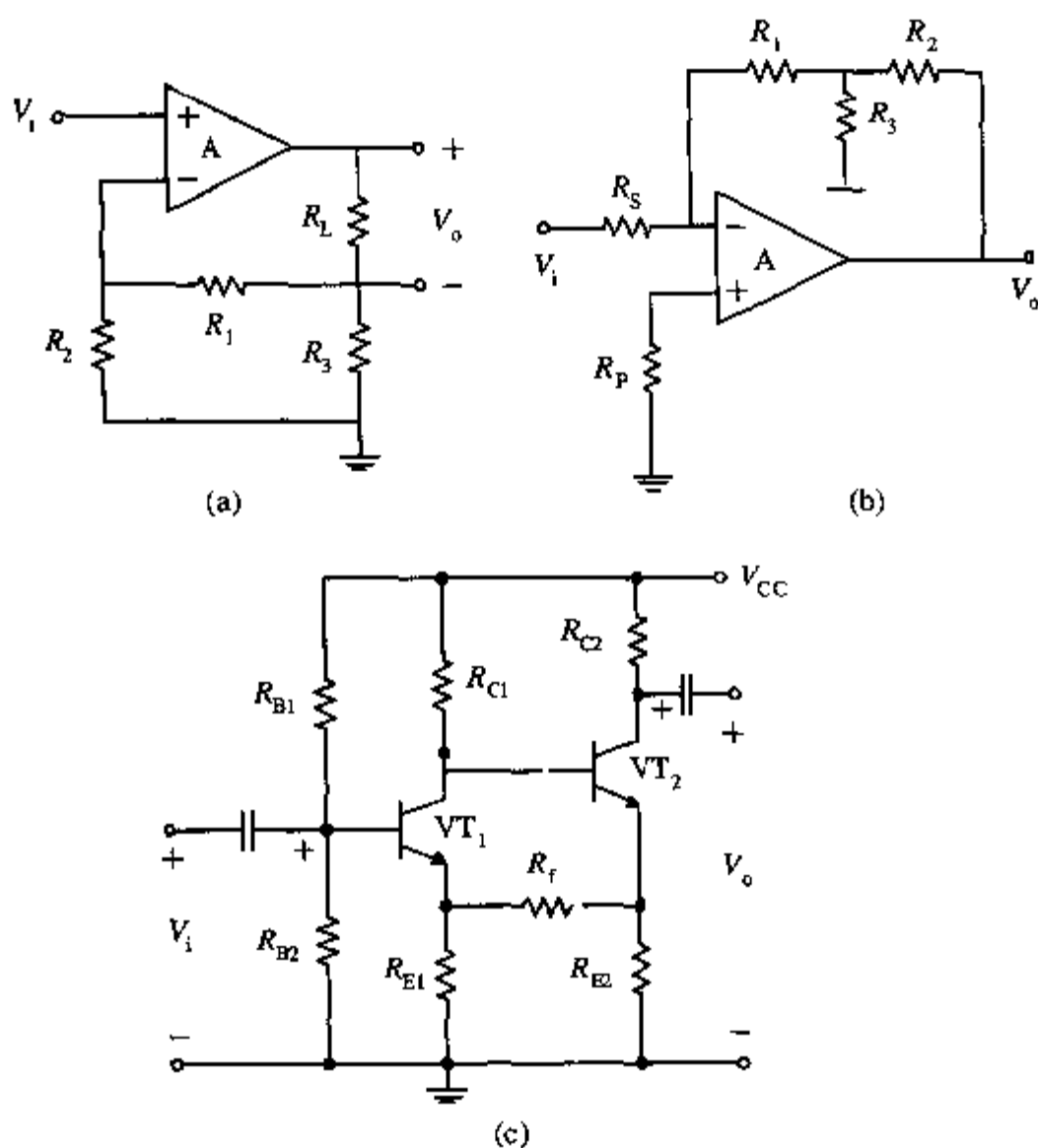


图 5-17

以练代考训练题答案与解析

【训练题 1】 答案与解析

分析：该电路为三级共射放大电路， R_{E1} 、 R_{f1} 、 R_{E2} 组成反馈网络以稳定电路。

解答：

1. 将 R_L 短路，输出为 0 时，由于 i_o 仅受 i_b 的控制而依然存在，反馈量在输入端与输入相串联，故由 R_{f1} 引入的反馈为电流串联负反馈。 R_{E1} 、 R_{f1} 、 R_{E2} 组成反馈网络。
2. 画出等效电路图，如图 5-18 所示。

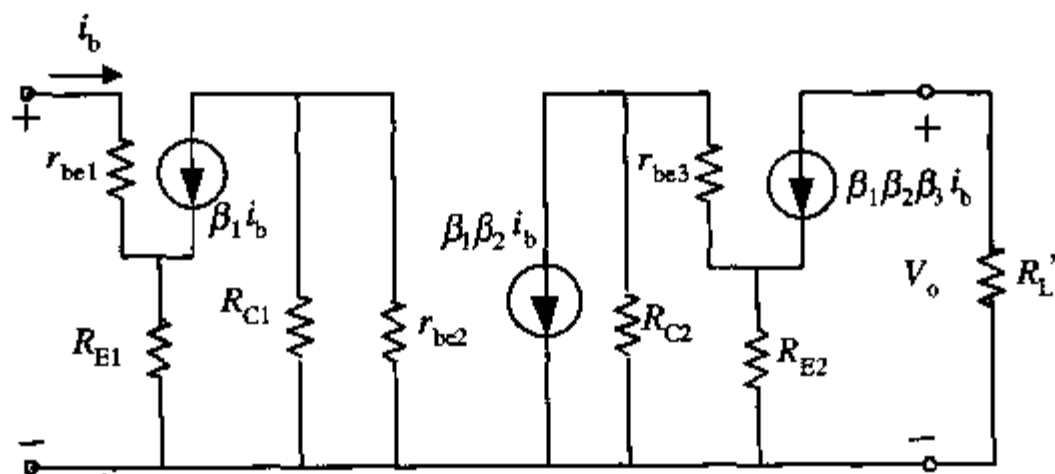


图 5-18

$$\text{反馈系数 } \dot{F} = \frac{\dot{V}_f}{\dot{I}_o} = \frac{R_{E1}}{I_o} \cdot I_o \cdot \frac{R_{E2}}{R_{E1} + R_{f1} + R_{E2}} = \frac{R_{E1} \cdot R_{E2}}{R_{E1} + R_{f1} + R_{E2}}$$

$$3. \text{ 反馈电压 } \dot{V}_f = R_{E1} \cdot \dot{I}_R = R_{E1} \cdot \frac{R_{E2}}{R_{E1} + R_{f1} + R_{E2}} \cdot \dot{I}_o$$

$$\dot{A}_{vof} = \frac{\dot{V}_o}{\dot{V}_i} \approx \frac{\dot{V}_o}{\dot{V}_f} = \frac{\dot{I}_o \cdot R'_L \cdot (R_{E1} + R_{f1} + R_{E2})}{R_{E1} \cdot R_{E2} \cdot \dot{I}_o} = \frac{R'_L \cdot (R_{E1} + R_{f1} + R_{E2})}{R_{E1} \cdot R_{E2}}$$

【训练题 2】 答案与解析

解答：1. 由图 5-10 所示对共模信号进行分析： R_E 引入了电流串联负反馈；

R_F 在 VT_1 集电极与 VT_2 基极之间引入的是电压串联负反馈；共模信号是加在两晶体管基极的一对幅值相等、极性相同的信号。瞬态极性分析如图 5-19 所示。

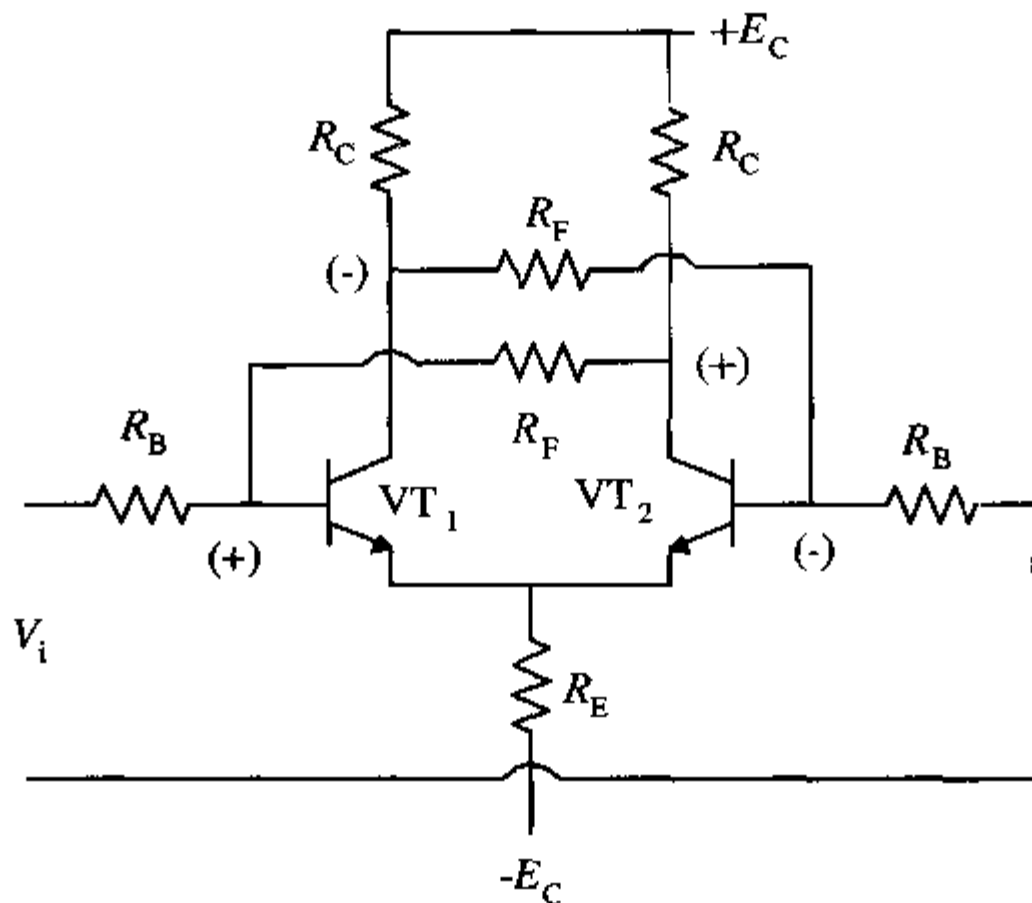


图 5-19

对加在两晶体管基极的一对幅值相等、极性相反的差模信号， R_F 引入的是正反馈，瞬态极性分析如图 5-20 所示。

2. 图 5-11 中 R_2 、 R_4 引入的是局部电压并联负反馈； R_6 引入的是级间电流串联负反馈。

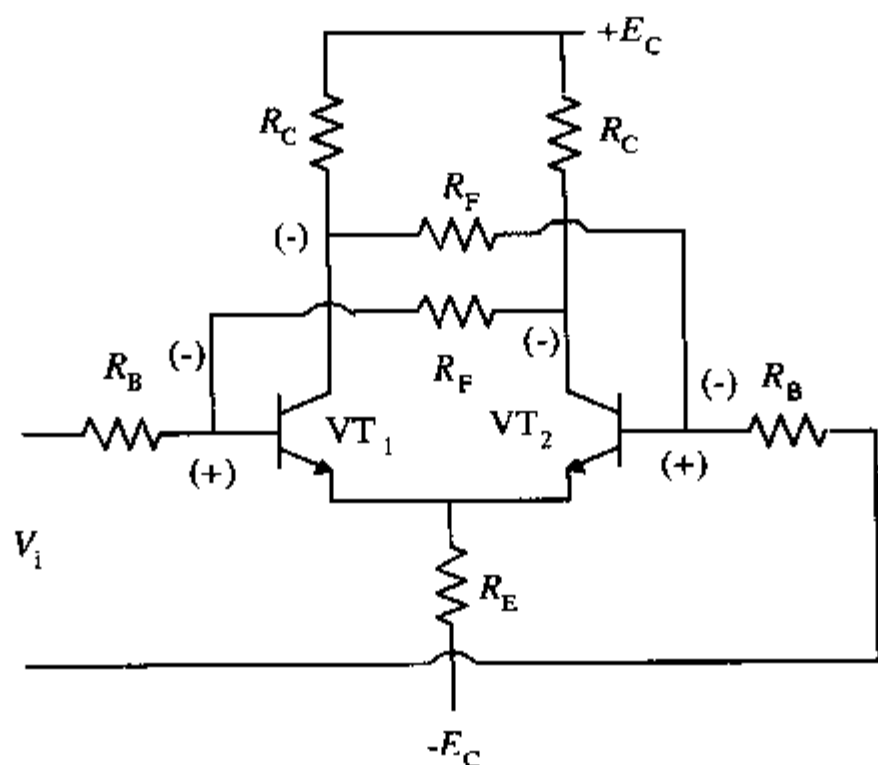


图 5-20

【训练题 3】 答案与解析

本题电路类似于真题 7，但结构更为复杂，由三个运放组成。但解题的思路还是不变，首先利用极性判别法判断信号反馈的类型，然后再利用运放“虚短-虚断”的特点，计算出输入输出的关系，具体计算过程省略。

【训练题 4】 答案与解析

本题是一个基本的二级放大电路，但不同的是第一级使用 MOS 管，而第二级使用 BJT。这样做的好处有两个，一个是 MOS 管作为初级放大，其增益虽然不大，但输入阻抗高，对信号或前级电路输出驱动能力的要求较低；另一方面，BJT 作为二级放大后输出，其驱动能力远远强于 MOS，提高了整个电路的驱动能力。以上是对电路特点的一点分析，具体的解答参见真题 3，解题思路仍旧不变。

【训练题 5】 答案与解析

本题与训练题 2 有异曲同工之妙，完全属于同一种类型的题目，而出现在两个不同学校的题目中，非常具有代表性，值得读者注意。具体的解题步骤作为练习，此处省略，可参考训练题 2 的解答过程。

【训练题 6】 答案与解析

电路结构和真题 6 中图 (a) 的结构非常类似，可以运用同样的解题思路。这里不再赘述。

【训练题 7】 答案与解析

该题与真题 2 电路结构完全一样，出现在不同学校的试题中，值得注意，解题过程省略。具体参见真题 2 的答案与解析。

【训练题 8】 答案与解析

解题思路：首先根据瞬时极性法判断是正反馈还是负反馈，是交流反馈还是直流反馈；一般对交流负反馈判断是电压反馈还是电流反馈，是串联反馈还是并联反馈；判断电压反馈和电流反馈一般看反馈量从输出取出时取的是电压还是电流，常用方法是将输出电压设为 0，看是否还有反馈量，若反馈也为 0，则是电压反馈，否则是电流反馈。判断是串联反馈还是并联反馈要看反馈量与输入是并联还是串联在一起。对于深度负反馈，针对四种反馈形式各有其不同表达式，但都有： $\dot{A}_F \approx \frac{1}{\dot{F}}$ ；电压负反馈减小 R_{of} ，电流负反馈增大 R_{of} ，串联负反馈增大 R_{if} ，并联负反馈减小 R_{if} 。

第6章 信号运算和处理电路

重点难点精解

知识点 1: 理想运放与实际运放

集成运放运算电路是集成运算放大器的典型应用,由于运放的输入、输出信号之间要满足数学运算规律,所以运放必须工作在线性区。在分析运算电路输入输出关系时,总是从理想运放工作在线性区时的两个特点即“虚短”和“虚断”出发。

设同相端输入信号为 V_P 、反相端输入信号为 V_N 。“虚短”是指输入信号 $V_N=V_P$ 。“虚断”是指 V_P 与 V_N 间没有电流。根据以上两点列出电路各结点方程,并消去各结点中间变量,即可得到闭环运放系统输出 V_O 与输入 V_I 之间的关系,求出系统的闭环增益。

通过配置不同的反馈网络,利用理想运放的性质,可以构成各种类型的信号处理电路,包括线性处理与非线性处理两大类,具体有比例运算、加/减运算、积分/微分运算、指数/对数运算等。

对于实际运放电路,由于有限的增益、输入电阻和共模抑制比的影响,实际运放的虚短与虚断特性并不能完全满足,存在一定的偏差,此外,实际运放还受到失调电压等因素的影响,综合考虑以上非理想特性的影响后,实际运放所实现的各种信号处理电路必然存在一定程度的误差。

知识点 2: 理想运放运算电路

比例运算是基本的线性运算,比例运算电路也是最基本的运算电路形式,结构上可分为反相比比例运算电路和同相比比例运算电路。在此基础上可扩展、演变成其他形式的线性或非线性运算电路,如加减电路、微分积分电路、对数指数电路等。微分积分电路的主要原理是利用电容两端的电压与流过电容的电流之间存在的积分关系,而对数指数运算电路是利用半导体二极管的电流与电压之间存在的指数关系。

理想运放构成的信号运算电路是重点考核内容,如前所述,只要充分利用理想运放的“虚短”和“虚断”特性,任何问题都可以很方便地获得求解。

设 R_f 为反相比比例运算电路与同相比比例运算电路的反馈电阻,则其闭环增益分别为:

$$A_{vf} = \frac{V_o}{V_i} = -\frac{R_f}{R_i}; \quad A_{vf} = 1 + \frac{R_f}{R_i}$$

在相同的电阻比例关系下,反相比比例运算的反馈量比同相比比例电路大,因此闭环增益数值相对较小,同时,反相比比例电路的 V_N 和 V_P 设定在 GND 电位,共模信号最小,总体上看,反相比比例运算比同相比比例运算电路性能优越。

增加输入信号数量,利用反相和同相比比例电路结构构成的加权加法电路为:

$$V_o = -\left(\frac{R_f}{R_1}V_{i1} + \frac{R_f}{R_2}V_{i2} + \frac{R_f}{R_3}V_{i3}\right); \quad V_o = \left(1 + \frac{R_f}{R_1}\right)\left(\frac{R_p}{R_1}V_{i1} + \frac{R_p}{R_2}V_{i2} + \frac{R_p}{R_3}V_{i3}\right)$$

调节各电阻的比例关系，可得到一般意义上的加法电路。

利用反相比例电路与加法电路的组合，即两个运放电路，可方便地实现减法电路。若输入采用差分结构，则仅需一个运放即可实现减法电路。其输出分别为：

$$V_o = \frac{R_{f1}R_{f2}}{R_1R_3}V_{i1} - \frac{R_{f2}}{R_2}V_{i2}; \quad V_o = \left(1 + \frac{R_f}{R_1}\right)\frac{R_2}{R_2 + R_3}V_{i2} - \frac{R_f}{R_1}V_{i1}$$

同样，分别通过调节电阻比例关系，实现一般意义上的信号减法运算。

利用电容上电压为充放电电流的积分关系，可实现积分运算。在积分运算中，由于输出取的是电容电压，因此积分电容必须位于反馈支路上，反相输入端的电阻定义电流，由此得到的积分电压输出为：

$$V_o = -\frac{1}{C}\int_0^t i_c dt = -\frac{1}{C}\int_0^t \frac{V_i}{R} dt = V_o(0) - \frac{1}{RC}\int_0^t V_i dt$$

交换电阻 R 与电容 C 的位置，输出取电阻上压降，等效于取电阻及电容上的电流，而电容电流与电压为微分关系，从而实现微分电路，微分与积分互为逆运算，有：

$$V_o = -i_R R = -i_C R = -RC \frac{dV_i}{dt}$$

同理，利用二极管 I-V 特性指数/对数关系，可实现指数/对数运算。输入取电流量，二极管位于输入端，电阻位于反馈支路，为指数运算；否则，如输出取电压量，电阻位于输入端，而二极管位于反馈支路，为对数运算。两种运算的输出分别为：

$$V_o = -i_R R = -RI_s \exp\left(\frac{V_i}{V_T}\right); \quad V_o = -V_D = -V_T \ln \frac{V_i}{I_s R}$$

知识点 3：信号的频域处理——滤波器

滤波器是一种能够滤除不需要频率信号分量、保留所需频率信号分量输出的器件。按滤除频率信号分量范围可分：低通、高通、带通、带阻四种主要类型。无源滤波器中因不含有源器件，因此增益低，频率选择性差。有源滤波电路可克服此不足，有源滤波电路中除了必需的由 R 、 C 、 L 等元件组成的无源网络外，还包含放大管或运算放大器等增益元件，因此有源滤波电路的增益性能显著提高。

如滤波电路中仅含有一个 RC 环节，为一阶滤波器，有两个 RC 环节则为二阶滤波器，高阶滤波电路可由一阶、二阶级联而成，高阶滤波器在频率选择特性上要明显优于低阶滤波器。

二阶有源滤波器是最常用的滤波电路，在频率选择、信号增益方面可满足一般应用场合，而且电路实现的难度和规模适中。

二阶低通 LPF、高通 HPF、带通 BPF、带阻 BSF 四类有源滤波器的传递函数为：

$$A_{\text{LPF}}(s) = \frac{A_0 \omega_n^2}{s^2 + (\omega_n/Q)s + \omega_n^2}; \quad A_{\text{HPF}}(s) = \frac{A_0 s^2}{s^2 + (\omega_n/Q)s + \omega_n^2}$$

$$A_{\text{BPF}}(s) = \frac{A_0 (\omega_n/Q)s}{s^2 + (\omega_n/Q)s + \omega_n^2}; \quad A_{\text{BSF}}(s) = \frac{A_0 (s^2 + \omega_n^2)}{s^2 + (\omega_n/Q)s + \omega_n^2}$$

传递函数的分母相同, 仅分子不同, 因此频率的选择性质主要由分子决定。分子仅含常数项的, 为低通; 仅含 s^2 项的, 为高通; 仅含 s 项的, 为带通; 不含 s 项的, 则为带阻。而滤波器电路的性能即频率选择特性, 则取决于分母中 Q 、 ω_0 、 A_0 三个主要参数, 其中 A_0 为电路增益, ω_n 为中心或转折频率, Q 为电路的品质因素。由它们决定了频率特性曲线的形状。巴特沃兹型、切比雪夫型、贝济埃型是三种常用的滤波电路。

知识点 4: 有源滤波器的电路结构

采用高阶 RC 环路与一个运放, 可构成一阶以上的高阶滤波器, 此结构因参数联系紧密, 耦合紧密, 分析和设计均有一定难度。在二阶有源滤波电路实现方案中, 如采用一个运放, 即阶数比运放个数多, 则相互耦合作用使参数设计变得复杂。可采用状态设计法解决此问题, 即一个一阶 RC 网络和一个运放仅构成一个一阶 RC 有源滤波环节, 多个类似的一阶 RC 滤波环节的级联, 可构成高阶有源滤波器。因此, 二阶滤波需要两个放大器, 两者数量相同, 如此使参数整合方便。显然, 状态法以增加硬件规模为代价, 获得设计灵活性的改善与提高。

知识点 5: 模拟乘法器

模拟乘法器是一类有代表性的信号运算或变换电路, 可实现线性或非线性等多种运算处理功能, 可广泛用于信号的频率变换电路中, 也可用于各种特殊控制信号的生成。

模拟乘法器采用变跨导的基本原理, x 信号为差分输入, y 信号控制差分输入级的尾电流源的大小, 即控制增益级跨导的高低。同时为实现四象限模拟乘法运算, 需要保证 x 和 y 信号无论为正或负, 电路都能正常工作, 因此输入级为互补双差分的 Gilbert 输入结构。

CE 增益输出电压受其跨导控制的关系为:

$$V_o = -g_m R_L V_x = -\frac{I_c}{V_T} R_L V_x$$

若偏置电流受 V_y 信号线性控制, 则输出 V_o 中即包含 $V_y V_x$ 信号, 若 V_y 采用差分控制, 即 V_y 和 V_x 都在二象限有效, 则乘法器可实现在象限内运算。

由基本差分对的 V-I 特性, 得到的 V_o 输出为:

$$V_o = R_L I_{EE} \tanh\left(\frac{V_x}{2V_T}\right) \left(\frac{V_y}{2V_T}\right)$$

若 $V_x \ll 2V_T$, $V_y \ll 2V_T$, 有 $th(V_x/2V_T) \approx V_x/2V_T$, $th(V_y/2V_T) \approx V_y/2V_T$, 则可实现模拟乘法电路为:

$$V_o = \frac{R_C I_{EE}}{4V_T^2} V_x V_y = k V_x V_y$$

模拟乘法器是考核的常见内容之一。应熟悉模拟乘法器传输特性的推导。在实现模拟乘法运算中, 应注意信号 V_x 和 V_y 的线性范围, 即有效动态范围的大小, 这一点与基本差分对传输特性的分析很类似。

利用乘法电路, 可以实现平方、立方、除法、开平方根等与乘法运算相关联的运算。

知识点 6: 锁相环——PLL (Phase Locked Loop)

BJT 集成和 CMOS 集成锁相环电路基本结构类同, 都包括鉴相器、环路滤波器和压控振荡器三个主要部分。它们都具有良好的相位跟踪锁定特性, 可应用于调制与解调、频率综合、信号检测等多个方面。

PLL 是近年来才出现在教材中的教学内容, 目前进行考核的几率较低。

全真试题解析

【真题 1】 北京大学 2000 年

|| 命题 10 分 ||

已知图 6-1 中 A 为理想运放, 开环增益 $A=10^4$, $R=10k\Omega$, $R_L=10k\Omega$, 要求推导 a、b 两点间等效阻抗的公式, 并计算出数值。

分析:

因 b 点接地, a 与 b 间的等效电阻为 a 到地 (GND) 之间的电阻, 根据电阻定义进行求解。

解答:

由于 A 为理想运放, 输入 a 被钳位在 GND, 且 V_o 为 0, 否则电流不连续, 因此输入阻抗为 0。

点评与拓展:

如图 6-2 所示, 根据其等效电路图, 可以用另一种思路来看问题, a、b 虚短, 同时连到 GND, 就相当于两端短接, 再连到 GND, 由此 a、b 短路, 电阻为 0。这样解题更加直接明了。

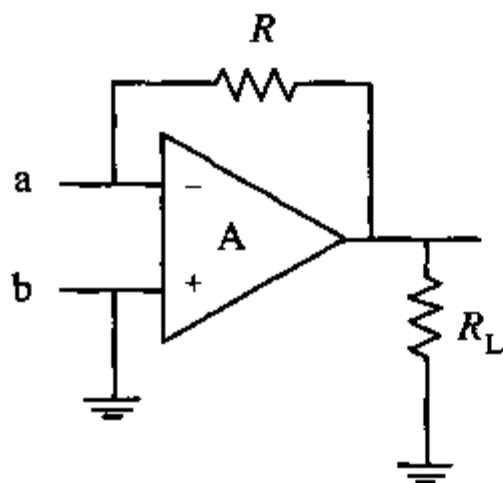


图 6-1

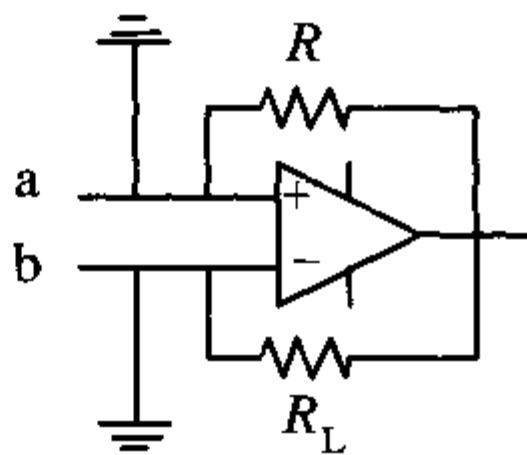


图 6-2

【真题2】 东南大学 2003 年

// 本题 20 分 //

电路如图 6-3 (a) 和 (b) 所示, 设运放均为理想器件。分别写出输出电压与输入电压的函数关系。(设电容的初始电压为 0)

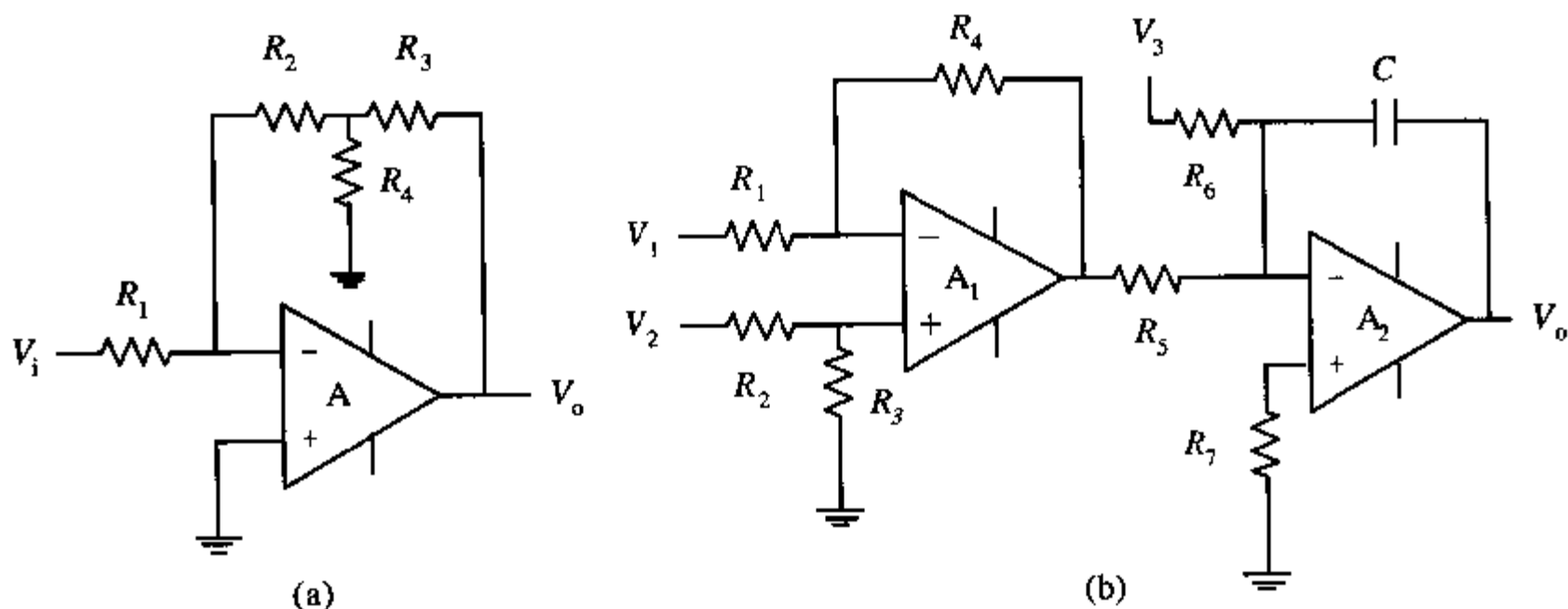


图 6-3

分析:

这是一个利用理想运放特性进行传输特性分析的简单题目, 按基本规则列出支路电流和电压方程, 并经过简单的简化运算, 即可获解。与该题 (a) 相同的考题见北大 2002 年第四题 (10 分)。

解答:

(a) 设 R_4 上电压为 V_4 , 理想运放有 $V_+ = V_- = 0$, 则进一步由运放虚断特性, 有

$$\frac{V_i - 0}{R_1} = \frac{0 - V_4}{R_2} = \frac{V_4}{R_4} + \frac{V_4 - V_o}{R_3}, \quad \frac{V_o}{V_i} = -\left(\frac{R_2 + R_3}{R_1} + \frac{R_2 R_2}{R_1 R_4}\right)$$

(b) 设 A_1 输出电压为 V_{o1} , A_1 实现 V_1 与 V_2 的差, 再与 V_3 相减后输入 A_2 , 经过电容积分后输出。同样根据理想运放的性质, 容易得到:

$$V_{+A_1} = \frac{R_3}{R_2 + R_3} V_2, \quad \frac{V_1 - V_{-A_1}}{R_1} = \frac{V_{-A_1} - V_{o1}}{R_4}, \quad V_{+A_1} = V_{-A_1}$$

由以上三式解得:
$$V_{o1} = -\frac{R_4}{R_1} V_1 + \frac{R_3}{R_1} \cdot \frac{R_1 + R_4}{R_2 + R_3} V_2$$

对于理想运放 A_2 , 同样有 $V_{+A_2} = V_{-A_2} = 0$, 因此有:

$$\frac{V_3 - 0}{R_6} + \frac{V_{o1} - 0}{R_6} = \frac{0 - V_o}{(1/sC)} \Rightarrow V_o = -\frac{1}{sC} \left(\frac{V_3}{R_6} - \frac{R_4 V_1}{R_1 R_2} + \frac{R_2}{R_1 R_5} \frac{R_1 + R_4}{R_2 + R_3} V_2 \right)$$

考虑到初始静态条件 $V_o(t=0)=0$, 则:

$$V_o(t) = -\frac{1}{C} \int_0^t \left(\frac{V_3}{R_6} - \frac{R_4 V_1}{R_1 R_5} + \frac{R_3}{R_1 R_3} \frac{R_1 + R_4}{R_2 + R_3} V_2 \right) dt$$

点评与拓展:

此类试题只需熟练应用理想运放虚断和虚短特性,由支路电流方程便可得到信号输入输出间的传输关系。需对基本的运算电路结构和相应结果熟悉,注意同相输入与反相输入之间对输出结果的差异,并可将电路中某些电阻开路或短路退化成为已知的熟悉的结果,可初步判断所推导模型的正确与否。在本题(a)中,如电阻 R_4 开路,则输出就是典型的反相比例放大关系。

【真题3】 复旦大学 2000 年

// 本题 8 分 //

如图 6-4 所示电路中的 A_1 、 A_2 、 A_3 和 A_4 为理想运算放大器,请写出 V_A 、 V_B 、 V_C 和 V_D 的表达式。

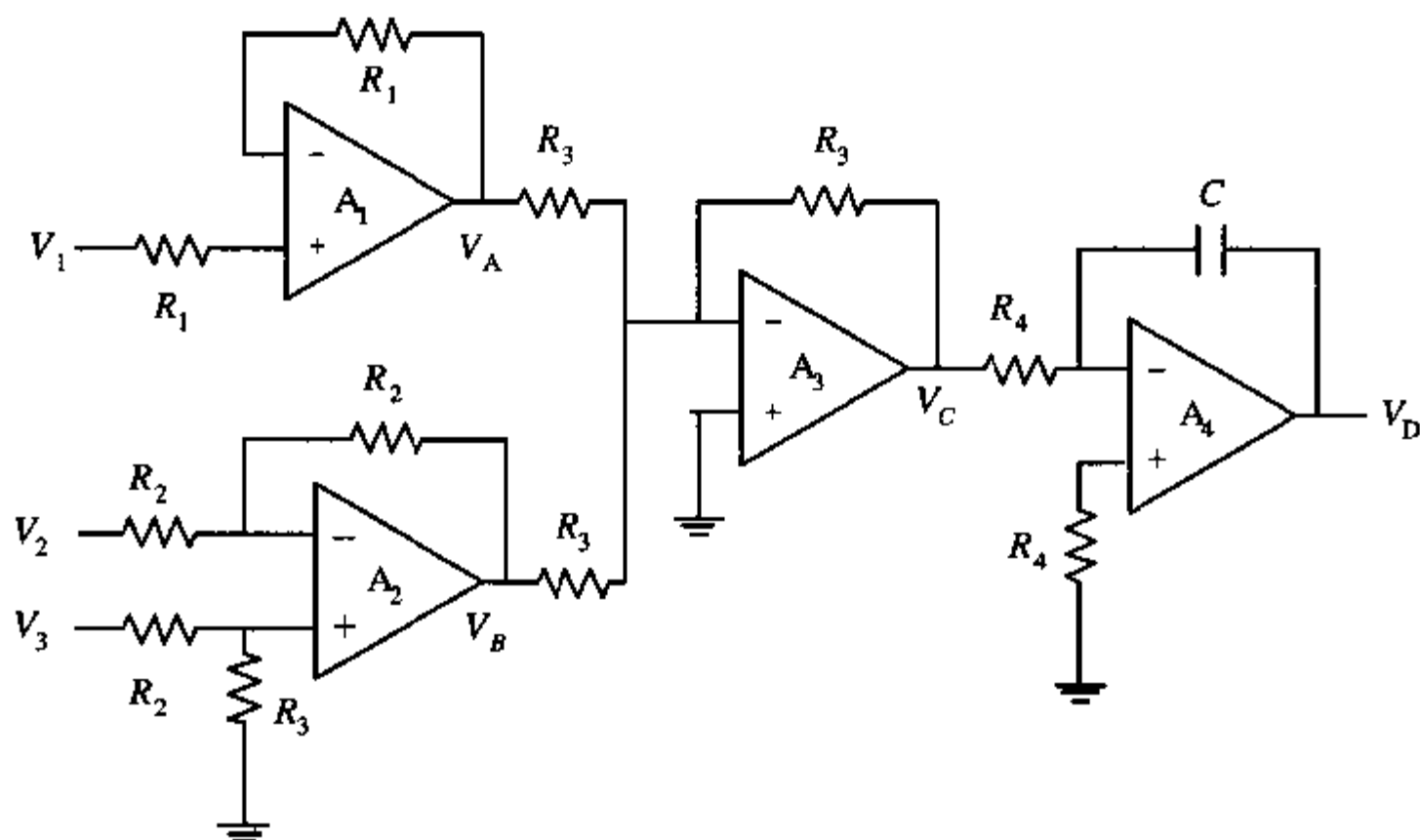


图 6-4

分析:

A_1 、 A_2 、 A_3 和电阻组成了放大电路,只需要根据运放的特点,分析各结点电压电流关系,而 A_4 组成了一个积分电路。

解答:

根据运放特点,得到 $V_{-A_1} = V_{+A_1} = V_1$, $V_{-A_2} = V_{+A_2}$, $V_{-A_3} = V_{+A_3} = 0$, $V_{-A_4} = V_{+A_4} = 0$

由通路 $V_{-A_1} \rightarrow R_1 \rightarrow V_A$, 没有电流存在,得到 $V_A = V_1$ 。

由通路 $V_3 \rightarrow R_2 \rightarrow V_{+A_2} \rightarrow R_3 \rightarrow \text{GND}$, 得到 $V_{+A_2} = \frac{R_3}{R_2 + R_3} V_3$

由通路 $V_2 \rightarrow R_2 \rightarrow V_{-A_2} \rightarrow R_2 \rightarrow V_B$, 有:

$$\frac{V_2 - V_{-A_2}}{R_2} = \frac{V_{-A_2} - V_B}{R_2} \Rightarrow V_B = 2V_{+A_2} - V_2 = \frac{2R_3}{R_2 + R_3} V_3 - V_2$$

运放 A_1 、 A_2 输出电流关系得到, $I = \frac{V_A}{R_2} + \frac{V_B}{R_3}$, 由通路 $V_{-A_3} \rightarrow R_3 \rightarrow V_C$:

得到
$$\frac{0 - V_C}{R_2} = I \Rightarrow V_C = -(V_A + V_B) = -(V_1 + \frac{2R_2}{R_3 + R_2} V_3 - V_2)$$

由 A_4 的积分电路, 得到
$$V_D = -\frac{1}{R_4 C} \int V_C d\tau = \frac{1}{R_4 C} \int (V_1 + \frac{2R_3}{R_2 + R_2} V_3 - V_2) d\tau$$

点评与拓展:

本题电路比较复杂, 三个放大电路和一个积分电路。如果读者对电路结构很熟悉的话, 可以直接写出各级输入输出电压关系, 避免了文中复杂的推导, 快速求解。不过如果不熟悉或是没有把握的话, 按部就班地推导也是比较容易的, 只要始终掌握运放的工作特点即可。

同样的题型参见西安电子科技大学 2002 年试题。

【真题 4】 清华大学 2001 年

// 本题 10 分 //

电路如图 6-5 所示, 设 $A_1 \sim A_4$ 均为理想运放。试说明 A_4 引入的反馈 (从 A_3 输出到 A_3 的同相输入端) 极性。推导 $V_o = f(V_{i1}, V_{i2})$ 的表达式, 并说明该电路的功能。

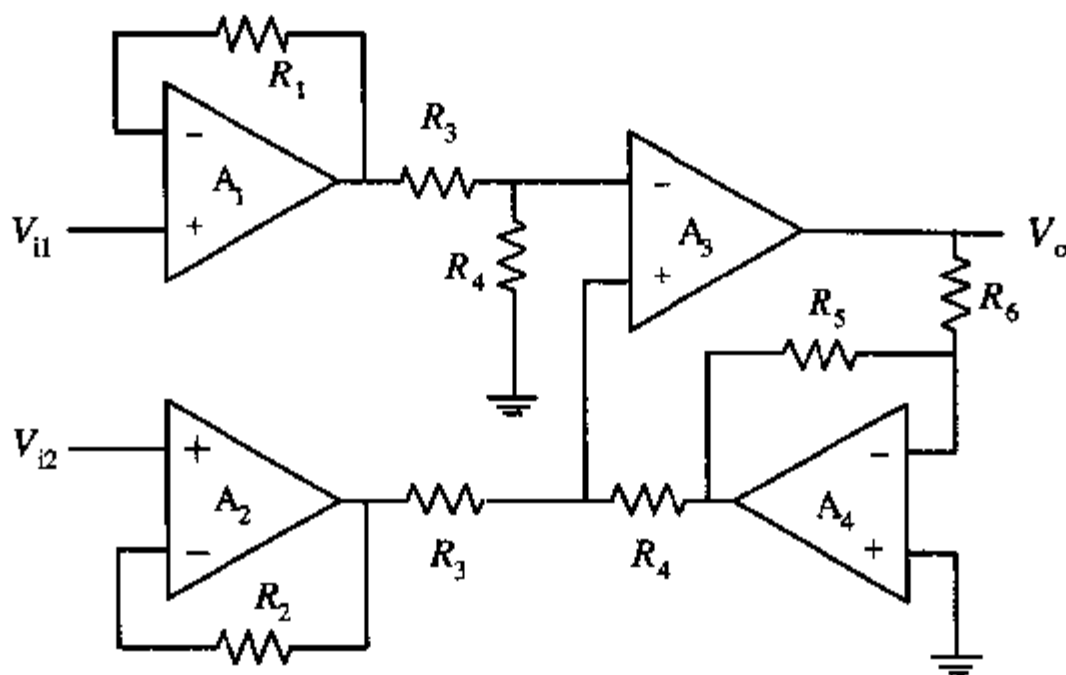


图 6-5

分析:

放大电路由运放 A_1 、 A_2 、 A_3 组成, 而 A_4 组成反馈级。根据理想运放的特点即可解题。

解答:

1. 从电路中可以看出, 输出电压经过采样电阻分压后输入 A_4 的反相端, 然后再输出至

A_3 的同相端，因此是负反馈，主要作用是用于稳定输出的作用。

2. 由运放特点：

$$V_{+A_1} = V_{-A_1} = V_{i1}, \quad V_{+A_2} = V_{-A_2} = V_{i2}, \quad V_{+A_3} = V_{-A_3}, \quad V_{+A_4} = V_{-A_4} = 0$$

再由电路连接，得到 $V_{oA_1} = V_{i1}, V_{oA_2} = V_{i2}$ ，

由通路： $V_{oA_1} \rightarrow R_3 \rightarrow V_{-A_3} \rightarrow R_4 \rightarrow \text{GND}$ ，得到 $V_{-A_3} = \frac{R_4}{R_3 + R_4} V_{i1}$

由通路 $V_o \rightarrow R_6 \rightarrow V_{-A_4} \rightarrow R_5 \rightarrow V_{oA_4}$ ，得到 $\frac{V_o}{R_6} = \frac{0 - V_{oA_4}}{R_6} \Rightarrow V_{oA_4} = -\frac{R_3}{R_6} V_o$

由通路 $V_{oA_4} \rightarrow R_4 \rightarrow V_{+A_3} \rightarrow R_3 \rightarrow V_{oA_2}$ ，得到 $\frac{V_{oA_4} - V_{+A_3}}{R_4} = \frac{V_{+A_3} - V_{oA_2}}{R_3}$

化简求得： $V_o = \frac{R_4 R_6}{R_3 R_3} (V_{i2} - V_{i1})$

点评与拓展：

本题相对于一般运放题目复杂一些，因为存在反馈回路，但总的解题思路还是不变的，依然是利用运放的工作特点和电压电流关系，将输入输出电压联系起来，做题时需要注意电流的方向。类似的考题还有武汉大学 2002 年考题。

【真题 5】 浙江大学 2002 年

// 本题 10 分 //

在图 6-6 (a) 所示的电路中，假设集成运放满足理想化条件，求输入电容 C_1 与 C 之间的关系；在图 6-6 (b) 所示的电路中，设集成运放是理想的，求电路的输出电压值。

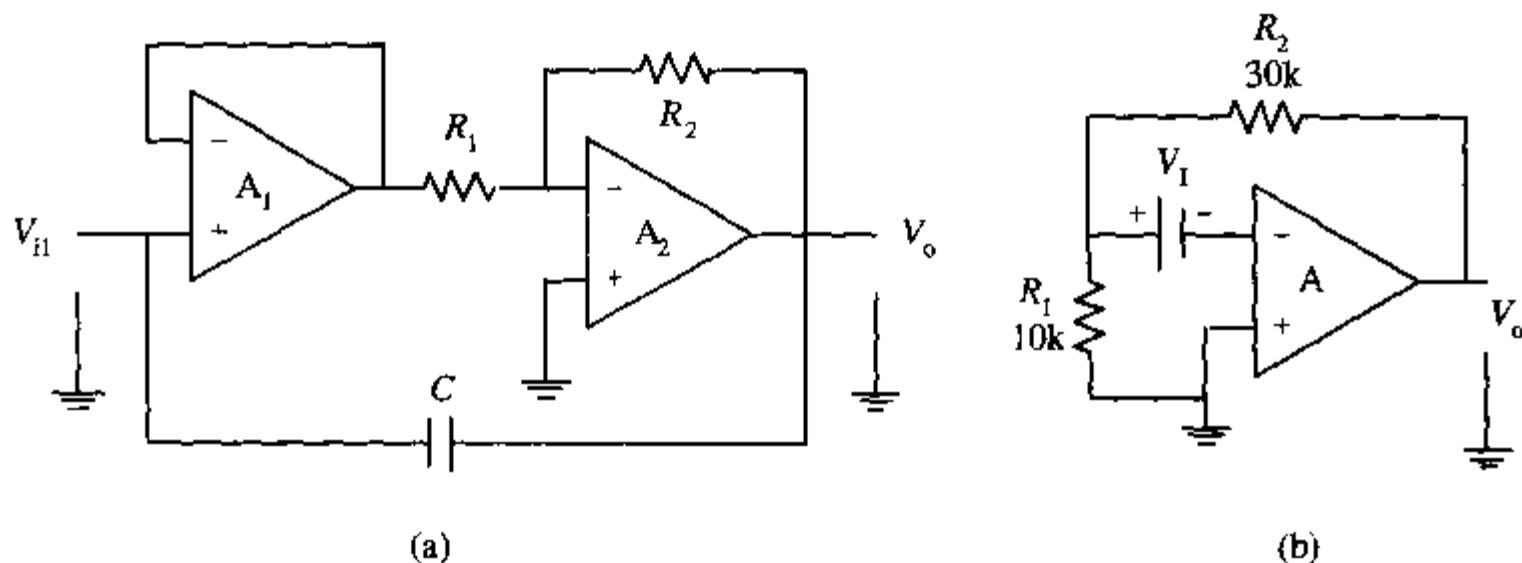


图 6-6

分析：

由图 6-6 (a) 可以看出是电容放大的密勒效应的应用电路，与一般结构不同的是，其中增益使用了两级运放。因此，根据运放的特点求出增益，然后利用输入阻抗定义求得输入电容

和原始电容的关系。图 6-6 (b) 的解题思路与普通运放的放大电路类似。

解答:

1. 由运放特点, 得到 $V_{+A_1} = V_{-A_1} = V_{oA_1} = V_{i1}$, $V_{+A_2} = V_{-A_2} = 0$, 由通路

$$V_{oA_1} \rightarrow R_1 \rightarrow V_{-A_2} \rightarrow R_2 \rightarrow V_o, \text{ 得到 } \frac{V_{i1} - 0}{R_1} = \frac{0 - V_o}{R_2} \Rightarrow A_v = \frac{V_o}{V_{i1}} = -\frac{R_2}{R_1}$$

现在考虑电容两端的电压电流关系:

$$i = \frac{V_o - V_{i1}}{1/j\omega C} = (A_v \cdot V_{i1} - V_{i1}) \cdot j\omega C = V_{i1}(1 + A_v) \cdot j\omega C$$

所以等效阻抗为 $Z = V_{i1}/i = (1 + A_v) \cdot j\omega C$, 输入电容 $C_i = (1 + A_v)C$

2. 同样 $V_- = V_+ = 0$, 由通路 $V_o \rightarrow R_2 \rightarrow V_1 \rightarrow R_1 \rightarrow \text{GND}$, 得到

$$\frac{V_o - V_1}{R_2} = \frac{V_1}{R_1} \Rightarrow V_o = \frac{R_1 + R_2}{R_1} V_1 = 4V_1$$

点评与拓展:

本题 (a) 是关于电容放大的密勒效应的一个例子, 解题前如果能认识到这一点, 对解题大有帮助, 而 (b) 只是对简单运放电路基本点的考核。

【真题 6】 武汉大学 2020 年

// 本题 12 分 //

由运算放大器组成的晶体管 β 测量电路如图 6-7 所示。假设运放具有理想特性, 晶体管的 $V_{BE} = 0.7\text{V}$ 。

1. 求出晶体管 C_{be} 各极的电位值 (对地);
2. 若电压表读数为 200mV , 求被测晶体管的 β 值。

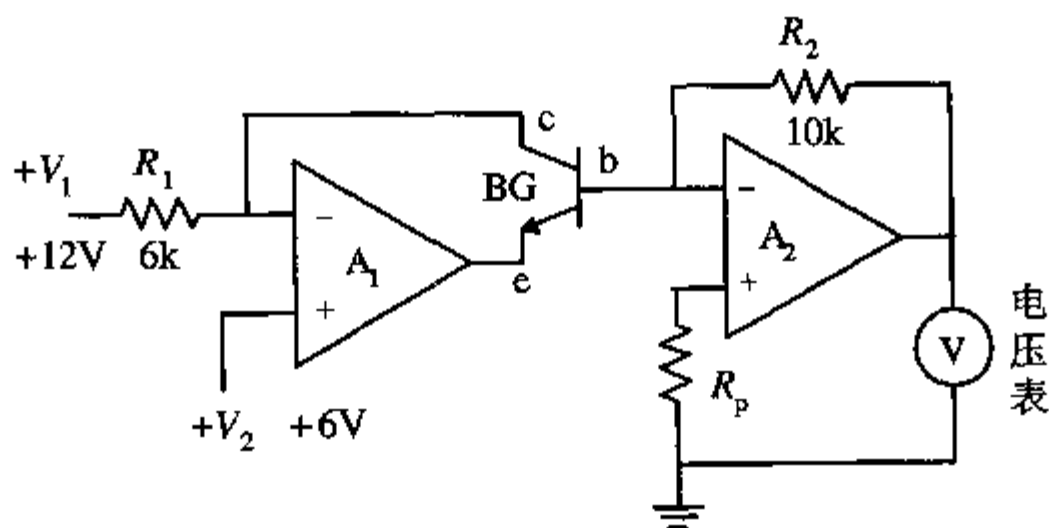


图 6-7

分析:

基本的解题思路不变, 利用运放工作的特点, 求出晶体管各结点的电压电流值。

解答：

1. 由理想运放，得到 $V_{-A_1} = V_{+A_1} = V_2 = 6V$ ， $V_{+A_2} = V_{-A_2} = 0$ ，因此

$$V_c = V_{-A_1} = 6V, V_b = V_{-A_2} = 0, V_e = V_b - V_{BE} = -0.7V$$

2. 由电路可以得到： $I_b = \frac{V_{oA2}}{R_2} = \frac{200mV}{10k}$ ， $I_c = \frac{V_1 - V_{-A_1}}{R_1} = \frac{12V - 6V}{6k}$ ，则

$$\beta = \frac{I_c}{I_b} = \frac{6V}{6k} \cdot \frac{10k}{200mV} = 50$$

点评与拓展：

本题是康华光《电子技术基础（模拟部分）》一书的习题 8.1.6。电路结构比较特殊，但解题思路还是不变，只要抓住理想运放的特点，顺水推舟就能得出答案。

【真题 7】 上海交通大学 2002 年

（本题 10 分）

电路如图 6-8 所示，各运放均为理想运放，试写出 V_o 与晶体管 β 的关系式 $V_o = f(\beta)$ 。设电源电压和各电阻均为已知。

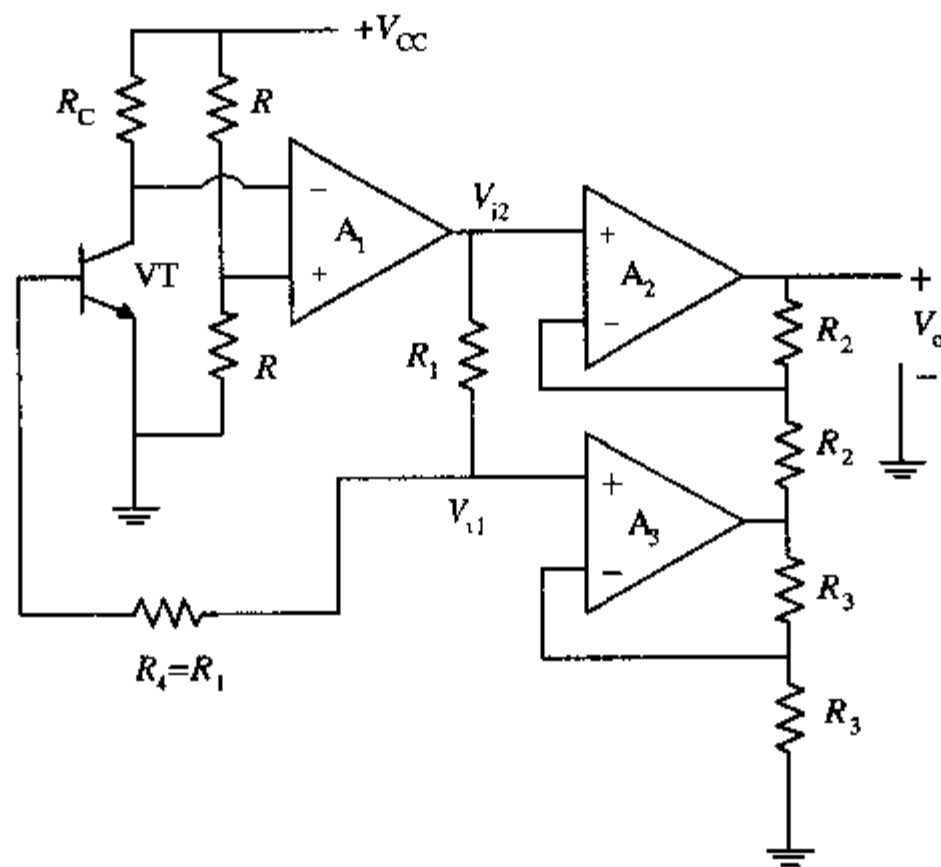


图 6-8

分析：

本题是由运放组成的放大电路，基本解题思路与其他运放电路类似，利用理想运放的特点，求出各结点的电压电流关系，自然就会将输出电压和晶体管增益倍数联系起来了。

解答：

从 A_1 切入，有 $V_{+A_1} = V_{-A_1} = \frac{V_{CC}}{2}$ ，

考察晶体管 VT, 得到: $I_c = \frac{V_{CC} - V_{A_1}}{R_c} = \frac{V_{CC}}{2R_c}$, $V_b = V_{BEQ}$,

$$\text{则 } I_b = \frac{I_c}{\beta} = \frac{V_{CC}}{2\beta R_c}$$

由通路: $V_{i2} \rightarrow R_1 \rightarrow V_{i1} \rightarrow R_4 \rightarrow V_b$, 得 $\frac{V_{i2} - V_{i1}}{R_1} = \frac{V_{i1} - V_b}{R_4} = I_b$

解得: $V_{i1} = I_b R_1 + V_b$, $V_{i2} = 2I_b R_1 + V_b$,

再由通路得到:

$$V_o \rightarrow R_2 \rightarrow V_{A_2} \rightarrow R_2 \rightarrow V_{oA_3} \rightarrow R_3 \rightarrow V_{A_3} \rightarrow R_3 \rightarrow \text{GND}$$

$$\frac{V_o - V_{A_2}}{R_2} = \frac{V_{A_2} - V_{oA_3}}{R_3}; \quad \frac{V_{oA_3} - V_{A_3}}{R_2} = \frac{V_{A_3}}{R_3}$$

由 $V_{A_2} = V_{+A_2} = V_{i2}$, $V_{A_3} = V_{+A_3} = V_{i1}$, 化简最后得到 $V_o = 2I_b R_1 = \frac{V_{CC} R_1}{\beta R_c}$ 。

点评与拓展:

该题考察对理想运放的运用, 使用其工作时电流电压的特点即可解题。在解题中必须注意输出端电流电压的关系, 从输出电压到地并不是所有的电阻都是串联, 其中有些电阻中流过的电流并不相同, 需要仔细考察。

【真题 8】 西安电子科技大学 2002 年

// 本题 10 分 //

集成运放组成的一种模拟电感电路如图 6-9 所示。

1. 试求输入阻抗 $Z_i(j)$ 的表达式;
2. 若 $\omega R_3 C \gg 1$, $\omega R_1 C \ll 1$, 这个电路输入端的模拟电感量为多少?

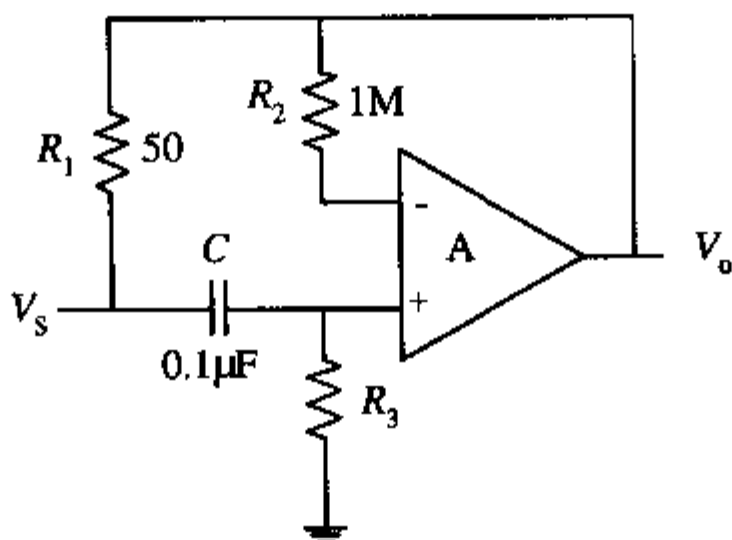


图 6-9

分析：

问题 1 只需要求出输入电流，然后根据输入阻抗的定义，即可求得输入阻抗。而输入电流分为两部分，一部分是流过电容的，还有一部分是经过电阻的，只要分别求出该两股电流，则问题解决。问题 2 是在问题 1 的结果上对其做一些近似简化而得到的。

解答：

$$1. \text{ 由通路 } V_s \rightarrow C \rightarrow V_+ \rightarrow R_3 \rightarrow \text{GND}, \text{ 得到 } \frac{V_s - V_+}{1/j\omega C} = \frac{V_+}{R_3} \Rightarrow V_+ = \frac{R_3}{1/j\omega C + R_3}$$

由理想运放 $V_+ = V_-$ ，所以输入电流为

$$I_s = \frac{V_s - V_-}{R_1} + \frac{V_+}{R_3} = V_s \left(\frac{1}{R_1} - \frac{R_3}{R_1(R_3 + 1/j\omega C)} + \frac{1}{R_3 + 1/j\omega C} \right)$$

输入阻抗为

$$Z_i(j) = \frac{V_s}{I_s} = \frac{1}{\frac{1}{R_1} - \frac{R_3}{R_1(R_3 + 1/j\omega C)} + \frac{1}{R_3 + 1/j\omega C}}$$

2. 对上面的输入阻抗表达式进行化简，可得：

$$Z_i(j) = R_1 \frac{1 + j\omega R_3 C}{1 + j\omega R_1 C} = R_1 \frac{1 + sR_3 C}{1 + sR_1 C}$$

根据题目中的条件 $\omega R_3 C \gg 1$ ， $\omega R_1 C \ll 1$ ， $Z_i(s) \approx sR_1 R_3 C$

则模拟电感量为 $R_1 R_3 C$ 。

【真题 9】 西北工业大学 2002 年

（本题 10 分）

试说明如图 6-10 所示的电路是何种电路，并写出其传递函数，题中均为理想运放。

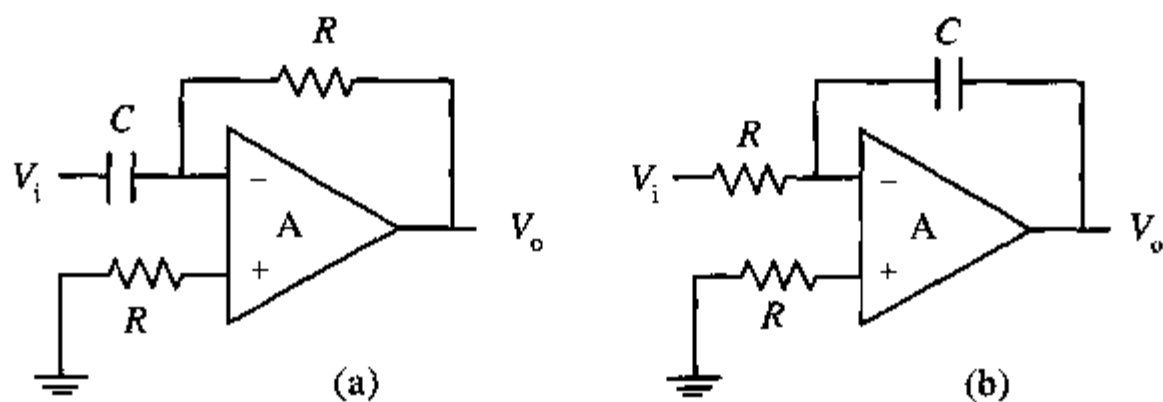


图 6-10

分析：

图 6-10 中两个电路都是基本的运放单元电路，由于存在电容，必然为积分或微分电路，

熟悉运放结构可以直接判断其功能，再根据运放的特点即能求出其传递函数。

解答：

图 6-10 (a) 是基本微分运算电路，由理想运放，得到 $V_+ = V_- = 0$ 。

由通路 $V_i \rightarrow C \rightarrow V_- \rightarrow R \rightarrow V_o$ ，得到 $\frac{V_i}{1/sC} = \frac{0 - V_o}{R} \Rightarrow \frac{V_o}{V_i} = -sRC$

图 6-10 (b) 是积分运算电路，同样由 $V_+ = V_- = 0$ ，

并由通路 $V_i \rightarrow R \rightarrow V_- \rightarrow C \rightarrow V_o$ ，

得到 $\frac{V_i}{R} = \frac{0 - V_o}{1/sC} \Rightarrow \frac{V_o}{V_i} = -\frac{1}{sRC}$

点评与拓展：

本题考察了运放组成的两个基本微分积分单元，结构较简单，难度不大。

【真题 10】 中国科技大学 2002 年

// 本题 15 分 //

由运放 A_1 、 A_2 、 A_3 组成的反馈放大电路如图 6-11 所示。试判断电路中存在何种反馈组态，并导出其闭环电压增益 A_{vf} 的表达式。（设运放是理想的）

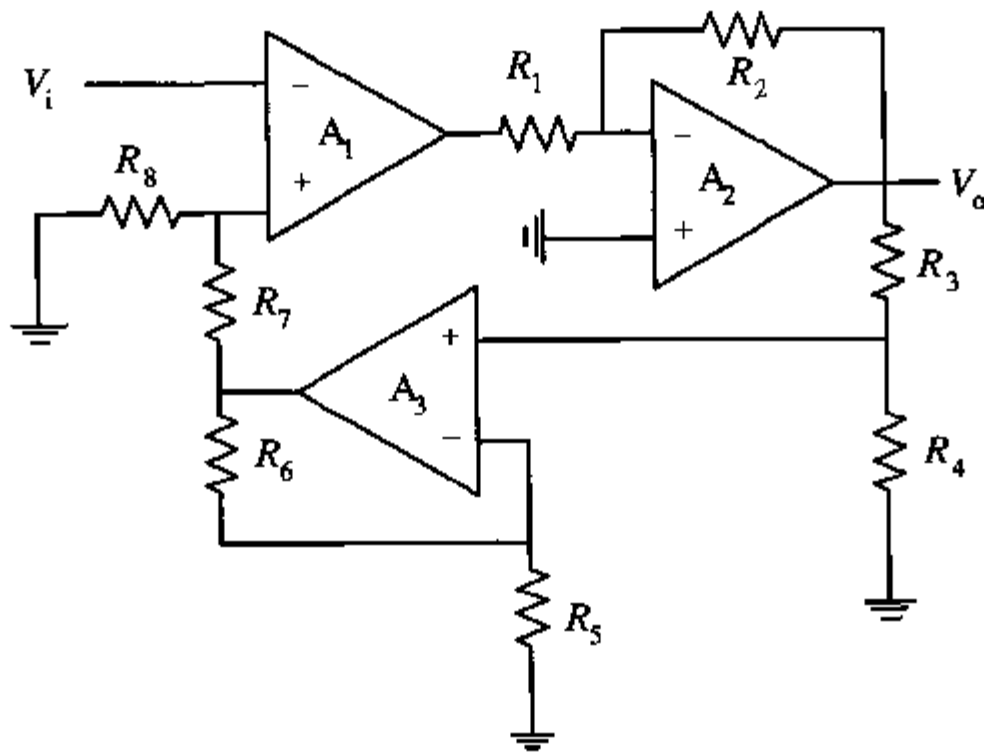


图 6-11

分析：

本电路是运放组成的放大电路，输出端存在反馈，需仔细分析。首先判定其性质，观察电路输入信号 V_i 若增加，则输出信号 V_o 也增加，在 A_1 处的反馈信号也增加，因此 A_1 两端信号差值减小，反映到输出端，输出信号减小，因此是负反馈，有利于电路的稳定。性质判定后，具体计算仍旧使用理想运放的特点。

解答：

由理想运放特性得到： $V_{-A_1} = V_{+A_1} = V_i$ ， $V_{-A_2} = V_{+A_2} = 0$ ， $V_{-A_3} = V_{+A_3}$ ，

由通路 $V_{oA_3} \rightarrow R_7 \rightarrow V_{+A_1} \rightarrow R_8 \rightarrow \text{GND}$ ，

$$\text{得到 } \frac{V_{oA_3} - V_i}{R_7} = \frac{V_i}{R_8} \Rightarrow V_{oA_3} = \frac{R_7 + R_8}{R_8} V_i$$

由通路： $\text{GND} \rightarrow R_5 \rightarrow V_{-A_3} \rightarrow R_6 \rightarrow V_{oA_3}$ ，

$$\text{得到 } \frac{0 - V_{-A_3}}{R_6} = \frac{V_{-A_3} - V_{oA_3}}{R_5} \Rightarrow V_{-A_3} = \frac{R_5}{R_5 + R_6} V_{oA_3}$$

再由通路： $V_o \rightarrow R_3 \rightarrow V_{+A_3} \rightarrow R_4 \rightarrow \text{GND}$ ，得到 $V_{+A_3} = \frac{R_4}{R_3 + R_4} V_o$

$$\text{由以上关系，整理后可得到 } A_{vf} = \frac{V_o}{V_i} = \frac{R_8 + R_4}{R_4} \cdot \frac{R_5}{R_5 + R_6} \cdot \frac{R_7 + R_8}{R_8}$$

点评与拓展：

本题电路结构比较复杂，有反馈支路的存在，增加了解题的难度。不过只需要运用理想运放的特点，分清各支路的电流关系后再列出电路的电压电流关系，就能解出答案。

【真题 11】 北京航空航天大学 2002 年

（本题 10 分）

理想运放构成的电路如图 6-12 所示，写出放大倍数 $A = V_o/V_i$ 的表达式。

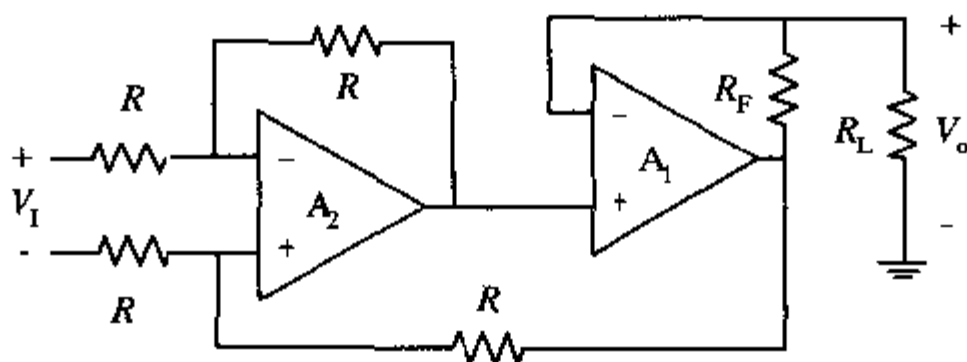


图 6-12

分析：

由两级运放基本电路。

解答：

设定运放输出端的电压为 V_{A_1} 。

由通路 $V_{A_1} \rightarrow R \rightarrow V_{+A_2} \rightarrow R \rightarrow \text{GND}$ ，可得： $V_{+A_2} = \frac{V_{A_1}}{2} = V_{-A_2}$ 。

由通路 $V_1 \rightarrow R \rightarrow V_{-A_2} \rightarrow R \rightarrow V_{+A_1}$,

得到: $V_{+A_1} = 2V_{-A_2} - V_1 = V_{A_2} - V_1 = V_{-A_1}$

再由通路 $V_{A_1} \rightarrow R_F \rightarrow V_o \rightarrow \text{GND}$,

列出电压电流方程: $\frac{V_{A_1} - V_{-A_1}}{R_F} = \frac{V_o}{R_L}$ 。

解得: $\frac{V_o}{V_1} = \frac{R_F}{R_L}$

点评与拓展:

本题的解题关键在于找到电路中的着手点, 这里的解法是从运放 A_1 的输出端开始, 设定一个电压参数, 然后根据理想运放的特点, 求得各输入输出结点的电压, 最后在输出端列出电压电流关系式, 将设定参数抵消, 求出输入输出电压的关系。解题的入口也可以选取其他结点, 如运放 A_2 的输出, 留给读者自己求解体会。

【真题 12】 华中科技大学 2002 年

|| 本题 10 分 ||

图 6-13 中的 A_1 和 A_2 均为理想运算放大器, 已知 $V_1 > 0$, 求输出电压 V_o 的表达式。

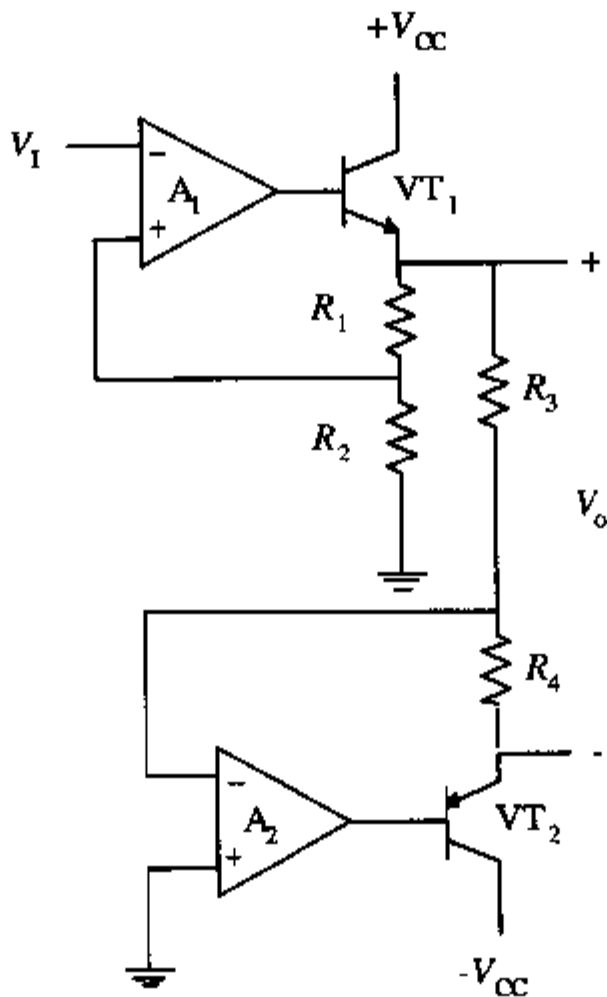


图 6-13

分析:

运算放大器组成的放大电路, 运用理想放大器的特点及电阻的串并联关系可以解题。

解答：

由运放 A_1 得到： $V_{+A_1} = V_{-A_2} = V_1$ ， $I_2 = \frac{V_{-A_1}}{R_2} = \frac{V_1}{R_2}$ ，

由 R_1 和 R_2 串联，电流相等，得到：

$$\frac{V_{e1}}{R_1 + R_2} = I_2 \Rightarrow V_{e1} = \frac{R_1 + R_2}{R_2} \cdot V_1$$

由运放 A_2 得到 $V_{+A_2} = V_{-A_2} = 0$ ，由 R_3 和 R_4 串联，

$$\text{电流相等，得到 } \frac{V_{e1} - 0}{R_3} = \frac{0 - V_{e2}}{R_4} \Rightarrow V_{e2} = -\frac{R_4}{R_3} \cdot V_{e1}$$

$$\text{输出电压为： } V_o = V_{e1} - V_{e2} = V_{e1} + \frac{R_4}{R_3} \cdot V_{e1} = \left(1 + \frac{R_4}{R_3}\right) \left(1 + \frac{R_1}{R_2}\right) \cdot V_1$$

点评与拓展：

本题解题难度不大，只需注意负电位及输出电压的定义。

【真题 13】 西北工业大学 2001 年

|| 本题 12 分 ||

设集成运放为理想器件，证明如图 6-14 所示的电路图为一个双积分电路。

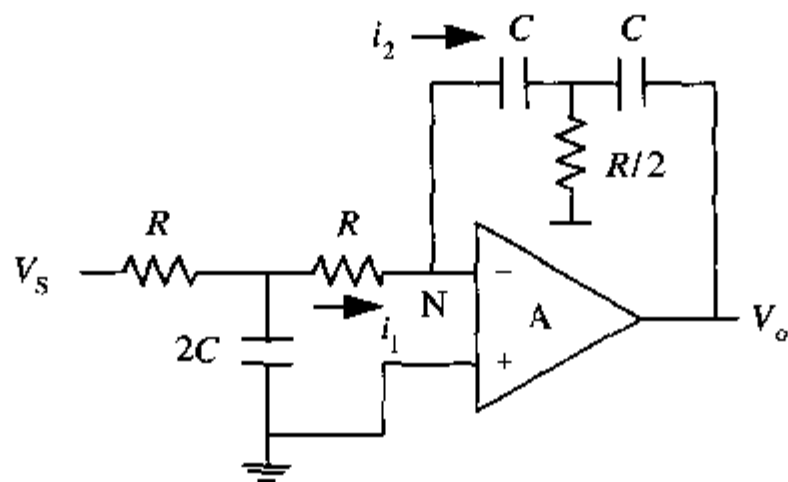


图 6-14

分析：

观察电路，其中有电容存在，所以该电路并不是一般的放大电路，实际推算的时候必须考虑交流阻抗。思路同样是利用理想运放的特点，推导输入输出电压的关系。

解答：

设两电阻 R 中间结点为 A ，电压为 V_1 ，两电容 C 中间结点 B ，电压为 V_2 。由理想运放，

得到 $V_- = V_+ = 0$ ，由 A 点电压电流关系，

$$\frac{V_s - V_1}{R} = \frac{V_1}{1/(j\omega 2C)} + \frac{V_1}{R} \Rightarrow V_1 = \frac{V_s}{2 + 2j\omega RC}$$

如图, $i_1 = i_2 \Rightarrow \frac{V_1}{R} = \frac{0 - V_2}{1/j\omega C} \Rightarrow V_2 = -\frac{V_1}{j\omega RC},$

由 B 点电压电流关系:

$$\frac{0 - V_2}{1/j\omega C} + \frac{V_o - V_2}{1/j\omega C} = \frac{V_2}{R/2} \Rightarrow V_o = \frac{2 + j\omega RC}{j\omega RC} V_2$$

将上面的结果代入, 得到: $V_o = \frac{2 + j\omega RC}{j\omega RC} \cdot \frac{-1}{j\omega RC} \cdot \frac{V_s}{2 + 2j\omega RC} = \frac{-V_s}{(j\omega RC)^2}$

即传递函数为: $\frac{V_o}{V_s} = -\frac{1}{(RC)^2 s^2},$

因此该电路是双重积分电路。

点评与拓展:

该题电路存在容性元件, 因此不是普通的放大电路, 应该是微分积分电路, 解这类题时, 思路不变, 还是利用理想运放的特点, 求出输入输出的关系。本题中选择了先算出系统的传递函数的方式来确定电路的类型, 有一定的普遍意义。

【真题 14】 东南大学 2002 年

// 本题 20 分 //

电路如图 6-15 所示, 设运放为理想器件, 试分别求出输出电压与输入电压的关系式。图中 (a) 存在 $R_1/R_2 = R_4/R_3$ 的关系。

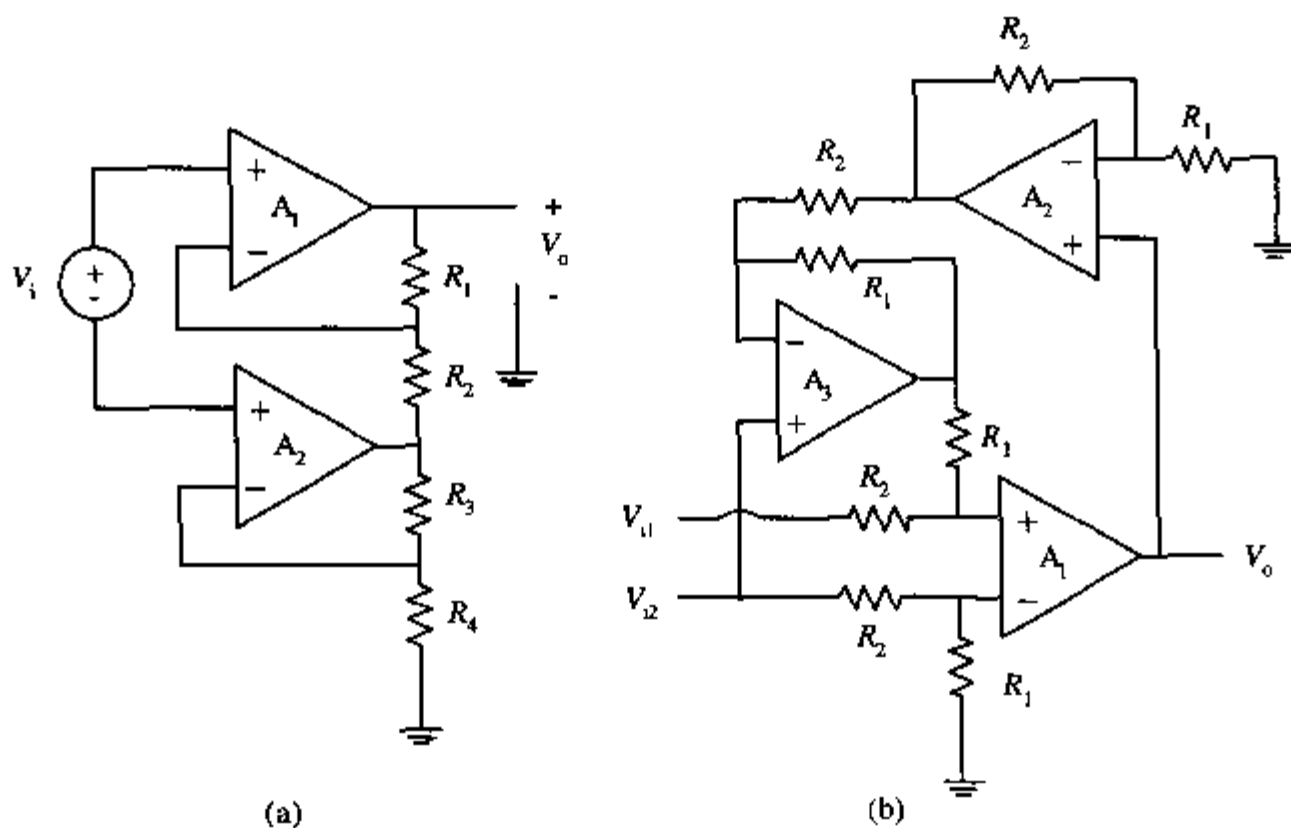


图 6-15

分析：

本题是由运放组成的放大电路的运用题型，解题的思路不变，仍然利用理想运放的特点，分析各结点的电压电路关系，最终将输入输出联系起来。

解答：

1. 由理想运放，得： $V_{-A_1} = V_{+A_1}$ ， $V_{-A_2} = V_{+A_2} = V_{+A_1} - V_i$ ，

由通路 $V_o \rightarrow R_1 \rightarrow V_{-A_1} \rightarrow R_2 \rightarrow V_{oA_2}$ ，得到

$$\frac{V_o - V_{-A_1}}{R_1} = \frac{V_{-A_1} - V_{oA_2}}{R_2} \Rightarrow V_{oA_2} = (1 + \frac{R_2}{R_1})V_{+A_1} - \frac{R_2}{R_1}V_o,$$

由通路 $V_{oA_2} \rightarrow R_2 \rightarrow V_{-A_2} \rightarrow R_4 \rightarrow \text{GND}$ ，得到

$$\frac{V_{oA_2} - V_{-A_2}}{R_2} = \frac{V_{-A_2}}{R_4} \Rightarrow V_{oA_2} = (1 + \frac{R_3}{R_4})V_{+A_1} - (1 + \frac{R_3}{R_4})V_i$$

由给定条件： $\frac{R_1}{R_2} = \frac{R_4}{R_3}$ ，并由上面两式相等，得到：

$$\frac{R_2}{R_1}V_o = (1 + \frac{R_2}{R_1})V_i \Rightarrow \frac{V_o}{V_i} = \frac{R_1 + R_2}{R_2}$$

2. 由理想运放，得： $V_{-A_1} = V_{+A_1}$ ， $V_{-A_2} = V_{+A_2} = V_o$ ， $V_{-A_3} = V_{+A_3} = V_{i2}$ 。

由通路： $V_{i2} \rightarrow R_2 \rightarrow V_{-A_1} \rightarrow R_1 \rightarrow \text{GND}$ ， $V_{-A_1} = \frac{R_1}{R_1 + R_2}V_{i2}$

由通路： $V_{oA_3} \rightarrow R_1 \rightarrow V_{+A_1} \rightarrow R_2 \rightarrow V_{i1}$ ，得到

$$\frac{V_{oA_3} - V_{+A_1}}{R_1} = \frac{V_{+A_1} - V_{i1}}{R_2} \Rightarrow V_{oA_3} = \frac{R_1 + R_2}{R_2}V_{+A_1} - \frac{R_1}{R_2}V_{i1}$$

由通路： $V_{oA_2} \rightarrow R_2 \rightarrow V_{-A_2} \rightarrow R_1 \rightarrow V_{oA_3}$ ，得到

$$\frac{V_{oA_2} - V_{i2}}{R_2} = \frac{V_{i2} - V_{oA_3}}{R_1} \Rightarrow V_{oA_2} = \frac{R_1 + R_2}{R_1}V_{i2} + \frac{R_2}{R_1}V_{oA_3}$$

由通路： $\text{GND} \rightarrow R_1 \rightarrow V_{-A_2} \rightarrow R_2 \rightarrow V_{oA_2}$ ，得到

$$\frac{0-V_o}{R_1} = \frac{V_o-V_{oA_2}}{R_2} \Rightarrow V_o = \frac{R_1}{R_1+R_2} V_{oA_2}$$

将上面计算的结果代入, 得到: $V_o = (1 + \frac{R_1}{R_1+R_2})V_{i2} - \frac{R_1}{R_1+R_2}V_{i1}$

【真题 15】 大连理工大学 2003 年

// 考题 18 号 //

试用集成运放、模拟乘法器及电阻等器件实现函数发生器 $V_o = 3V_i + 2V_i^2 + V_i^3$ 。

1. 画出具体电路图;
2. 计算各电阻值。

分析:

观察输出电压表达式, 考虑先使用乘法器将 V_i 达到各自的次数, 然后使用比例加法器按各个项的系数放大后加和。

解答:

1. 给出的一种电路结构如图 6-16 所示。

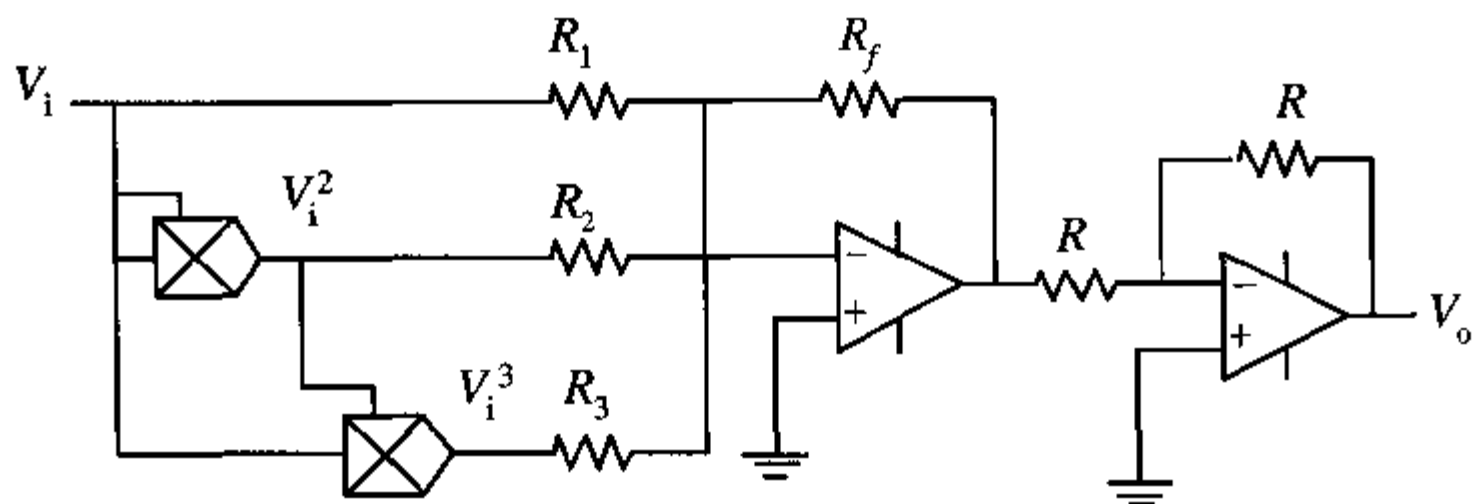


图 6-16

图中第一个运放输出的信号为 V_o 的反相信号, 再通过后续一个反相器输出所求的信号。

2. 各电阻满足关系: $R_f/R_1 = 3$, $R_f/R_2 = 2$, $R_f/R_3 = 1$

点评与拓展:

本题的灵活性非常大, 考察了读者综合的电路组织分析的能力。使用数学方法, 各项自由组合, 可以将输出关系式分为很多种形式, 由此使用的电路结构、复杂程度都会有很大的差别, 因此如何快速地用最简单的电路结构来实现输出电压的表达式, 则是解题的关键。文中使用的方法是, 先用乘法器得到各次相, 然后再用加法器的反相运用, 得到输出信号的反相, 最后再通过简单反相器将信号反转。到此读者会有疑问, 为什么不直接运用同相加法器呢? 原因是使用同相加法器后电阻计算更加复杂, 不利于快速解题, 这种方法留给读者体会。

【真题 16】 北方交通大学 2000 年

|| 本题 10 分 ||

由理想运算放大器构成的电路如图 6-17 所示。设电容上的初始电压为 0。

1. 写出 $V_o(t)$ 与 $V_i(t)$ 的关系式，指出电路的功能；
2. 若将 R 和 C 的位置对调，写出 $V_o(t)$ 与 $V_i(t)$ 的关系，并指出电路的功能。

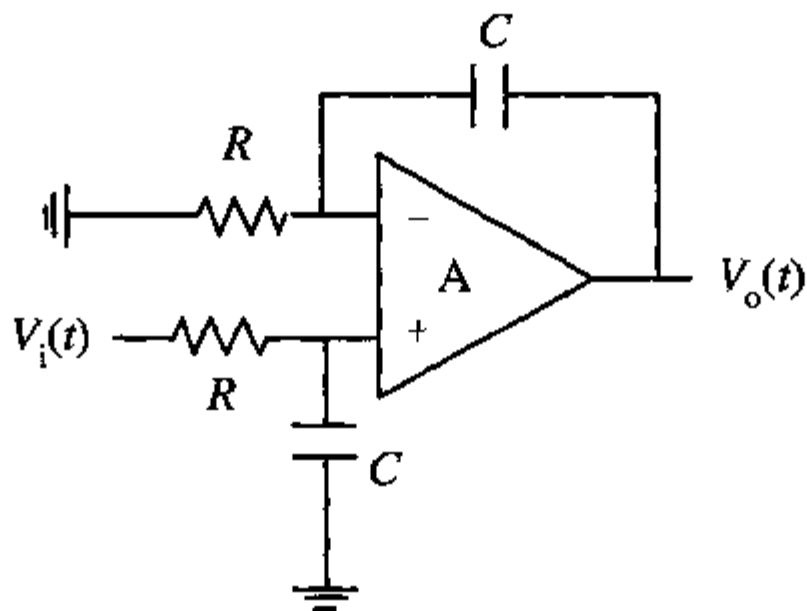


图 6-17

分析：

电路中存在电容，所以该电路应该属于积分微分类型。解题依旧按照理想运放的特点，求得输入输出电压的关系，由传递函数来判断电路的功能。

解答：

1. 由理想运放 $V_+ \approx V_-$ 条件，并由同相输入端： $V_+ = \frac{1/j\omega C}{R + 1/j\omega C} V_i(t)$ ，以及输出端：

$$\frac{V_o - V_-}{1/j\omega C} = \frac{V_-}{R} \Rightarrow V_o = (1 + \frac{1}{j\omega RC}) V_-, \text{ 将以上结果合并整理后得到:}$$

$$V_o = \frac{1 + j\omega RC}{j\omega RC} \cdot \frac{1}{1 + j\omega RC} V_i = \frac{V_i}{j\omega RC}$$

传递函数： $\frac{V_o(s)}{V_i(s)} = \frac{1}{RCs}$ ，因此可以判定电路完成积分功能。

2. 调整电容电阻位置后得到的电路图如图 6-18 所示，解题的步骤与前相同，得到

$$V_+ = \frac{R}{R + 1/j\omega C} V_i(t), \quad V_o = (1 + j\omega RC) V_+ = j\omega RC V_i$$

传递函数： $\frac{V_o(s)}{V_i(s)} = RCs$ ，电路实现微分功能。

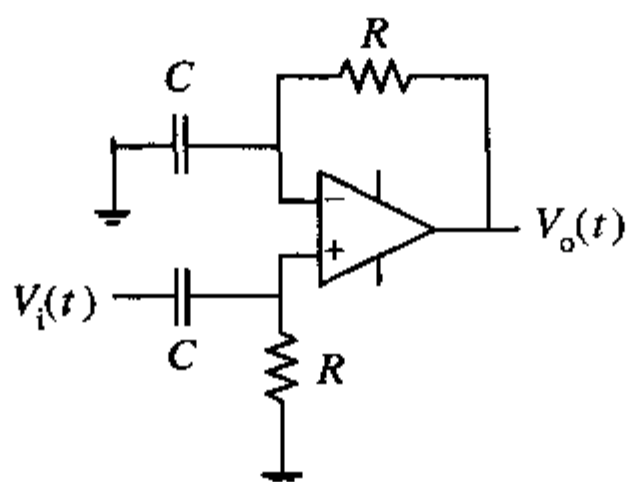


图 6-18

点评与拓展:

本题设计思路比较新颖, 由元件的交换、一个结构考了两种电路, 考察内容也同时覆盖了积分和微分电路。

【真题 17】 上海交通大学 2002 年

|| 本题 15 分 ||

图 6-19 所示电路中运放均为理想运放, VT_1 、 VT_2 为理想开关管 (正栅压时导通), 输入为两直流电压 V_1 和 V_2 (设 $0 < V_1 < |V_{o2max}|$), V_{o2} 频率 $f \gg 1/(2C_2R_8)$, 求

1. 说明图中运放各组成什么电路;
2. 画出 V_{o2} , V_{o3} , V_{o4} , V_{o6} , V_o 的波形图 (标出幅值与脉宽);
3. 写出 V_o 与 V_1 及 V_2 的关系式, 说明电路的功能。

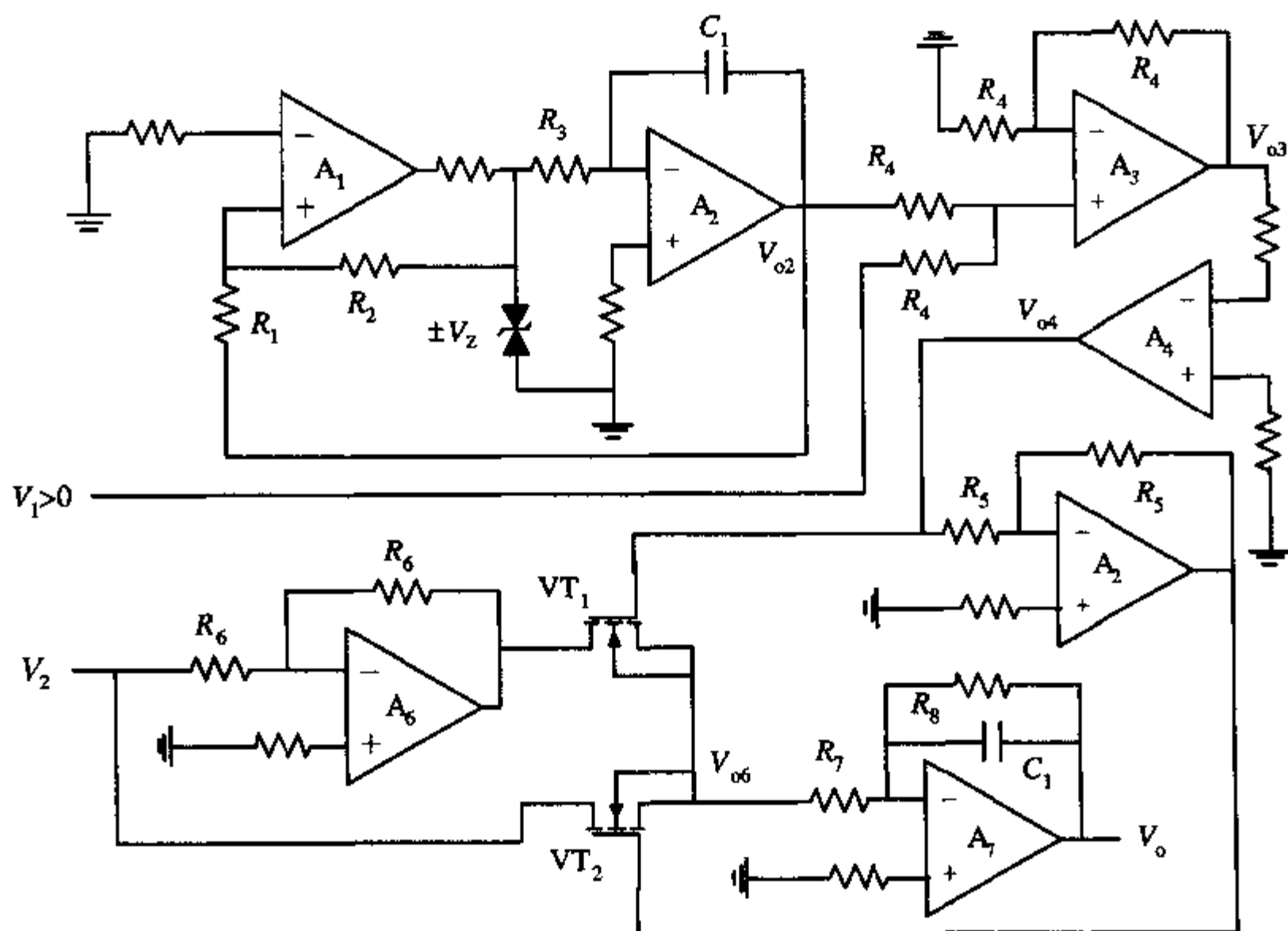


图 6-19

分析：

此电路有两个输入，一个输出。 V_o 只与 V_{o6} 有关系，而 VT_1 、 VT_2 组成传输门， V_{o6} 是 V_2 经 VT_1 、 VT_2 传输过来的，所以 V_{o6} 只与 V_2 有关。上面的电路输出只是加在 VT_1 和 VT_2 的栅极，控制 VT_1 、 VT_2 的导通。进一步分析可知， A_5 组成反相器电路，将 A_{o4} 原量和反量分别加在 VT_1 和 VT_2 上，作为反相时钟。 A_1 、 A_2 作为波形产生电路。分析 A_7 时可列出其电流方程：

$$\frac{V_{o6}}{R_7} = -\frac{V_o}{R_8} - V_o s C_2 \quad \frac{V_o}{V_{o6}} = -\frac{R_8}{R_7} \cdot \frac{1}{1 + s C_2 R_8}$$

可见 A_7 为一个低通滤波电路，其频率高于 $C_2 R_8$ 的部分将被滤掉。

脉宽可由振荡周期推出，由于 A_3 、 A_4 的引入，波形将不再对称， VT_1 、 VT_2 的导通时间也不再相同， V_{o6} 的脉宽也不再对称。

解答：

1. 由运放 A_1 及周围电阻组成迟滞比较器， A_2 及周围电阻电容组成积分电路， A_1 、 A_2 组成三角波发生器，运放 A_3 组成一个加法电路， A_4 组成反相放大器， A_5 组成反相器， A_6 也构成反相器， VT_1 、 VT_2 上加反相时钟组成传输门， A_7 及电阻电容构成低通滤波电路。

2. V_{o2} 即为由 A_1 、 A_2 输出的三角波，其幅值为 $\pm \frac{R_1}{R_2} V_Z$ ，振荡周期为 $T = \frac{4R_1 R_3 C_1}{R_2}$ ，脉宽

为 $t_{10} = t_{20} = \frac{2R_1 R_3 C_1}{R_2}$ ，运放 A_3 组成的加法电路的输出 $V_{o3} = 2(V_{o2} + V_1)$ ，所以 V_{o3} 的幅值是

$2\left(\pm \frac{R_1}{R_2} V_Z + V_1\right)$ ，计算 V_{o3} 的脉宽时，因为它的输出波形已不再对称，所以其输出为正和为

负的时间不等，由几何关系可以算出 $t_1 = \frac{2R_3 C_1}{V_Z} \cdot \left(\frac{R_1}{R_2} V_Z + V_1\right)$ ，

$t_2 = \frac{2R_3 C_1}{V_Z} \cdot \left(-\frac{R_1}{R_2} V_Z + V_1\right)$ 。因为 A_4 只组成简单的反相放大器，所以其输出幅值只是在 V_{o3}

的基础上乘以放大倍数 A_4 ，脉宽也是在 t_1 、 t_2 的相关项中乘以放大倍数。 VT_1 的栅极加正电压时， VT_1 导通， VT_2 截止， V_{o6} 跟随 $-V_2$ ； VT_1 的栅极加负电压时， VT_2 导通， VT_1 截止， V_{o6} 跟随 V_2 ，其幅值是 $\pm V_2$ ，其脉宽与 V_{o4} 相同。输出 V_o 滤去了低频噪声，对幅值和脉宽都没有影响。

画出各输出波形，如图6-20所示。

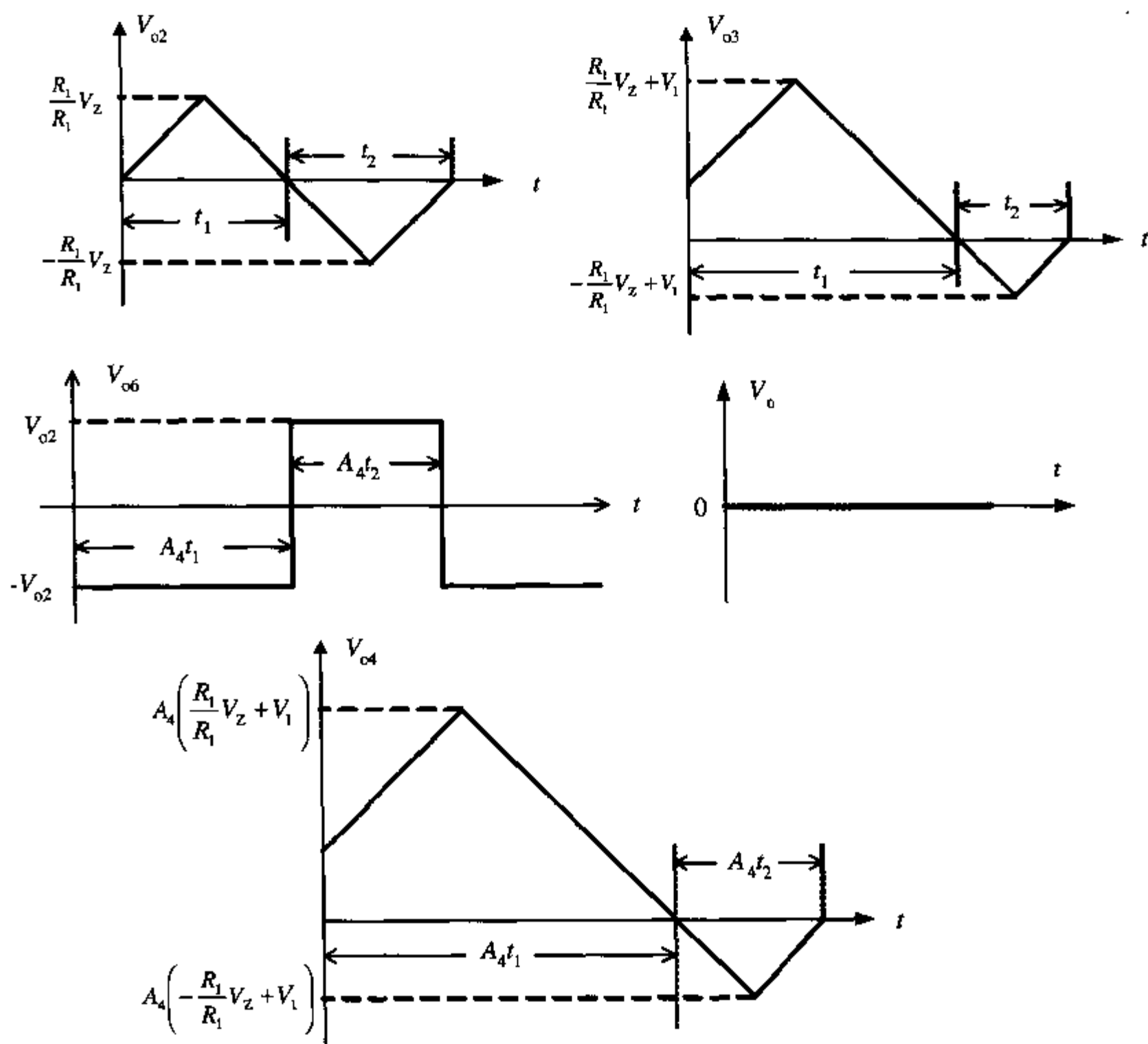


图 6-20

因为 V_{o2} 的频率远大于 $2R_8C_2$, 通过一个低通滤波电路 (该低通滤波电路的 -3dB 上限频率为 R_8C_2) 后, 高频成分将被滤掉, 只剩低频成分为 0。所以输出 $V_o=0$ 。

3. V_o 与 V_1 , V_2 的关系为: $V_o = V_2(t)[u(t) - u(t-t_1)] - V_2(t)[u(t-t_1) - u(t-t_2)]$

其中 $t_1 = \frac{2R_3C_1}{V_Z} \cdot \left(\frac{R_1}{R_3} \cdot V_Z + V_1 \right)$, $t_2 = \frac{2R_3C_1}{V_Z} \cdot \left(-\frac{R_1}{R_3} \cdot V_Z + V_1 \right)$, $u(t)$ 为单位阶跃函数。

【真题 18】中国科技大学 2002 年

// 本题 9 分 //

理想运放的电路如图 6-21 所示, 已知 $V_{i1}=25\sin\omega t(\text{mV})$, $V_{i2}=-25\sin\omega t(\text{mV})$ 。如果要求电路的输出电压 $|V_o|$ 的范围在 $0.1\text{V} \sim 5\text{V}$ 间, 则电路的 R 和 R_w 分别为多大?

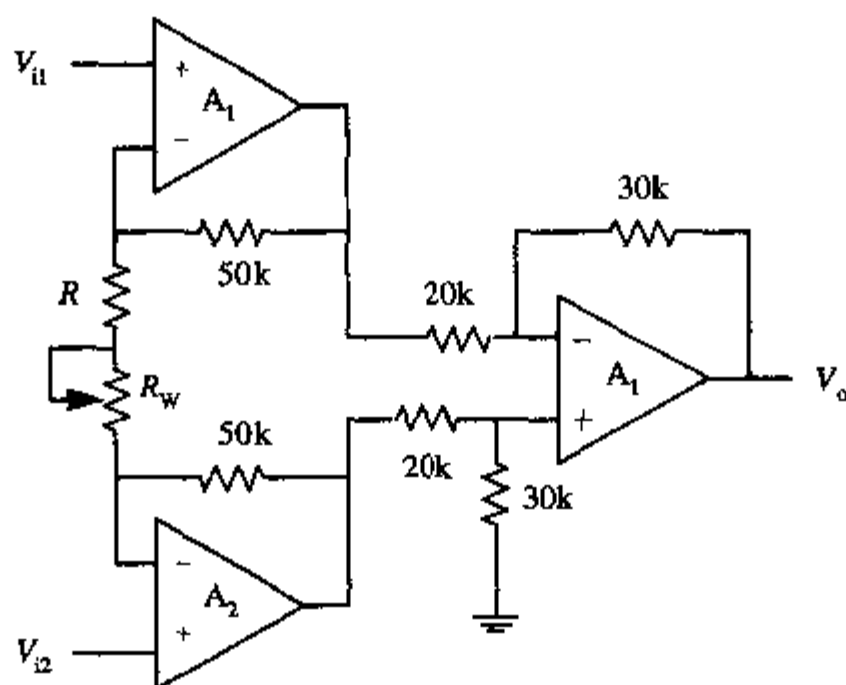


图 6-21

分析:

设定输入级的运放分别是 A_1 、 A_2 ，输出级运放是 A_3 。根据运放特点和电流电压关系，求出输出电压与输入电压和电阻的关系，最后根据输出电压的范围求得电阻的取值。

解答:

由运放特点， $V_{-A_1} = V_{+A_1}$ ， $V_{-A_2} = V_{+A_2}$ ， $V_{-A_3} = V_{+A_3}$ ，

由通路 $V_{-A_1} \rightarrow R \rightarrow R_w \rightarrow V_{-A_2}$ ，得到： $I = \frac{V_{i1} - V_{i2}}{R + R_w}$ ，

由通路 $V_{-A_1} \rightarrow 50k \rightarrow V_{o2}$ ，得到 $I = \frac{V_{i2} - V_{o2}}{50k} \Rightarrow V_{o2} = V_{i2} - I \cdot 50k$ ，

由通路： $V_{o2} \rightarrow 20k \rightarrow V_{+A_3} \rightarrow 30k \rightarrow \text{GND}$ ，

得到： $V_{+A_3} = \frac{3}{5}V_{o2} = \frac{3}{5}(V_{i2} - I \cdot 50k)$ ，

由通路 $V_{o1} \rightarrow 50k \rightarrow V_{-A_1}$ ，

得到： $I = \frac{V_{o1} - V_{i1}}{50k} \Rightarrow V_{o1} = V_{i1} + I \cdot 50k$ ，

由通路 $V_{o1} \rightarrow 20k \rightarrow V_{-A_3} \rightarrow 30k \rightarrow V_o$ ，

得到： $\frac{V_{o1} - V_{-A_3}}{20k} = \frac{V_{-A_3} - V_o}{30k}$ ，

化简得到 $V_o = -(3 + \frac{300k}{R + R_w}) \cdot 25 \sin \omega t$

当 $V_{\text{omin}} = 0.1\text{V}$ 时, $R + R_w = 300\text{k}$;

当 $V_{\text{omax}} = 5\text{V}$ 时, $R + 0 = \frac{300\text{k}}{197} = 1.52\text{k}$;

由题意得到: $R = 1.52\text{k}\Omega$, $R_w = 300 - R = 298.48\text{k}\Omega$ 。

点评与拓展:

本题电路比较复杂, 由三个运放和若干电阻网络组成, 因此电流电压关系也比较复杂, 但只要抓住运放“虚短-虚断”的特点, 小心求取各个结点的电流电压关系, 完成该题问题不大。

以练代考训练题

【训练题 1】 北京航空航天大学 2001 年

|| 本题 10 分 ||

理想运放电路如图 6-22 所示, 试求: 1. $A_{V1} = V_{o1}/V_1$; 2. $A_{V2} = V_{o2}/V_1$ 。

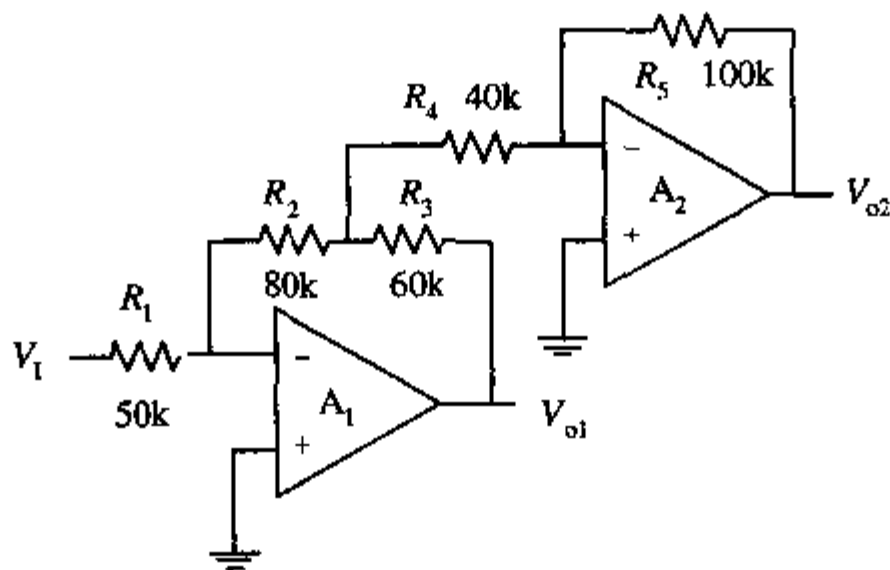


图 6-22

【训练题 2】 华中科技大学 2002 年

|| 本题 10 分 ||

如图 6-23 所示电路由理想运算放大器组成, 求:

1. 开关 S 合上时的 V_o/V_i ;
2. 开关 S 断开时的 V_o/V_i ;
3. 当 $R_f/R_1 = N$, 并且要求 $V_o/V_{\text{Iso}} = V_o/V_{\text{Isc}}$ 时, $R_f/R_2 = ?$

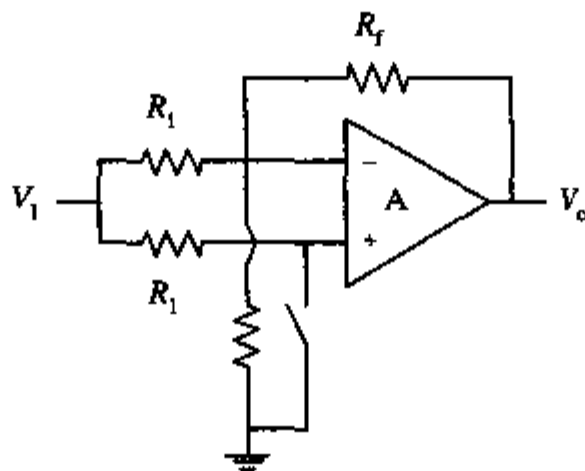


图 6-23

【训练题 3】 西安电子科技大学 2002 年

// 本题 10 分 //

电路如图 6-24 所示（设运算放大器均为理想）：

1. 试推导输出信号 V_o 与输入信号 V_{i1}, V_{i2}, V_{i3} 的关系式；
2. 若 R_1, R_2, R_3 的取值相等，均为 R ，写出 V_o 的表达式。

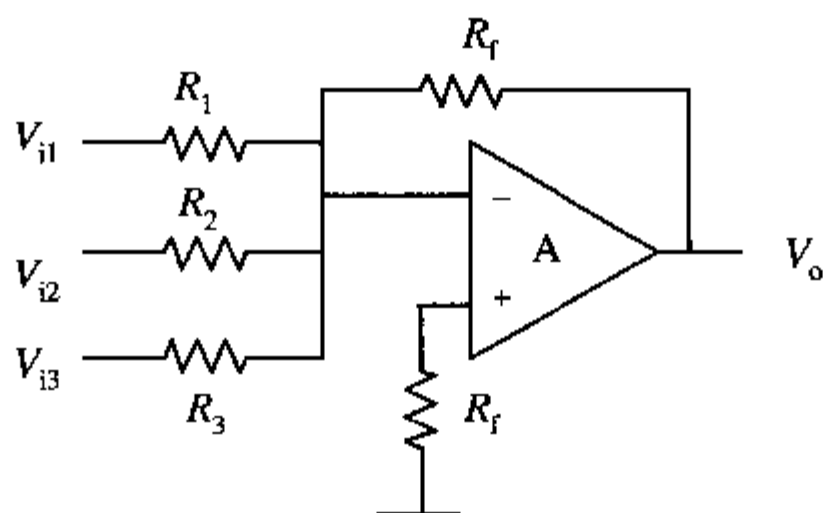


图 6-24

【训练题 4】 北京大学 2000 年

// 本题 10 分 //

用理想运放实现以下运算电路，要求画出电路原理图，有必要时，给出元件数值。

1. $V_o = V_1$;
2. $V_o = 5V_1 - 10V_2$;
3. $V_o = -\frac{1}{RC} \int (V_1 + V_2 + V_3) dt$

【训练题 5】 西安电子科技大学 2002 年

// 本题 12 分 //

电路图如图 6-25 所示（设运算放大器均为理想）：

1. 指出 A_1, A_2, A_3, A_4 各是何种基本电路？
2. 写出各级输出电压 $V_{o1}, V_{o2}, V_{o3}, V_o$ 的表达式？

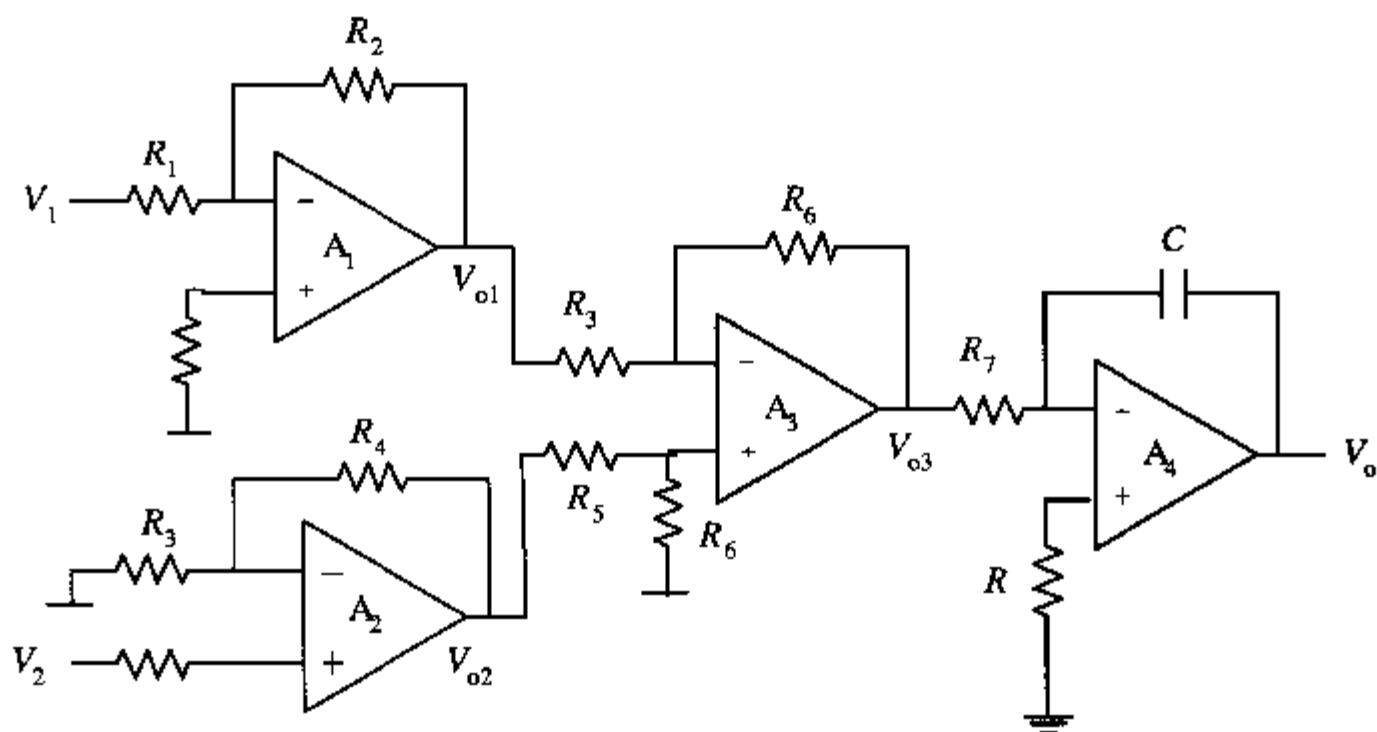


图 6-25

【训练题6】 南京航空航天大学 2002 年

// 本题 16 分 //

设图 6-26 所示电路中各集成运放均为理想运放, 要求:

1. 试分别说明各集成运放 A_1, A_2, A_3, A_4, A_5 是否具有虚地和虚短的现象;
2. 试说明各集成运放分别组成了何种基本应用电路;
3. 根据电路参数值, 分别写出输出电压 V_{o1}, V_{o2}, V_{o3} 和 V_{o4} 与输入电压 $V_{i1}, V_{i2}, V_{i3}, V_{i4}$ 的关系表达式;

表达式:

4. 假设 $V_{i1}=1V$, $V_{i2}=-1V$, $V_{i3}=-0.5V$, $V_{i4}=0.5V$, 试问当 $t=1s$ 时, V_{o4} 和 V_{o5} 分别等于多少? 已知运放的最大输出电压幅度为 $\pm 15V$, 当 $t=0$ 时, 电容上的电压为零。

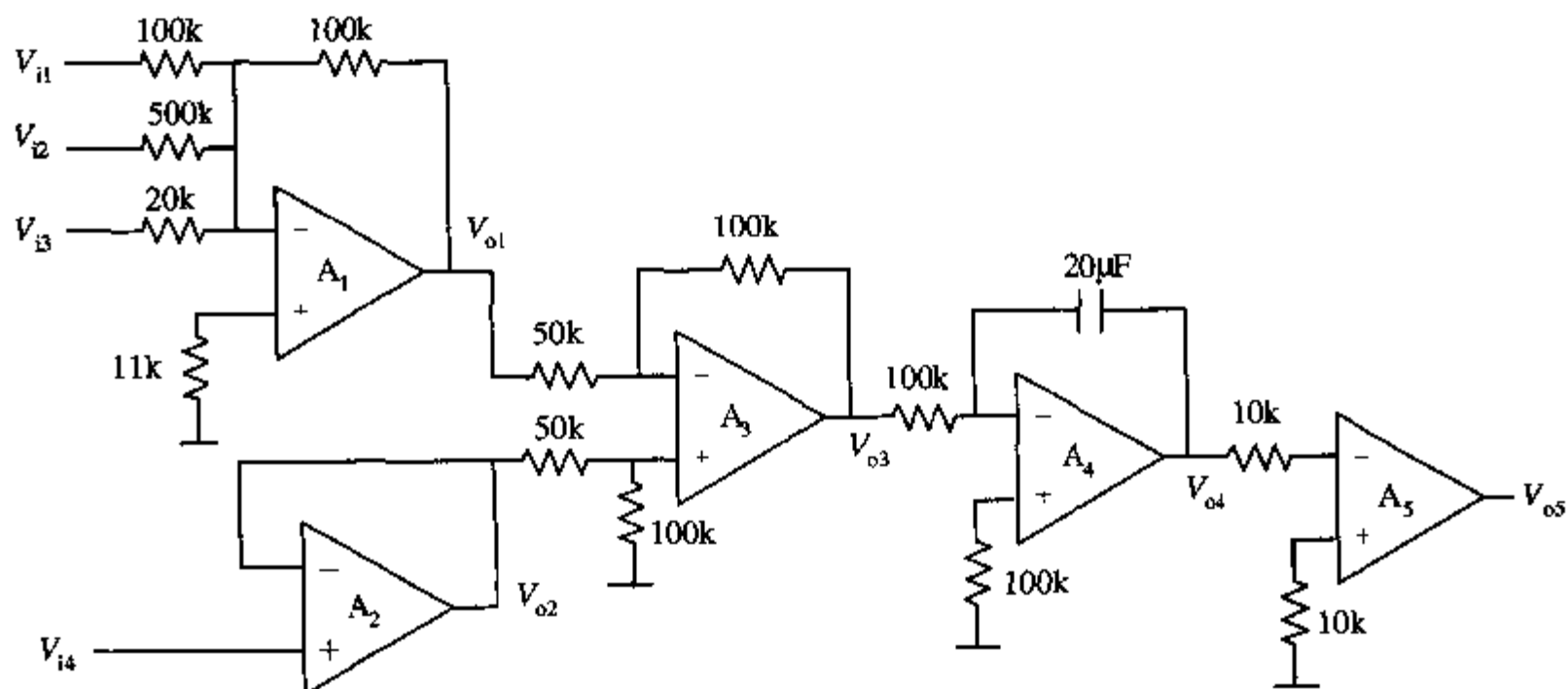


图 6-26

【训练题7】 北京邮电大学 2003 年

// 本题 7 分 //

在图 6-27 所示电路中, 输入电压 $V_{i1}=100mV$, $V_{i2}=200mV$, 均自 $t=0$ 时接入, 电容初始电压为 0, 电路满足深度负反馈条件, 求 $t=1s$ 时的输出电压值。

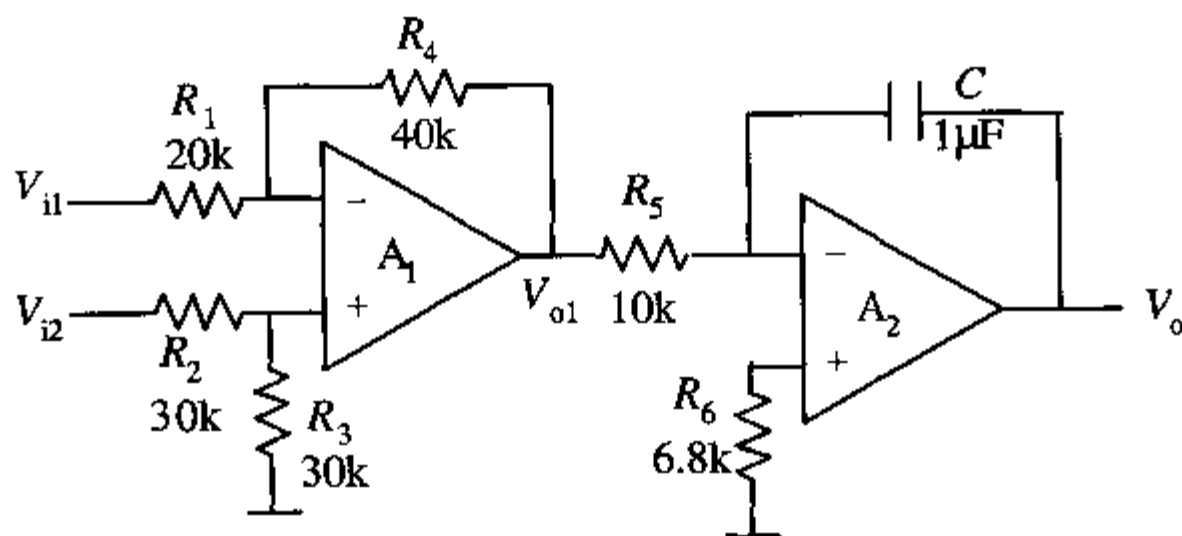


图 6-27

【训练题8】 清华大学 1999 年

// 本题 10 分 //

运放 A 和集成模拟乘法器 M 组成如图 6-28 所示的电路。设乘法器系数 $k=0.5$, 写出输出量 $V_o=f(V_i)$ 的表达式。

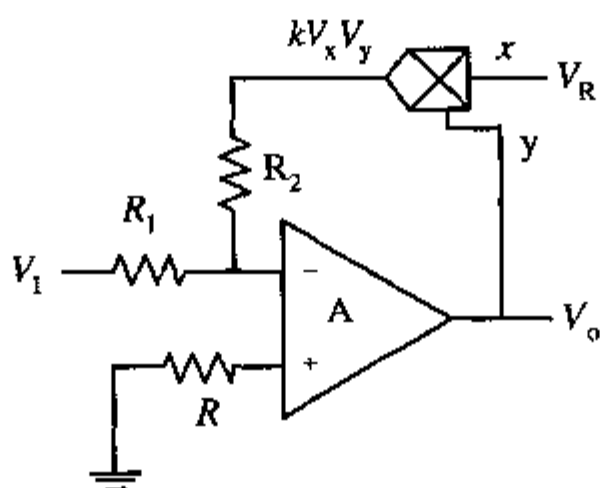


图 6-28

【训练题 9】 浙江大学 2002 年

|| 本题 10 分 ||

1. 在图 6-29 (a) 所示电路中, 假设集成运放满足理想化条件, 求输入电容 C_i 和 C 之间的关系。

2. 在图 6-29 (b) 所示电路中, 设集成运放是理想的, 求电路的输出电压值。

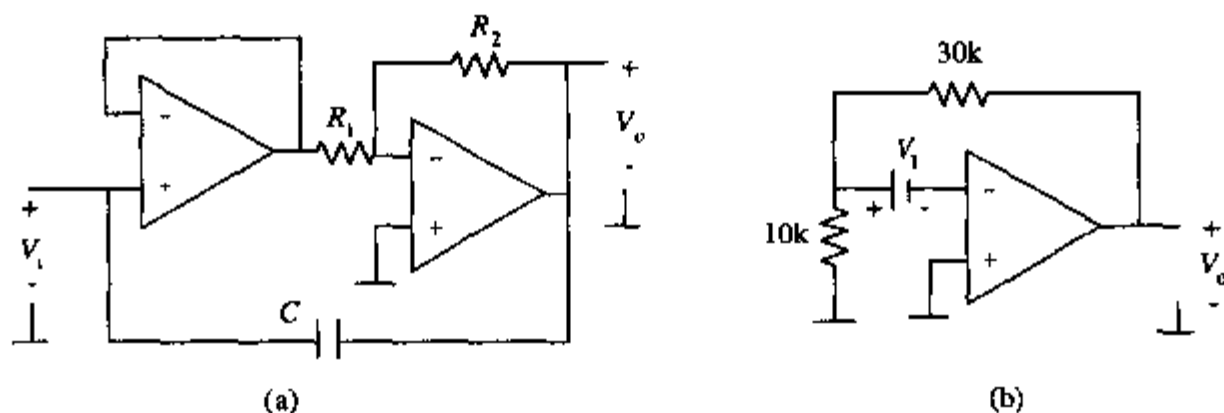


图 6-29

【训练题 10】 浙江大学 2000 年

|| 本题 14 分 ||

在图 6-30 所示电路中, 设集成运放 A_1 、 A_2 是理想元件, VD 为理想二极管, 且 $|V_z| > |V_R|$ 。

1. 指出 A_1 部分和 A_2 部分的电路分别属于什么功能电路?
2. 当 V_{o2} 分别为 $+V_z$ 和 $-V_z$ 时, 试列出相应的 $V_{o1}(t)$ 的表达式;
3. 画出 $V_{o1}(t)$ 和 $V_{o2}(t)$ 的波形图 (要求时间轴对齐, 注明电压的最大值、最小值和时间 T_1 、 T_2), 并推导出 T_1 、 T_2 的表达式。

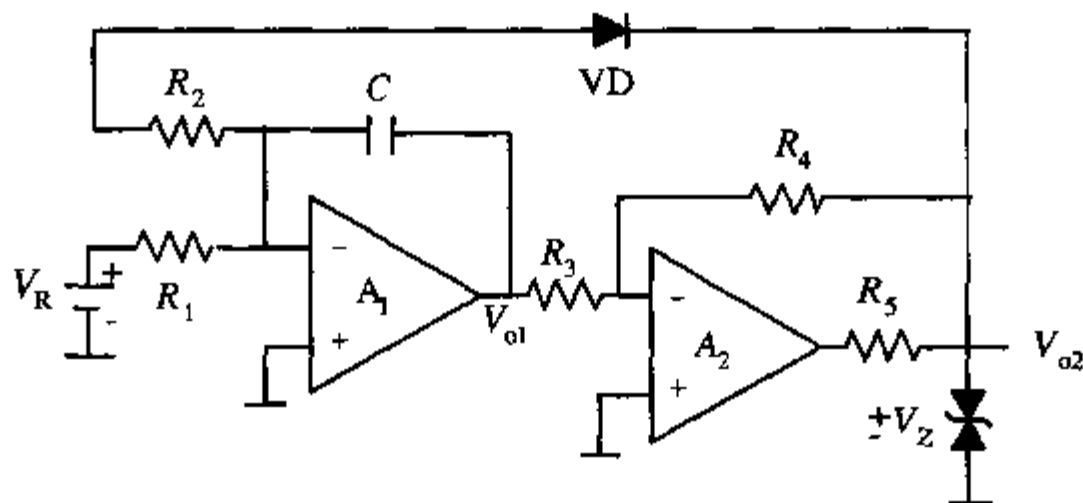


图 6-30

【训练题 11】 浙江大学 2001 年

// 本题 10 分 //

图 6-31 所示电路为理想集成运算放大器。已知输入电压 $V_{i1}=5\text{mV}$, $V_{i2}=10\text{mV}$, 输出电压 $V_o=-70\text{mV}$, 电阻 $R_1:R_2=3:1$ 。计算电阻 R_1 、 R_2 的大小。

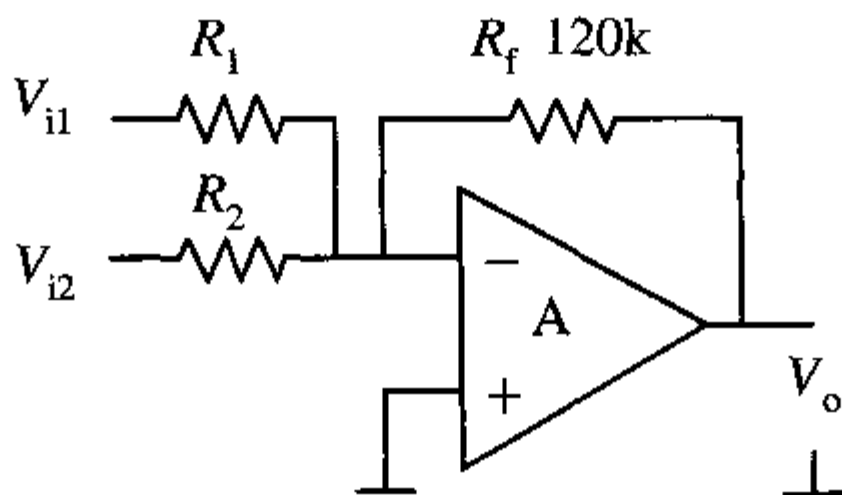


图 6-31

【训练题 12】 东北大学 2001 年

// 本题 10 分 //

理想运放组成的电路如图 6-32 所示, 求: 1. $V_{o1}=?$ 2. $V_{o2}=?$ 3. $V_{o3}=?$ 4. $V_{o4}=?$

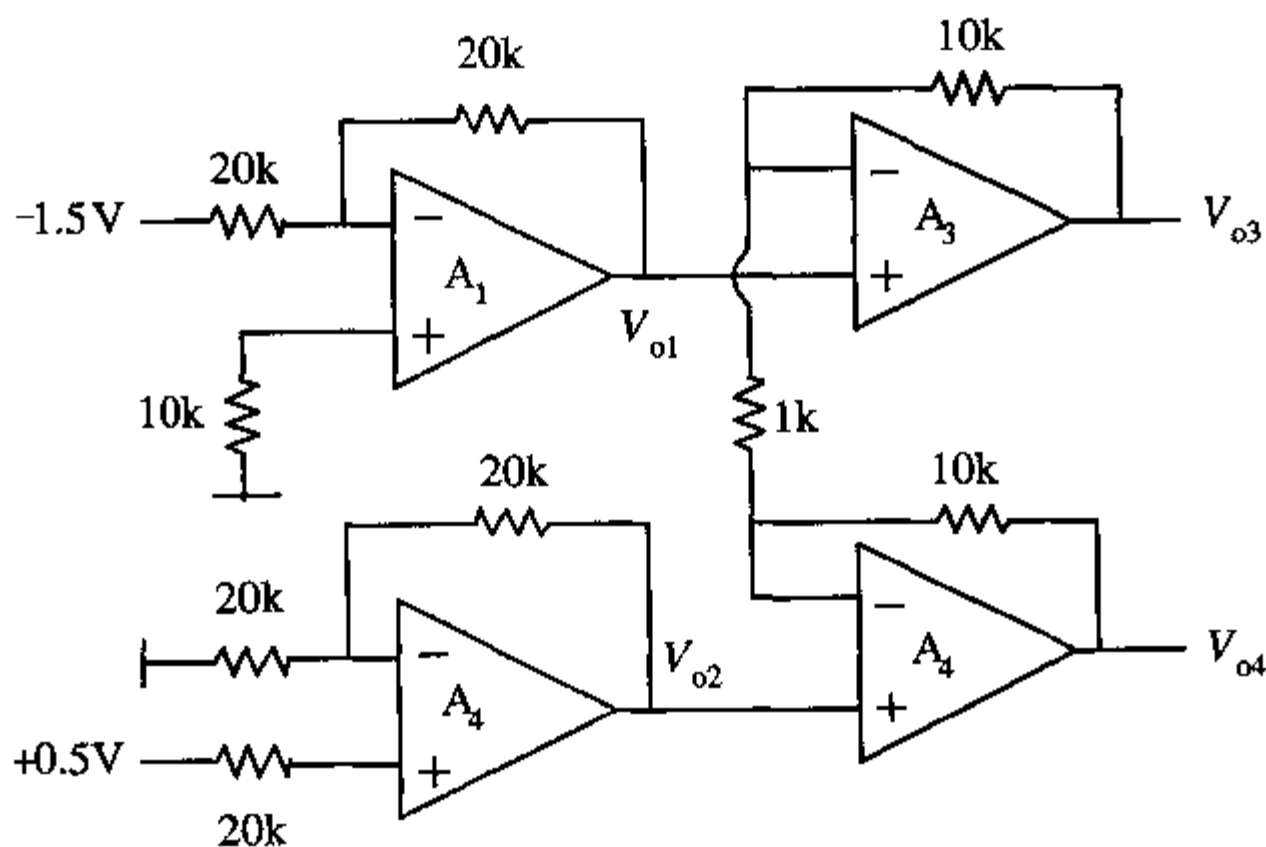


图 6-32

【训练题 13】 东北大学 2002 年

// 本题 8 分 //

如图 6-33 所示的各电路, A 为理想运放。求 V_{o1} , V_{o2} , V_{o3} , V_{o4} 。

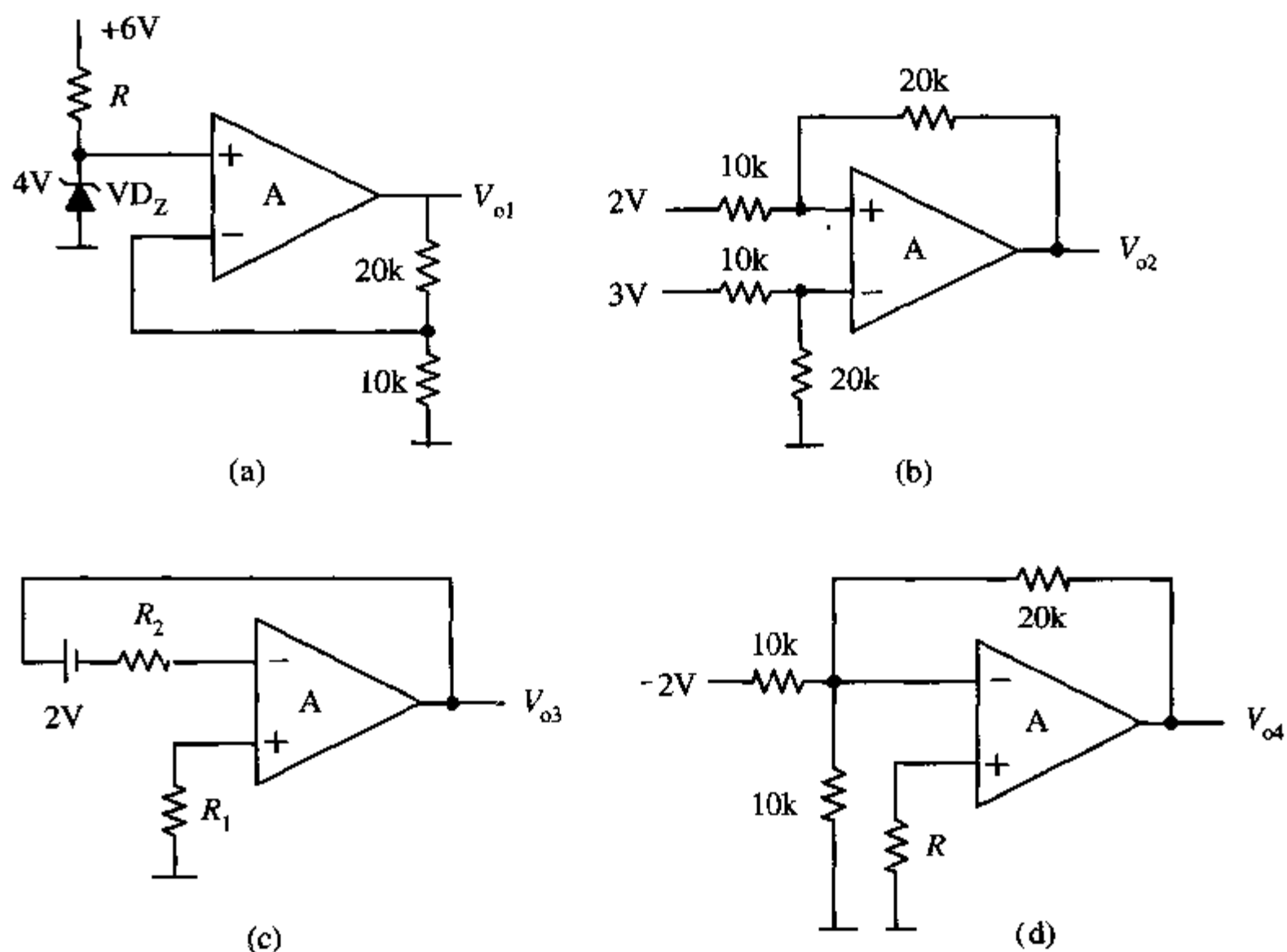


图 6-33

【训练题 14】 大连理工大学 2000 年

// 本题 10 分 //

有效值检测电路如图 6-34 所示，试推导 V_o 与 V_i 的关系式。（设 $T=(CR_1R_3K_2)/(R_2K_1)$ ）

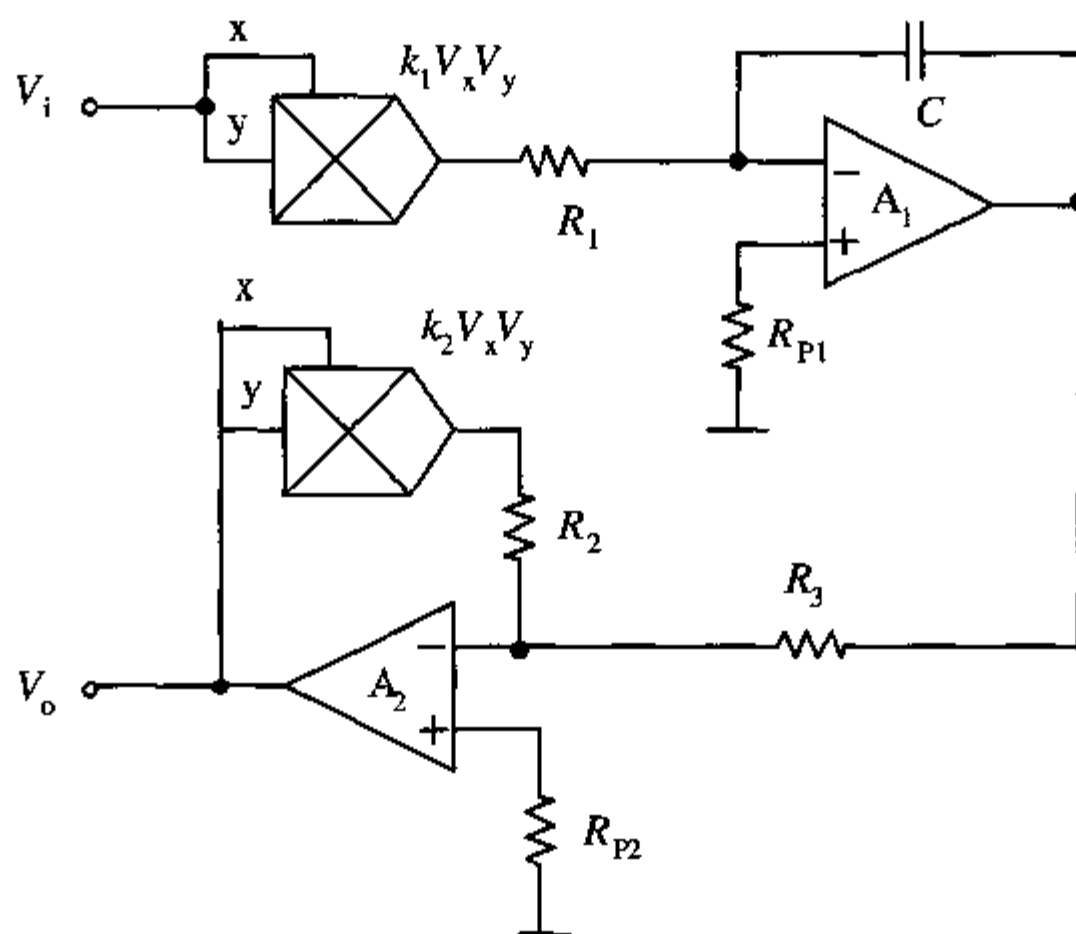


图 6-34

以练代考训练题答案与解析

【训练题1】 答案与解析

解答：设 R_2, R_3 之间的结点电压为 V 。

由运放 A_1 和 A_2 ，得到： $V_{-A_2} = V_{+A_2} = V_{-A_1} = V_{+A_1} = 0$

由通路： $V_{o2} \rightarrow R_5 \rightarrow V_{-A_2} \rightarrow R_4 \rightarrow V$ ，有： $\frac{V_{o2}-0}{R_5} = \frac{0-V}{R_4}$ ， $V = -\frac{2V_{o2}}{5}$ ，

由通路 $V_1 \rightarrow R_1 \rightarrow V_{-A_1} \rightarrow R_2 \rightarrow V$ ，

有： $\frac{V_1-0}{R_1} = \frac{0-V}{R_2}$ ，即 $V = -\frac{R_2}{R_1}V_1 = -\frac{8}{5}V_1$ ，

由电阻 R_2, R_3, R_4 的连接关系，其电流有关系 $I_3 = I_2 + I_4$ ，

所以 $\frac{V-V_{o1}}{R_3} = \frac{0-V}{R_4} + \frac{0-V}{R_2} \Rightarrow V = \frac{4}{13}V_{o1}$

根据以上三个结果，整理后可得：

$$1. A_{V1} = \frac{V_{o1}}{V_1} = -\frac{26}{5}; \quad 2. A_{V2} = \frac{V_{o2}}{V_1} = 4$$

点评与拓展：

观察电路，各结点电压都能直接求取，除了 R_2, R_3 之间的结点电压外，因此需要设定一个参数，方便列出各结点的电压电流关系，最终解出输入输出电压增益。

【训练题2】 答案与解析

分析：

本题由运放和电阻网络组成了放大器，只要掌握运放的两个特点和电阻之间串并联的关系即可。

解答：

1. S 合上，由电路得到 $V_- = V_+ = 0$ ，由电流电压关系列出方程：

$$\frac{V_1}{R_1} = \frac{0-V_o}{R_f} \Rightarrow \frac{V_o}{V_1} = -\frac{R_f}{R_1}。$$

2. S 断开, 因为是理想运放, 所以同相端和反相端没有电流流入或流出。得到 $V_+ = V_- = V_1$, 列出电流电压方程:

$$\frac{V_-}{R_2} = \frac{V_o - V_-}{R_f} \Rightarrow \frac{V_o}{V_1} = 1 + \frac{R_f}{R_2}$$

3. 由 1 和 2 的结果可以直接列出方程: $-\frac{R_f}{R_1} = 1 + \frac{R_f}{R_2} \Rightarrow \frac{R_f}{R_2} = 1 - N$

【训练题 3】 答案与解析

观察电路可以看出, 该电路运用了运算放大器的运算功能, 如果对电路比较熟的话, 可以直接写出输出与各输入端的关系; 如果不熟悉, 也可以通过运放输入端“虚短-虚断”的特点推导出来, 具体过程省略。

【训练题 4】 答案与解析

该题难度较高, 需要对运放各种运算关系的电路结构非常熟悉。其中第一问是单位增益的连接方式, 第二问是实现减法运算, 第三问是在第二问的基础上再进行积分运算。具体的电路结构这里就不给出了, 可参见康华光撰写的《电子技术基础（模拟部分）》一书的内容。

【训练题 5】 答案与解析

本题的电路结构与真题 3 非常相似, 属于同一类型题目, 都是多运放组成的运算电路, 只要根据每一级的运算关系, 计算出输出输入的关系, 不难推出最终输出与初始输入的相互关系。求解过程可参见真题 3, 不做具体求解。

【训练题 6】 答案与解析

与真题 3 和训练题 5 属于同一类型的题目, 但其规模更大, 由五个运放组成。解题思路相同, 不再重述, 读者作为练习。

【训练题 7】 答案与解析

二级的运算电路结构与真题 2 相同。可以从电路中看出, 第一级是实现加法运算, 第二级是积分电路。根据这些算术运算可以求出输入和输出的关系, 具体解答过程省略, 参考真题 2。

【训练题 8】 答案与解析

本题电路结构非常简单, 不同的是其反馈支路中使用了乘法器, 不过其中的分析思路和正常的电路相同, 同样是利用理想运放的特点进行电压电流的计算, 具体过程省略。

【训练题 9】 答案与解析

电路结构比较简单, 图 (a) 使用了运放实现密勒效应, 放大了输入电容。在具体计算中,

将电容的容抗和电阻一起放入电流电压的计算,可以得出输入电容的值。而对图(b)利用运放实现了一个简单的电阻分压,可直接求出输出电压。

【训练题 10】 答案与解析

从电路结构可直接看出两个电路的功能,不再多说。而后面的问题也比较简单,但需要注意的是,在输出端有一个齐纳二极管实现稳压,因此若输出电压超过其稳压值的话,齐纳二极管导通,使输出为稳压值,而当输出电压低于开启值时,则齐纳二极管不起作用。具体解答过程省略。

【训练题 11】 答案与解析

该题电路结构简单,直接运用运放理想特点计算,得到答案。由于求解很简单,不再解答,读者可自行解答。

【训练题 12】 答案与解析

解题思路: A_1 是一个反相器,所以很明显 $V_{o1}=1.5V$, 根据理想运放虚断和虚短原理,写出每个运放的电流电压关系, V_{o2} 可看出等于 $2 \times 0.5 = 1.0V$ 。在运放 A_3 和 A_4 中,流入其中的电流为 0,由此可列出 V_{o1} 与 V_{o3} 、 V_{o2} 与 V_{o4} 的关系,根据 V_{o1} 和 V_{o2} 可求出 V_{o3} 和 V_{o4} 。

【训练题 13】 答案与解析

本题是关于理想运放的基本问题,根据虚断和虚短特点可以很容易求解。流入运放的电流近似为 0,两输入端电位近似相等,对于(a),A 输入电位为 4V,经分压, $V_{o1}=12V$ 。对于(b),3V 经分压,输入端 2V,反相输入端电流为 0,所以 $V_{o2}=2V$ 。对于(c),输入端电位为 0,电流为 0,所以 $V_{o3}=2V$ 。对于(d),输入端电位为 0,经分压, V_{o4} 为 +4V。

【训练题 14】 答案与解析

电路是由乘法器组成的基本运放电路,其中 A_1 是积分电路, A_1 的输入端电位为 0,其输出为 $V_{o1} = -\frac{1}{R_1 C} \int k_1 V_i^2 dt$, 对 A_2 根据虚断和虚短,写出其输入输出的电流电压关系,

$$\frac{k_2 V_o^2}{R_2} = -\frac{V_{o1}}{R_3}, \text{ 由此关系可推出 } V_i \text{ 和 } V_o \text{ 的关系。}$$

本题与训练题 8 属于同一类型的题目,同样是由运算放大器和乘法器组成电路,但本题更为复杂一些,应该好好掌握,对这类题目就会得心应手。

第7章 信号振荡与整形电路

重点难点精解

知识点 1：振荡器原理

振荡器从直流电源获取能量,转换成负载上周期性变化的交流振荡信号。若振荡频率单一,为正弦波振荡发生电路;若振荡频率含有大量谐波,称为多谐振荡,如矩形波、三角波等。正弦波振荡基于正反馈原理,而多谐振荡则基于电容电压的弛豫充放电改变结点状态的原理。

正弦波信号振荡分起振和稳定维持两个阶段。起振是由上电过程中的瞬时激发、干扰噪声等微弱信号而引发的,某些频率分量的此类微弱信号经过不断的正反馈放大增强后而达到稳定的电源空间范围的 RTR 摆幅。

多谐振荡器没有类似的起振过程,而是通过一个状态选择元件,如比较器、CMOS 门等元件,根据电容上的电压大小控制状态选择元件的输出。只要电容上充放电过程能够保证其电压值在状态元件的输入阈值上下变化,就可得到振荡输出,而振荡的输出再与电容上的充电或放电状态相对应或匹配,即可得到稳定的多谐振荡输出。

知识点 2：正弦波信号产生电路

正弦波振荡器由放大器、选频网络、反馈网络和稳幅环节四个部分组成。维持振荡器持续振荡(等幅振荡)的条件是 $A \cdot F = 1$ 。 A 为放大器的电压开环增益, F 为反馈系数。

放大器提供信号增益,同时利用放大器的非线性特性获得起振和平衡条件。起振时,电路处于小信号状态,增益很高,满足 $A > 1/F \geq 1$ 的起振条件;当信号进入振荡后,电路处于大信号状态,增益下降,可使 $A < 1/F$ 。稳定后保持在 $A \cdot F = 1$ 的状态。

反馈网络 F 是振荡电路的关键因素之一,通常 F 采用无源网络,有 $F \leq 1$,正弦振荡器必须采用正反馈。在部分场合下,反馈网络还承担选频作用,将所需的频率分量通过 RC 或 LC 网络选出并放大,获得单一频率的振荡输出。

限幅环节不是振荡电路所必需的,当存在稳压管、可变电阻等限幅环节时,为主动限幅,当限幅环节不存在时,为被动限幅,被动限幅利用的是放大器自身的非线性特性。

选频网络是正弦波信号发生器的关键模块之一,直接关系到振荡频率的非线性失真和稳定性。通常根据选频网络的不同来区分正弦波振荡器,常用的有 RC、电感三点式、电容三点式和晶振。不同结构的振荡器在选频特性上存在较大的差别。

知识点 3：RC 正弦波振荡电路

RC 正弦波振荡器采用 RC 阻容选频网络。对于基本的 RC 网络,在电阻上取电压相位超前,最大超前量为 90° ,此时频率接近于 0(直流 DC);在 $1/RC$ 角频率下,电阻电压超前 RC 网络电压的相位为 45° 。同理,在电容上取电压相位滞后,直流下最大滞后 90° ,在 $1/RC$ 频率

下的滞后为 45° 。

利用基本的 RC 网络可以构成各种复合式 RC 选频网络,一种常用的复合 RC 网络为串并联 RC 网络, R 与 C 串联后再与 R 和 C 的并联网络相串联,在并联的 RC 网络上取电压。显然输出即饱和电容上的电压,有滞后量,也包含电阻上的电压,有超前量,因此在 R、C 相同的条件下,输出电压的相位移为零,阻抗最大,从而将 $1/RC$ 频率分量选出,配合系统的正反馈,形成振荡。

RC 振荡电路结构简单,但电路 Q 值小,选频特性较差。

知识点 4: LC 谐振选频网络

LC 正弦波振荡器的核心是 LC 谐振网络。LC 谐振包含串联谐振与并联谐振两种。

对于 LC 并联谐振,在 L 或 C 两端取电压,谐振时理想状态下输出电压达到峰值,对应于电抗无穷大,输入电流为零。

对于 LC 串联谐振,在 L 与 C 串联支路上取电流,谐振时电流达到最大,对应于电抗达到最小并为零。

对于串联谐振,由电抗 $X_1+X_2=0$ 求出串联谐振频率;对于并联谐振,由电抗倒数和 $X_1^{-1}+X_2^{-1}=0$,求出并联谐振频率。对于仅含 X_1 和 X_2 电抗元件的谐振网络,其串联谐振频率与并联谐振频率是相同的,这表明,当 $X_1+X_2=0$ 时,必有 $X_1^{-1}+X_2^{-1}=0$,反之亦然。谐振时,不同性质的电抗元件其电抗在数值上相同。

根据以上准则,LC 网络的谐振角频率和谐振频率分别为:

$$\omega_0 = \frac{1}{\sqrt{LC}}; \quad f_0 = \frac{1}{2\pi\sqrt{LC}}$$

考虑电感上的寄生电阻 R、LC 电抗及其谐振值为:

$$z = \frac{R + j\omega \cdot L}{1 - \omega^2 / \omega_0^2 + j\omega \cdot RC}; \quad z_0 = \frac{R + j\omega_0 L}{j\omega_0 RC} \approx \frac{L}{RC}$$

品质因素 Q 决定了电路的频率选择性能,定义为谐振下电感的感抗与寄生电阻 R 的比值,或谐振下电容容抗与电感寄生电阻之比。增大电感、减小电感寄生电阻、减小电容,有利于提高 Q 值,提高选频特性。

知识点 5: 正弦波振荡器的三点式结构

正弦波振荡器采用三点式结构,主要包括电容三点式和电感三点式两种,两种类型的三点式振荡器在结构上是等价的。正弦波振荡器是本课程的基本考核点之一,应能分析三点式振荡的原理,并能通过有关参数的计算得到输出的振荡频率和波形。

在放大器的三个电极之间分别两两接入一个电抗元件,根据谐振要求,电抗 X_1 、 X_2 和 X_3 之间不能同为一种类型的元件,如两个为电容、1 个为电感,或 2 个为电感、1 个为电容。根据振荡器正反馈的系统要求,得到三点式振荡的基本准则:与 E/S 相连接的两个电极 E-B/S-G 与 E-C/S-D 之间的电抗必须为同类性质,而 B-C/G-D 之间电抗的性质与此不同,如此可保证三点式因正反馈而振荡。

在LC三点式电路中,存在E/S端交流接地和B/G端交流接地两种方式,由C/D端输出。在电路的直流偏置中,应引入隔直电容避免电感的直流短路作用。在电感三点式中,反馈量为电感上的高频信号,因此高频谐波干扰大;而电容三点式反馈的为电容上的低频信号,高频干扰小。

若忽略放大管输入和输出电阻对谐振特性的影响,则电感三点式振荡频率和Q值分别为:

$$f_0 = \frac{1}{2\pi\sqrt{(L_1 + L_2)C}}; \quad Q = \frac{1}{R}\sqrt{\frac{L_1 + L_2}{C}}$$

同样,电容三点式的振荡频率和Q值分别为:

$$f_0 = \frac{1}{2\pi\sqrt{LC_1C_2/(C_1 + C_2)}}; \quad Q = \frac{1}{R}\sqrt{\frac{L(C_1 + C_2)}{C_1C_2}}$$

知识点6: 石英晶体正弦波振荡器

LC振荡器的Q值比RC移相选频振荡器有很大的提高,但无法完全满足高精度、高稳定的振荡要求,石英晶体以其固有的高精度谐振频率,在高稳定振荡电路中发挥了重要作用。

石英晶体存在两个谐振频率,由等效电感 L_q 、等效电容 C_q 决定串联谐振频率 f_s ,以及由串联支路与并联电容 C_0 (封装)而引起的并联谐振频率,通常 $C_0 \gg C_q$ 。在串联谐振频率附近,串联支路的电抗变化速度极快, $f > f_s$ 时,只需很小的频率变化串联支路即呈感性,该等效电感 L_{eff} 再与电容 C_0 形成并联谐振。显然,并联谐振频率 $f_p > f_s$,且两者距离很近。石英晶体的串联与并联谐振频率分别为:

$$f_0 = \frac{1}{2\pi\sqrt{L_q C_q}}; \quad f_s = \frac{1}{2\pi\sqrt{L_q C_q}} \sqrt{1 + \frac{C_q}{C_0}} \approx f_s \left(1 + \frac{1}{2} \frac{C_q}{C_0}\right)$$

晶体振荡器以石英晶体为核心,利用石英晶体位于 $f_s \sim f_p$ 范围内所呈现的电感特性,代替普通电感,可实现三点式振荡。石英晶振具有频率选择性高、频率稳定性高的显著优点。此外,还可利用石英晶体的串联谐振特性,即串联谐振下为电感上的寄生小电阻,可视为短路,从而实现振荡回路的闭合。

无论是串联还是并联型石英振荡器,其振荡频率位于 $f_s \sim f_p$ 之间,主要由石英晶体的谐振特性决定,而与外部其他电容无关,外部电容只能影响实际振荡频率在 $f_s \sim f_p$ 之间的确切位置。

知识点7: 电压比较器

电压比较器是联系模拟与数字信号的一种电路模块,在数模混合系统中有广泛的应用,是产生方波、三角波、锯齿波等非正弦信号的主要电路部件。

电压比较器中的集成运放常常工作在非线性区,运放一般处于开环状态。集成电压比较器的输出电压可与数字电路的逻辑电平兼容,因此可作为与数字电路的接口电路。

电压比较器中的一个输入信号通常为参考电平或基准电平,当变化的输入信号大于参考电平而输出为高电平时,为同相比较器;相反,当输入信号大于基准电平而输出为低电平时,为反相比较器。参考电平决定了比较器输出状态变化的输入转折电平。对于差分结构比较器,参

考电平接反相端，为同相比较器；参考电位接同相端，为反相比较器。

电压比较器采用内部或外部正反馈，可使正向与反向转折电压分离，形成迟滞电压比较器。迟滞电压比较器可消除噪声对输出的影响。在振荡电路中，利用迟滞电压比较器可实现对电容充放电电平的控制，从而达到调节频率和占空比的目的。

输入信号 V_N 和 V_P 通过电阻 R_3 和 R_2 分别接入差分结构的反相端 V_- 与同相端 V_+ ， R_1 为连接 V_o 与 V_+ 之间的正反馈电阻，根据电路迭加原理， V_P 和 V_o 同时对 V_+ 电位施加影响，则形成的上升、下降方向的转折电平分别为：

$$V_{TH}^+ = \frac{R_1 V_P + R_2 V_{OH}}{R_1 + R_2}; \quad V_{TH}^- = \frac{R_1 V_P + R_2 V_{OL}}{R_1 + R_2}$$

迟滞量，即正反方向转折电平的差为：

$$\Delta V_{TH} = V_{TH}^+ - V_{TH}^- = \frac{R_2}{R_1 + R_2} (V_{OH} - V_{OL}) = \frac{R_2}{R_1 + R_2} V_{CC} \quad \text{或} \quad \frac{R_2}{R_1 + R_2} 2V_Z$$

知识点 8：电平触发器

电平触发器输入输出均为数字信号，当输入信号超出其触发电平时，输出状态改变。比较器和触发器可用于开关信号的整形，纹波和噪声的滤除，上升及下降沿的陡峭化，提高负载驱动能力。

知识点 9：多谐振荡器

矩形波中因包含大量的谐波分量，因此，矩形波振荡器又称多谐振荡器。方波是占空比为 50% 的矩形波，三角波的上升与下降沿由积分电路充放电确定，当其中上升或下降沿变得很陡峭时，三角波变成锯齿波。以上非正弦信号因频率分量丰富，没有选频网络，其振荡周期、频率、幅度等均可根据三要素分析法求出。非正弦振荡通常采用负反馈结构，加上大电平信号的延迟作用，形成振荡。

电容上的充放电电压 V_C 是状态选择元件（如比较器或倒相等）的输入触发电平，电容电压充放电速度的快慢直接决定振荡频率的高低，此外，振荡频率与状态选择元件的输入转折电平的高低有关。电容上的充放电电压可采用三要素法确定，有：

$$V_C(t) = V_\infty + (V_0 - V_\infty) \exp\left(-\frac{t-t_0}{\tau}\right) \quad \text{或} \quad V_C(t) = V_0 + (V_\infty - V_0)[1 - \exp\left(-\frac{t-t_0}{\tau}\right)]$$

式中 V_∞ 和 V_0 为电容稳态和初态时的电压， $\tau=RC$ 为电容充放电时间常数。则电容电压从 V_0 到 V_1 所需要的充放电时间为：

$$t = \tau \ln \frac{V_\infty - V_0}{V_\infty - V_1}$$

通过改变充电和放电通路的 RC 时间常数，可以达到选择振荡频率和改变占空比的目的。

全真试题解析

【真题1】 东南大学 2003 年

// 命题 20 分 //

电路如图 7-1 所示。

1. 简述电路的工作原理；
2. 画出 V_{o1} 、 V_{o2} 的波形图（要求标出各转折点的电压、时间值）。（忽略二极管的导通电阻）

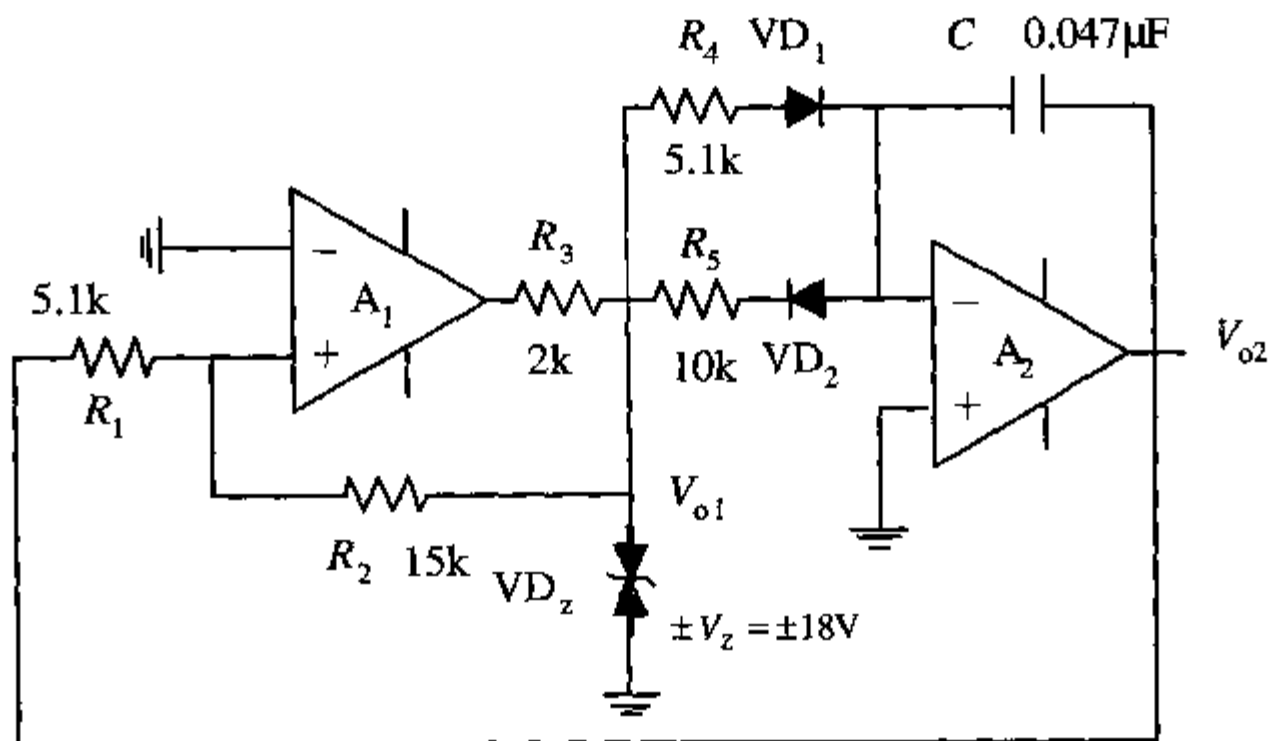


图 7-1

分析：

该题是原理分析与定量计算相结合的振荡电路的考题，首先应能判断出这是一个由比较器 A_1 和 A_2 控制的振荡电路，而且是一个三角波振荡器。如能推导出比较器输入-输出点上的电压关系，即可画出其波形图，同时对各元件的作用也了然于心，原理叙述变得简单且不会遗漏。

解答：

1. 考核对比较器反馈控制以及电容充放电等基本概念的理解，并应能判断出这是一个混合信号电路， A_1 工作在大信号区，为比较器； A_2 工作在小信号区，为放大器。原理分析应包含以下要点：

- A_1 为过零比较器，输出 V_{o1} 状态会发生变化，而状态的变化受 V_{o2} 控制；
- A_2 支路是一个电容积分电路，充放电电流可控制电容 C 上的电压，即 V_{o2} 的输出电压；
- 初始状态各结点电压均设为零；
- V_{+A_1} 结点电压为 V_{o1} 和 V_{o2} 的线性叠加，忽略 PN 结导通电阻，有：

$$V_{+A_1} = \frac{R_2}{R_1 + R_2} V_{o2} + \frac{R_1}{R_1 + R_2} V_{o1}$$

- 假设存在扰动使输出 V_{o2} 增加，则经过 R_1 和 R_2 分压后， $V_{+A_1} > 0 = V_{-A_1}$ ， A_1 状态翻转，

其输出 V_{o1} 变为高电平，被稳压管钳位在 $V_z=18V$ 。

- V_{o1} 出高后，因 $V_{-A2}=V_{+A2}=0$ ，则 VD_1 支路导通，该支路电流对电容 C 放电，使输出电压 V_{o2} 下降。由于电阻上电压恒定，所以为恒流放电， V_{o2} 随 t 线性下降。
- 根据 V_{+A1} 公式， V_{o2} 下降可使 V_{+A1} 减小，当 V_{o2} 下降到足够低的电平时，使 $V_{+A1} < 0$ ，比较器状态再次翻转，其输出变为低电平，被稳压管钳位在 $-V_z=-18V$ 。
- V_{o1} 出低后，因 $V_{-A2}=V_{+A2}=0$ ，则 VD_2 支路导通，该支路电流对电容 C 充电，使输出电压 V_{o2} 上升。该充电同样为恒流充电， V_{o2} 随时间 t 线性增加。 V_{o2} 增加到一定的高电平后，又使 A_1 状态翻转。
- 以上过程反复交替进行，即可完成对电容 C 的周期性充电和放电，充电时输出 V_{o2} 为高电平，充电时间常数为 R_5C ；放电时输出为低电平，放电时间常数为 R_4C 。因此 VD_1 和 VD_2 选择不同的充放电时间电路， R_3 为限流电阻。

结论：本电路为充放电时间分别控制的基于比较器和积分器的三角波发生器。

2. 定量考核对转折电压和电容充放电时间的计算。

根据 $V_{+A1}=0$ 的转折点电压， V_{o1} 和 V_{o2} 在转折点下满足的关系应为：

$$\frac{R_2}{R_1 + R_2} V_{o2} = -\frac{R_1}{R_1 + R_2} V_{o1} \Rightarrow R_2 V_{o2} = -R_1 V_{o1}$$

当 $V_{o1}=-V_z=-18$ 时，对应的为输出高电平转折电压 $V_{o2,H}$ ，当 $V_{o1}=+V_z=+18$ 时，对应的为输出低电平转折电压 $V_{o2,L}$ 。显然， $V_{o2,H} = -R_1(-V_z)/R_2 = -5.1(-18)/15 = 6.12V$ ，同理，

$V_{o2,L} = -R_1 V_z / R_2 = -6.12V$ 。输出电压在 $V_{o2,H}$ 和 $V_{o2,L}$ 之间线性变化。

根据电容的恒流充电特性，其充电电压及充电时间 t_1 为：

$$V_{o2} = V_C = V_C(0) + \frac{i_C}{C} t = V_C(0) + \frac{V_z}{R_5 C} t, \quad V_{o2} = V_{o2,H}, \quad V_C(0) = V_{o2,L} \Rightarrow$$

$$t_1 = \frac{V_{o2,H} - V_{o2,L}}{V_z} R_5 C = \frac{6.12 \times 2}{18} 10k \times 0.047\mu s = 0.32ms$$

同理，放电时间 t_2 为：

$$t_2 = \frac{-(V_{o2,H} - V_{o2,L})}{-V_z} R_4 C = \frac{6.12 \times 2}{18} 5.1k \times 0.047\mu s = 0.163ms$$

由此画出的 V_{o1} 矩形波和 V_{o2} 三角波的波形如图 7-2 所示。

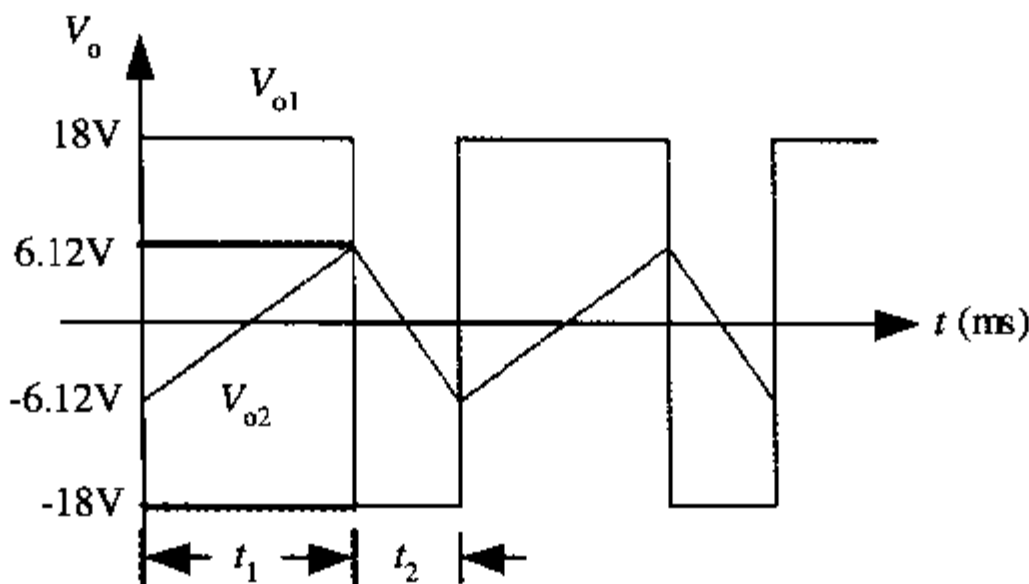


图 7-2

点评与拓展:

电路系统的反馈增加了分析的难度,分析得以进行的关键是将闭环系统切断后变成开环系统进行分析,利用比较器和理想运放的基本性质,即可分析清楚电路的功能,并对关键的转折电压给出定量的计算结果。

当 VD_1 和 VD_2 变成一条支路并取消二极管时,充电和放电支路相同,即充放电电流相同,输出变为上升与下降延迟相同的三角波波形。该题还可以设两小问: 3. 在 R_4 和 R_5 不变的条件下,如何改变振荡输出的周期 T 。4. 给定输出波形要求,如周期和上升与下降时间,如何确定电阻 R_1 、 R_2 、 R_4 和 R_5 。相同的考题见西安交通大学 2001。

【真题 2】 浙江大学 2002 年

// 考题 20 分 //

如图 7-3 所示为一个电容三点式振荡器的交流通路图,由元件 L 和 C_1 、 C_2 组成的谐振回路的空载 $Q_0=\infty$ 。若晶体管用图中所示的最简单的等效电路代入,请回答以下问题:

1. 写出振荡器环路增益 $T=AF$ 的表达式。
2. 在此振荡器的交流图上添加直流电源和偏置,画出其完整的电路图。

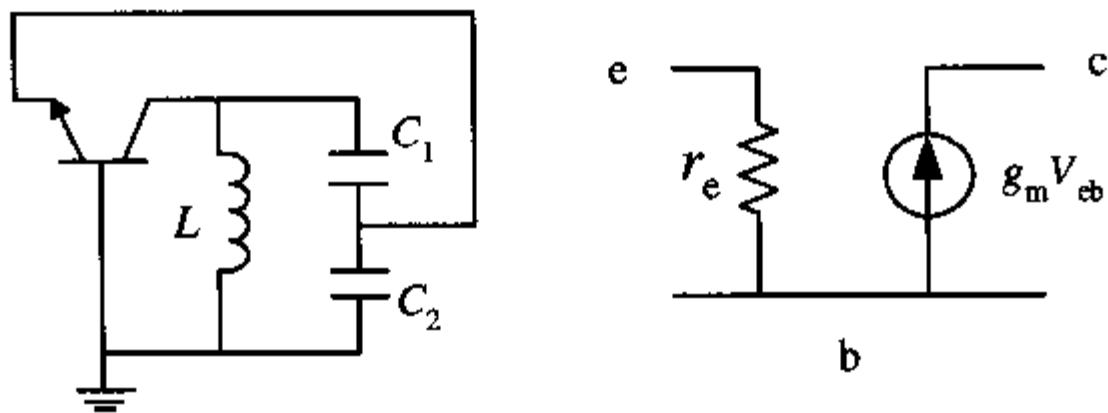


图 7-3

分析:

观察题目,两个问题非常明确,可以直接进行解题。首先第一问,求环路增益,包括两个部分, A 和 F 。 A 是晶体管的增益,由双极型晶体管的特点,它是一种电流控制电流的起点,因此其增益也就是电流的增益,只要明确了电流增益的定义,就能从上图很快找到 A 的表达式。接下来是 F 的形式,这时需要涉及到电容三点式的直流电路,即必须画出完整的电路图才能根据电流电压关系,求得反馈系数 F 。

解答：

1. 根据上面的分析，

$$A = A_j = \frac{I_e}{I_c} = \frac{g_m V_{eb}}{V_{eb}/r_e} = g_m r_e$$

求出 F 的表达式必须先画出完整的电路图，如图 7-4 所示。

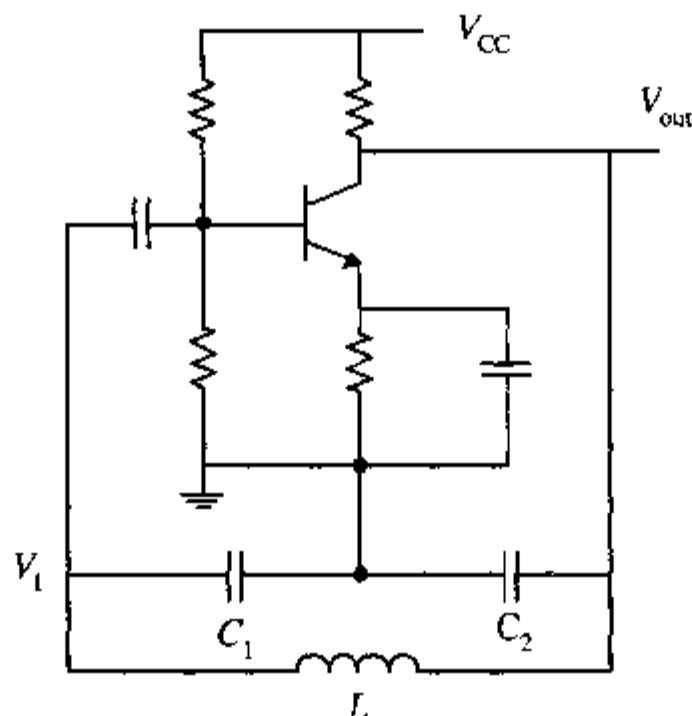


图 7-4

由此，由支路 $V_{out} \rightarrow L \rightarrow V_f \rightarrow C_1 \rightarrow \text{GND}$ ，

根据电流 - 电压关系可以得到方程：
$$V_f = V_{out} \cdot \frac{j\omega L}{j\omega L + 1/j\omega C_1}$$

$$\text{所以 } F = \frac{V_f}{V_{out}} = \frac{LC_1\omega^2}{LC_1\omega^2 - 1}$$

但上式还不是振荡电路反馈系数的最后表达式，因为振荡电路最后工作在一定的频率下，所以必须求出 ω 的值，代入。由电容三点式振荡器谐振的特点，其谐振频率为 $\omega_0 = \sqrt{LC}$ ，

其中 $C = C_1 C_2 / (C_1 + C_2)$ 。令 $\omega = \omega_0$ ，

$$\text{代入后得到 } F = \frac{L^2 C_1^2 C_2}{L^2 C_1^2 C_2 - (C_1 + C_2)}$$

将 A 和 F 的表达式全部代入，得到：
$$T = A \cdot F = \frac{g_m r_e \cdot L^2 C_1^2 C_2}{L^2 C_1^2 C_2 - (C_1 + C_2)}$$

2. 完整的电路图如图 7-4 所示。

点评与拓展:

本题目意思非常清楚,出题者的意图也很明确,就是考察振荡器部分的内容,难点是题目只给出了交流通路图,因此需要考生对晶体管偏置电路非常熟悉,并对振荡器工作条件掌握后才能顺利地完成任务。

【真题3】 东南大学 2002 年

|| 难题 10 分 ||

电路如图 7-5 所示。

1. 将图中 A、B、C、D 四点正确连接,使之成为一个正弦波振荡电路;
2. 计算该电路的振荡频率 f_0 ;
3. 为保证电路起振, R_2 应为多大?

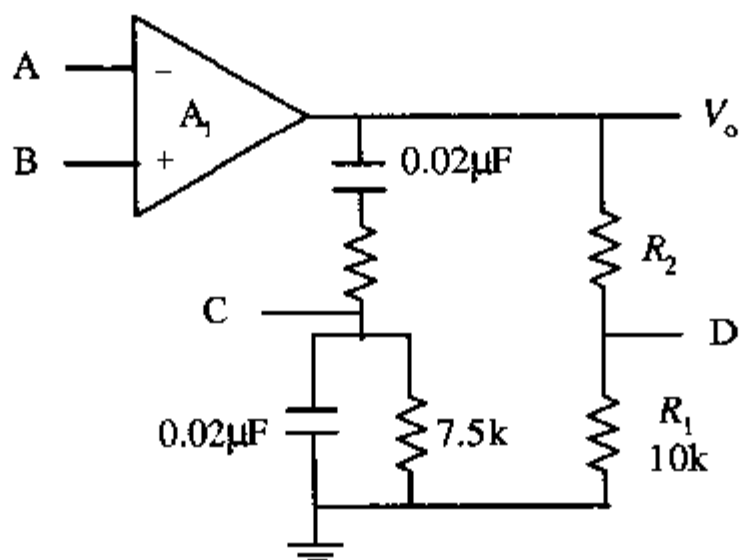


图 7-5

分析:

正弦波振荡电路一般由两部分组成:放大电路和选频网络。从图中电路可以看出 RC 的串并联组成选频网络,而 R_1R_2 和运放则组成放大电路。由放大电路的负反馈就可以决定电路的连接结构,由此可以进行下一步的解题。

解答:

1. 由分析可以得到, D-A 连接, C-B 连接。
2. 电路的振荡频率是由选频网络的特征频率决定的,因为选频网络是 RC 的串并联结构,

所以求得:
$$f_0 = \frac{1}{2\pi \cdot RC} = \frac{1}{2\pi \cdot 7.5k \cdot 0.02\mu F} = 1.06kHz$$

3. 欲使振荡电路自行建立振荡,一开始必须满足 $|AF| > 1$ 。由于选频网络的反馈系数 $F = 1/3$,根据以上给出的限制条件,有 $A > 3$ 。该增益由闭环放大电路提供,因此:

$$A = 1 + R_2 / R_1 > 3 \Rightarrow R_2 > 2R_1 = 20k$$

点评与拓展:

本题考察了正弦信号产生电路的两个主要组成部分的连接关系、选频网络以及振荡的条件,以此来反映考生对该电路的掌握情况。解此类题目,必须明确两个知识点,1. 信号产生电路的频率由选频网络决定,与放大电路无关。2. 为了使电路正常工作,电路一开始必须满足 $|AF| > 1$,一旦电路启动后就必须满足幅度相位的平衡条件,这样才能稳定输出信号。

【真题 4】 浙江大学 2002 年

// 本题 10 分 //

如图 7-6 所示为一个具有功率输出的正弦波信号发生电路。

1. 在图 7-6 所示运放的两个输入端 (a) 和 (b) 中, 哪个应接运放的同相输入端, 哪个接反相输入端?
2. 该电路的振荡频率 $f_0 = ?$
3. 为了使振幅稳定, R_f 应具有正温度系数还是负温度系数? 并说明起振时其阻值应满足什么条件?
4. 当驱动信号足够大而使 VT_1 、 VT_2 充分导通时, 管子的饱和压降为 $V_{CES} = 2V$, 试求 R_L 上可获得的最大输出功率 $P_{omax} = ?$ 此时输出级的效率 η 是多少?
5. 为使电路安全可靠工作, VT_1 管或 VT_2 管的集电极最大允许功耗 P_{CM} 、集电极 - 发射极反向击穿电压 $V_{(BR)CEO}$ 至少应大于多少?
6. 在该电路的调试过程中, 若不小心将 VD_1 短路, 你估计会出现什么现象? 若 VD_1 开路, 又会出现什么现象?

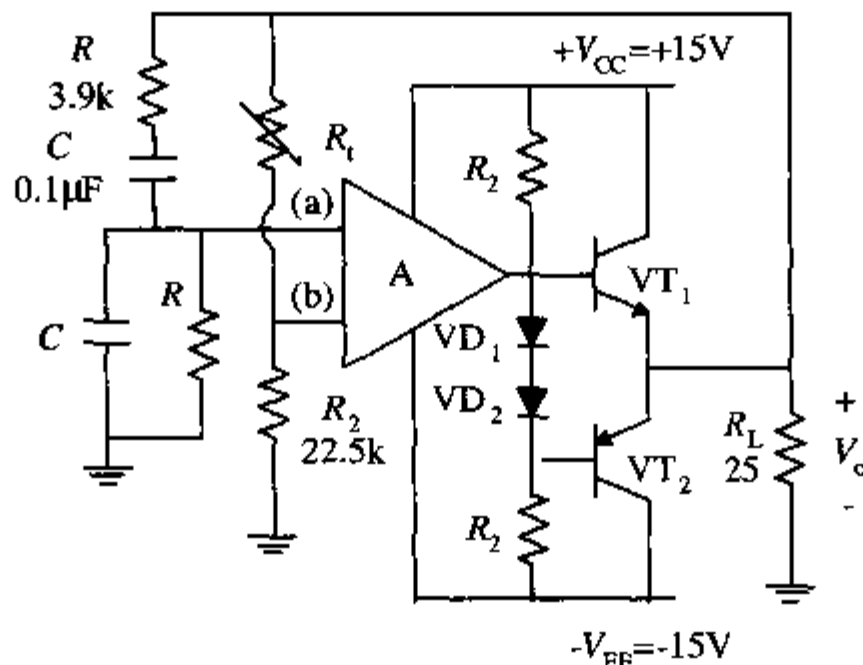


图 7-6

分析:

题中电路是一个基本结构的正弦信号发生电路, 但不同的是在输出端增加了一级推挽式输出级, 目的是提供一定的驱动能力。电路结构清楚后就能着手进行解题。

解答:

1. 根据正弦信号发生电路的特点, 选频网络由同相端输入, 放大电路由反相端输入。在图中即为 (a) 是同相端, (b) 是反相端。
2. 信号电路的频率由选频网络的结构决定, 根据 RC 串并联选频网络的特征, 得到

$$f_0 = \frac{1}{2\pi \cdot RC} = \frac{1}{2\pi \cdot 3.9k \cdot 0.1\mu F} = 408.1Hz$$

3. 欲使振荡电路自行建立振荡, 一开始就必须满足 $|AF| > 1$ 。由于选频网络的反馈系数 $F = 1/3$, 再根据上面的条件, $A > 3$ 。在放大电路中求得:

$$A = 1 + R_f / R_1 > 3 \Rightarrow R_f > 2R_1 = 45k\Omega,$$

一旦电路启动后,就需要满足幅度相位平衡条件,即 $R_1 = 2R_2$ 。所以 R_1 应该有负温度系数,一开始电阻比较大,能满足起振条件,当稳定震荡后,电阻随温度上升而电阻下降,满足平衡条件,产生稳定信号。

4. 由管子饱和压降可以得出输出电压的范围 $-13\text{V} \sim 13\text{V}$, 得到输出功率和输出效率, 为:

$$P_{\text{omax}} = \frac{V_{\text{omax}}^2}{R_L} = \frac{13^2}{25} = 6.76\text{W}, \quad \eta = \frac{P_{\text{omax}}}{P} = \frac{V_{\text{om}}^2 / R_L}{V_{\text{CC}}^2 / R_L} = \frac{13^2}{15^2} = 75.1\%$$

5. 为了保证电路安全, 晶体管的最大允许功耗必须大于所对应最大输出功率, 所以 VT_1 和 VT_2 的最大允许功耗至少为 6.76W 。同时集电极与发射极间的反偏电压 $V_{(\text{BR})\text{CEO}} = 13 + 15 = 28\text{V}$ 。

6. 电路中 VD_1 、 VD_2 是给晶体管 VT_1 、 VT_2 提供基极偏置。如果 VD_1 短路, 使得 VT_1 、 VT_2 管基极电位抬高, VT_1 导通更充分, VT_2 管导通不充分, 所以将加重交越失真。正半周输出电压最大值将增大, 而负半周输出电压最小值将减小。如果 VD_1 开路, 从 V_{CC} 经 R_2 、 R_3 以及 VT_1 、 VT_2 的发射极构成直流通路, 将产生很大的基极电流烧毁输出管。

点评与拓展:

本题比较全面地考察了正弦信号发生电路以及推挽输出级的内容。解题前必须先知道电路中各组成的作用和功能, 对进一步解题有很大帮助。

【真题5】 上海交通大学 2002 年

|| 本题 10 分 ||

图 7-7 所示电路中是一个振荡电路, 试回答以下问题:

1. 说出这是一个什么振荡电路;
2. 场效应管 VT、 R_4 、VD、 C_1 在电路中的作用各是什么?
3. 振荡频率 f_0 约为多少?
4. 稳定振荡时场效应管的漏电阻 R_{DS} 约是多少?

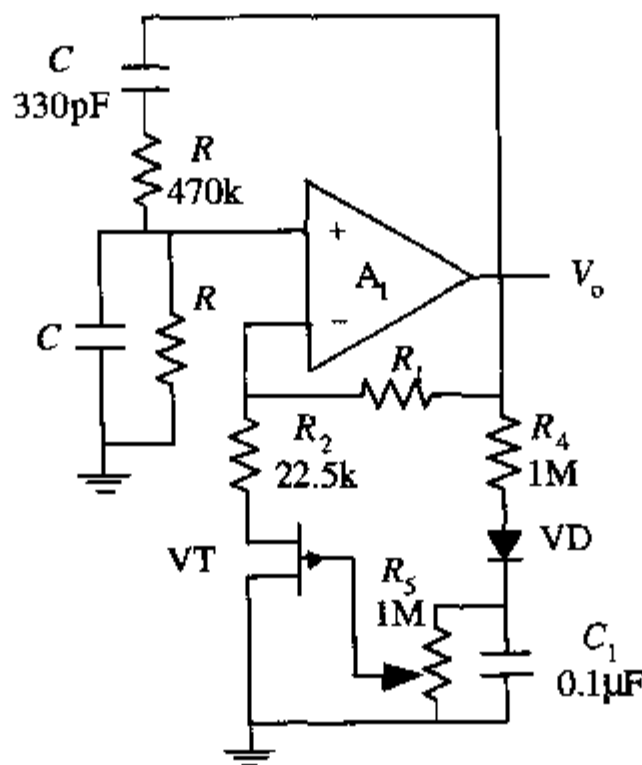


图 7-7

分析:

首先应该看出该电路是一个信号产生电路,在输出端有另外两条支路,一条是选频网络,采用了比较熟悉的 RC 串并联选频网络结构,而另一端则是一个负反馈支路。同类考题参见西安电子科技大学 2001 年及西安交通大学 2000 年考题等。从简单的入手,电路的振荡频率只与选频网络有关,根据 RC 串并联选频电路的特性,其特征频率唾手可得。本题难点是分析负反馈支路的作用。该反馈支路主要由 R_1 、 R_2 和 VT 组成,而其他器件 R_4 、 R_5 、 VD 、 C_1 是偏置电路。正常工作时偏置电路为 VT 的栅极提供控制电压,使 JFET(场效应管)工作在可变电阻区,其漏源沟道电阻 R_{DS} 可以通过栅源电压来改变,由此控制负反馈的强度。当输出幅值增大时, VT 的 V_{GS} 变负, R_{DS} 将自动加大以加强负反馈,反之亦然。因此,该负反馈电路主要是用来稳定输出电压的。最后 R_{DS} 计算则要根据选频网络的反馈系数和运算放大器“虚短-虚断”的特点,再根据电流电压关系即可求得 JFET(场效应管)的漏源电阻。

解答:

1. 该电路是 JFET(场效应管)稳幅信号产生电路,选频网络使用了 RC 串并联结构。

2. 场效应管 VT 的作用:利用其工作在可变电阻区,漏源电阻可由栅源电压控制的特性调节负反馈的强弱,以达到稳定输出电压的功能。

R_4 作用:降压,限流,同时和 C_1 一起进行滤波,给场效应管提供偏置。

VD 作用:整流,因为 VT 是 NMOS 管,防止栅电压出现负值。

C_1 作用:和 R_4 一起实现滤波的功能。

3. 由 RC 串并联选频网络的特点,振荡频率

$$f_0 = \frac{1}{2\pi RC} = \frac{1}{2\pi \cdot 470k \cdot 330pF} \approx 1.026kHz$$

4. 选频网络的幅频响应为

$$F_v = \frac{1}{\sqrt{3^2 + \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega}\right)^2}}, \text{ 其中 } \omega_0 = \frac{1}{RC}$$

当 $\omega = \omega_0$ 时,输出电压的幅值最大,产生自激,此时幅度反馈系数 $F_v = 1/3$,所以运放正向端电压 $V_- = V_0/3$ 。根据理想运放“虚短”的特点,得到 $V_- \approx V_+ = V_0/3$ 。再根据理想运放“虚断”的特点,反相端没有电流流入或流出,所以流过 R_1 的电流将全部流过 R_2 和 VT ,

最后到地, 形成通路。由电流关系: $I_1 = I_2 = I_{DS}$, 列出方程并解得

$$\frac{V_o - V_o/3}{R_1} = \frac{V_o/3}{R_2 + R_{DS}}; \quad R_{DS} = \frac{R_1}{2} - R_2$$

点评与拓展:

该题主要考察了振荡器的内容, 电路结构比较复杂, 既有选频网络, 又有负反馈稳压电路, 对考生灵活应用已学的知识提出了比较高的要求。

【真题 6】 华中科技大学 2002 年

// 本题 10 分 //

已知如图 7-8 (a) 所示电路, V_i 为占空比等于 1/2 的正方波, 周期为 T , $R_W C_W = T/4 \ln 3$, $RC < T/4$, 图 7-8 (b) 给出了 555 定时器原理图。

1. 简述 555 定时器与 R_W 和 C_W 构成电路的功能;
2. 在图 (c) 中对应画出 V_i 、 V_{oi} 和 V_o 电压波形。

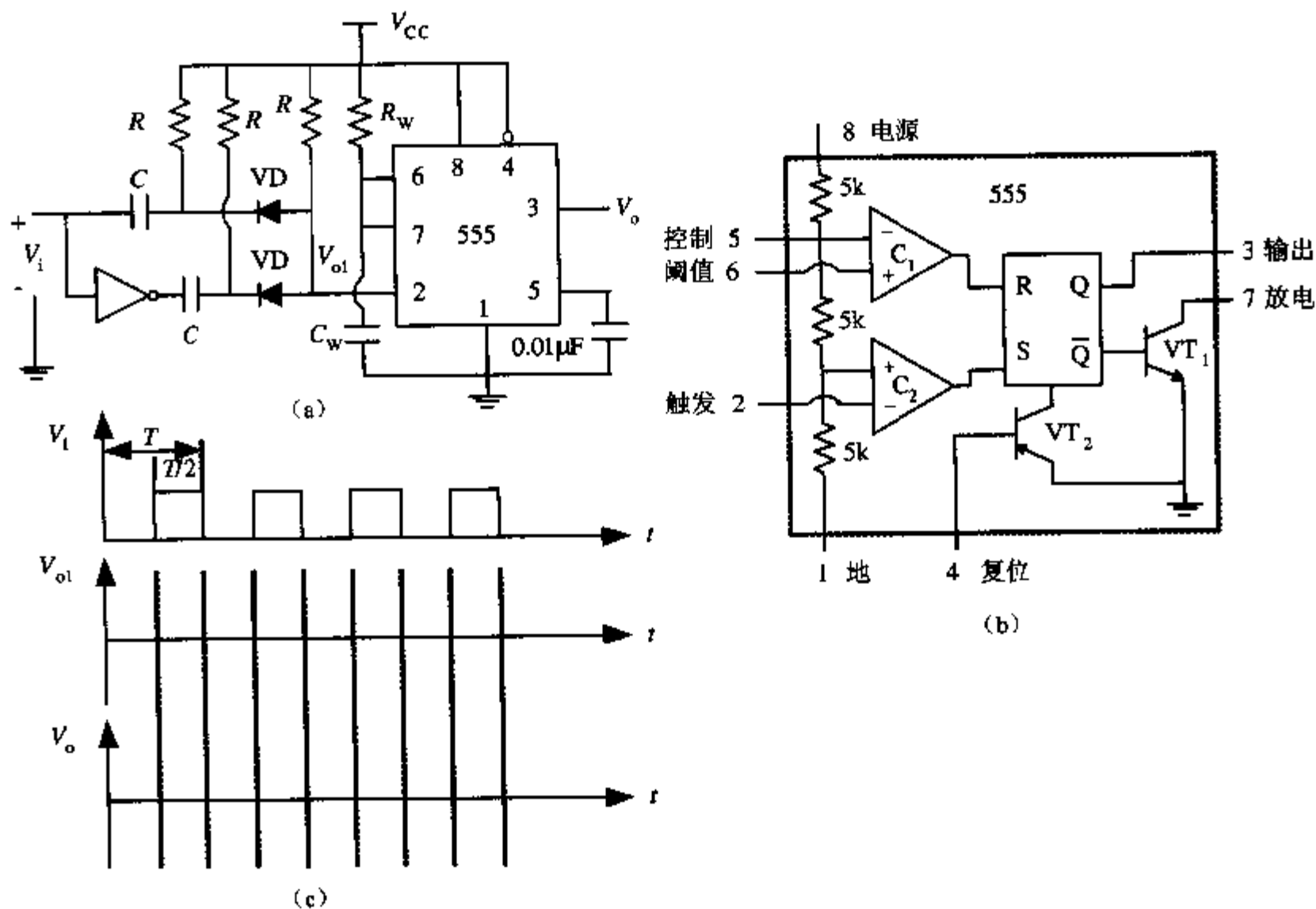


图 7-8

分析:

本电路可分为三部分: R 、 C 构成微分电路, 通过电容 C 的充放电把 V_i 变换成为尖脉冲波; 两只二极管 VD 和 R 组成与门; 555 定时器和 R_W 、 C_W 构成一个单稳态触发器。

解答:

1. 由 555 定时器与 R_W 和 C_W 构成电路的功能简述如下:

注意到复位端 4 被 V_{CC} 置为无效, 另外由于三只 $5k\Omega$ 电阻的分压作用, C_1 的反相端电位

被固定在 $\frac{2}{3}V_{CC}$ ， C_2 的同相端电位被固定在 $\frac{1}{3}V_{CC}$ ；

$V_I=1$ 、 $Q=0$ 时对应于电路的稳态： $\bar{Q}=1$ 放电管 VT_1 导通，6 端电位为 VT_1 管的饱和压降，其值低于 $\frac{2}{3}V_{CC}$ ，而 V_I 为高电平，其值高于 $\frac{1}{3}V_{CC}$ ，所以 C_1 输出 0， C_2 输出 0，即有 $R=S=0$ ，RS 触发器的输出维持原状态，电路因此处于稳态。

当电路处于稳态， V_I 端出现一负脉冲使电路进入暂稳态：设刚上电时 C_w 的初始电压为 0V，则 C_1 输出 0， C_2 输出 1，由 $R=0$ 、 $S=1$ 知 RS 触发器置 1， $\bar{Q}=0$ 使放电管 VT_1 截止，电源 V_{CC} 对 C_w 的充电得以持续，6 端电位继续上升，当升至略超过 $\frac{2}{3}V_{CC}$ 时， C_1 输出 1，在 V_I 端负脉冲已消失的条件下，RS 触发器的输入信号为 $R=1$ 、 $S=0$ ，触发器输出 $Q=0$ ，几乎同时 $\bar{Q}=1$ 使放电管 VT_1 导通，6 端电位又降至 VT_1 的饱和压降，电路回到稳态。

电路输出的负脉冲宽度 $t_w = \ln 3 \cdot R_w C_w$ ，由题给条件 $R_w C_w = T/4 \ln 3$ 知 $t_w = \frac{T}{4}$ ；微分电路输出的尖顶脉冲宽度约为 $2.2RC$ ，其值应远小于 $\frac{T}{2}$ ，由题给条件 $RC < T/4$ 知基本满足。

2. 根据以上分析，再考虑与门“有 0 出 0，全 1 出 1”的规律，可画出波形如图 7-9 所示。

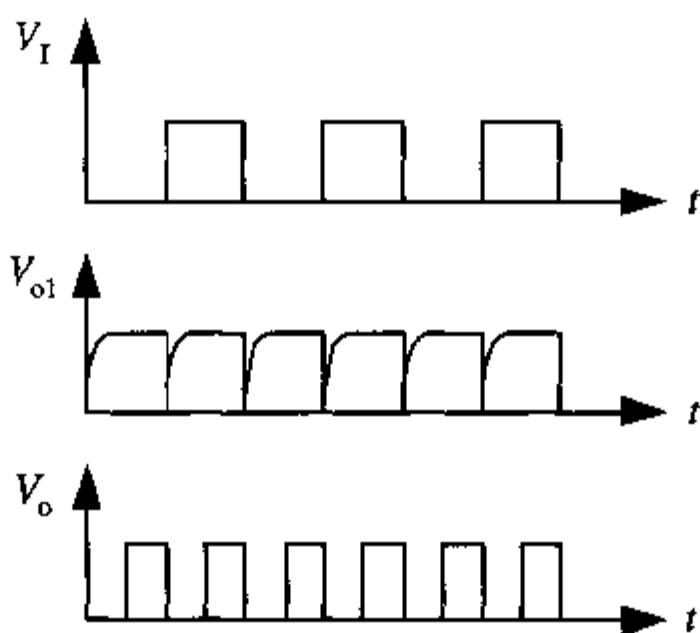


图 7-9

【真题 7】 中国科技大学 2002 年

（本题 20 分）

图 7-10 所示为利用射极跟随器的发射极电路来调节回差的施密特电路，试完成：

1. 分析电路的工作原理；
2. 当 R_{e1} 在 $50 \sim 100\Omega$ 范围内变化时，回差的变化范围。

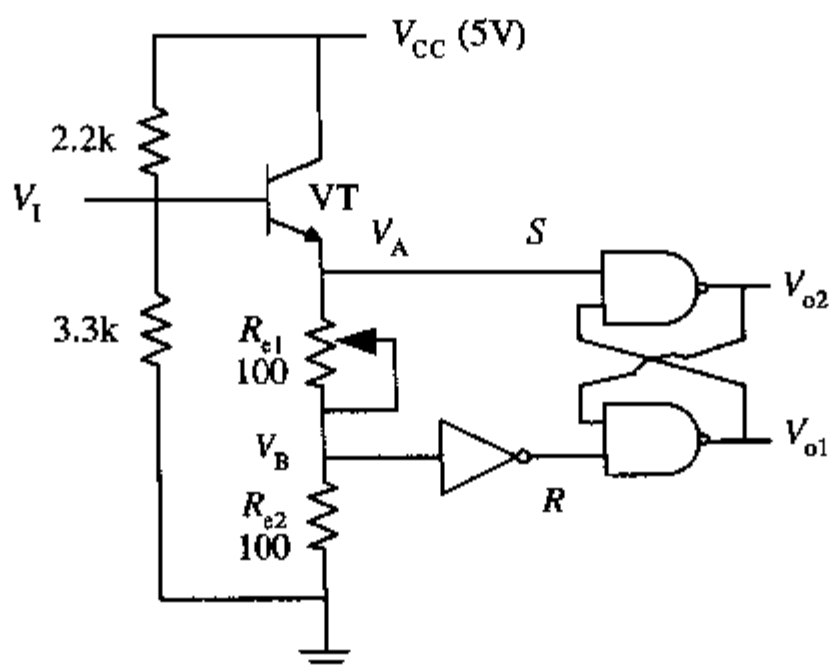


图 7-10

分析:

观察电路图, 本题包含了射极跟随器和施密特触发器的内容, 是一个数字、模拟电路相结合的问题, 具有一定的难度。

如图 7-10 所示, 电路分为两个部分, 前半部分是模拟电路, 包括晶体管 VT、偏置电阻和射极电阻 R_{e1} 和 R_{e2} , 射极跟随器的电压由 V_A 输出, 同时又由 R_{e1} 和 R_{e2} 进行分压得到电压 V_B , 最后 V_A 和 V_B 作为施密特触发器的输入。电路后半部分就是一个施密特电路, 由一个反相器和两个与非门组成, 输出端 V_{o1} 、 V_{o2} 。电路组成分析清楚后, 解题关键是施密特电路的翻转条件。结合电路分析得到下面结果, 如表 7-1 所示。

表 7-1

| S | R | V_{o1} | V_{o2} |
|---|---|----------|----------|
| 1 | 0 | 1 | 0 |
| 0 | 1 | 0 | 1 |
| 0 | 0 | 不存在 | |

以输出 V_{o2} 为例, 当 S (即 V_A) 变为高电平, 同时 R 为低电平 (即 V_B 也是高电平) 时施密特电路向下翻转, 输出 V_{o2} : $1 \rightarrow 0$; 相反 S 变为低电平, 同时 R 为高电平时, 施密特电路向上翻转, 输出 V_{o2} : $0 \rightarrow 1$ 。而 S 、 R 同时为低电平这个状态是不存在的, 因为由电路结构知 V_A 的电位始终高于 V_B , 而 R 是 V_B 的反相, 一旦 V_A 是低电平, V_B 的电位一定比 V_A 更低, 经过反相后 R 为高电平。最后一种情况, S 和 R 都是高电平, 则电路不定。

一旦施密特电路的工作情况分析清楚, 在不同的射极电阻下, 只要分析 V_A 、 V_B 在什么情

况下使电路产生动作，就能得到电路向上和向下翻转的电压值，最后再根据射极跟随器电路，将射极电压反映到输入端电压 V_I ，电压回差也就唾手可得。

解答：

1. 电路工作原理：

该电路由发射极跟随器和施密特电路两部分组成，输入信号的变化通过发射极跟随器反映到 VT 的发射极，再由发射极电阻分压后反映到 V_B 。 V_A 和 V_B 作为施密特电路的输入，决定施密特电路的工作状态和输出结果。根据分析，当它们同时为高电平时，电路下翻，同为低电平时，电路上翻。当 V_A 为高电平、 V_B 为低电平时，电路保持，不做动作。发射极电阻 R_{e1} 电阻值的变化改变了 V_A 和 V_B 的分压关系，从而影响了翻转电压。

2. 计算回差变化： $R_{e1\max} = 100\Omega$

下翻时： $S=1$ ， $R=0$ ，得到 V_A 、 V_B 都是高电平。根据电路只要 V_B 是高电平， V_A 一定能满足高电平的条件，所以 $V_B > 2.5V$ 时电路开始下翻（一般施密特电路翻转电压为 $2.5V$ ）。

根据 R_{e1} R_{e2} 串联，电流相等，得到：

$$V_A = \frac{V_B}{R_{e2}} \cdot (R_{e1} + R_{e2}) = \frac{2.5V}{100\Omega} \cdot (100\Omega + 100\Omega) = 5V$$

在发射极电路中，晶体管 VT 正常工作，发射极电压与基极电压相差一个 PN 结饱和压降，由这个关系得到：

$$V_{IDOWN} = V_A + 0.7V = 5.7V$$

上翻时： $S=0$ ， $R=1$ ，得到 V_A 、 V_B 都是低电平。同样根据电路，只要 V_A 满足低电平， V_B 就一定满足。所以当 $V_A < 2.5V$ 时，电路就开始上翻。对应到输出端口：

$$V_{IUP} = V_A + 0.7V = 3.2V$$

最后求得回差： $\Delta V_I = V_{IDOWN} - V_{IUP} = 5.7V - 3.2V = 2.5V$ 。

对于 $R_{e1\min} = 50\Omega$ ，计算方法和思路 1 完全相同，这里只给出简单计算过程和结果。

$$\text{下翻时：} V_A = \frac{V_B}{R_{e2}} \cdot (R_{e1} + R_{e2}) = \frac{2.5V}{100\Omega} \cdot (50\Omega + 100\Omega) = 3.75V$$

$$V_{IDOWN} = V_A + 0.7V = 4.45V$$

$$\text{上翻时：} V_{IUP} = V_A + 0.7V = 3.2V$$

最后求得回差: $\Delta V_I = V_{IDOWN} - V_{IUP} = 4.45V - 3.2V = 1.25V$ 。

因此, 如果 R_{e1} 在 $50\Omega \sim 100\Omega$ 变化, 电压回差变化范围是 $1.25V \sim 2.5V$ 。

点评与拓展:

该题结合模拟电路和数字电路的内容, 比较灵活, 其中特别是需要做题者对施密特电路翻转条件的掌握, 只要这一点掌握了, 再加上仔细推导, 就能迎刃而解。

【真题 8】 浙江大学 2000 年

// 本题 10 分 //

1. 请用振荡器三点式电路的组成法则说明图 7-11 (a) 电路不能振荡的原因。
2. 只修改一个元件, 使上图电路起振, 说明修改后的振荡器的振荡频率范围。
3. 为保证图 (b) 电路满足正反馈条件, 请注明变压器的同名端, 若不考虑管子的极间电容的影响, 请估算该振荡器的振荡频率 (其中 C_G 为高频旁路电容)。

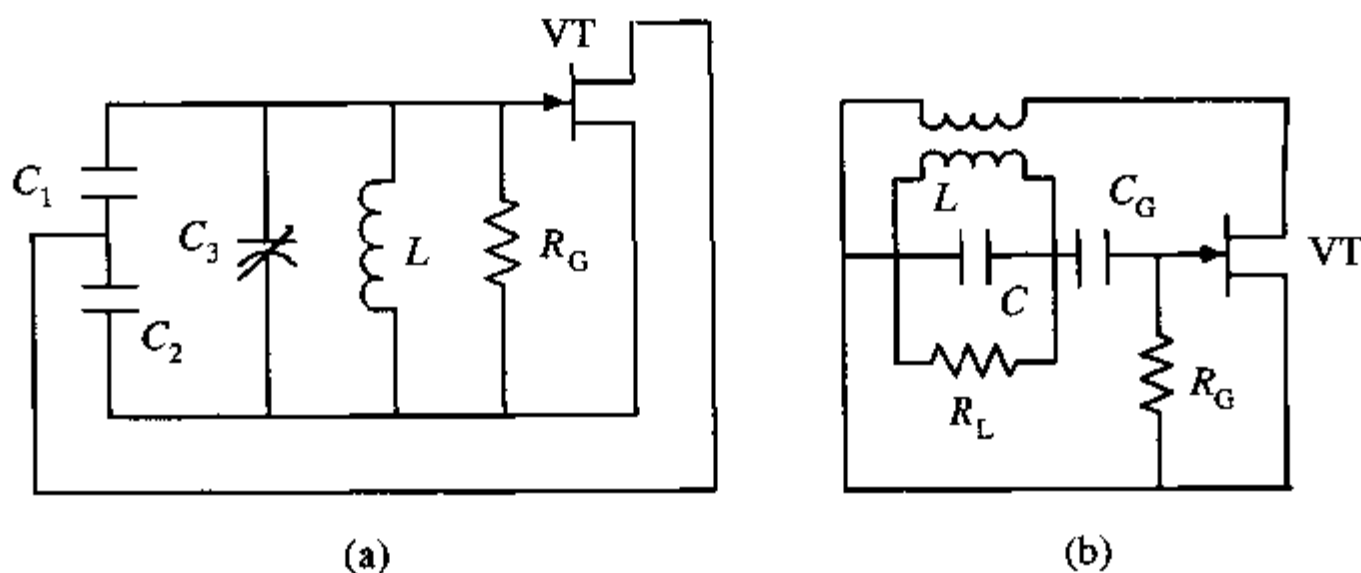


图 7-11

分析:

振荡器要使电路起振就必须满足相位和幅度的条件, 因为反馈一定要是正反馈才能产生自激, 所以可以通过这一点进行解题。

解答:

1. 根据三点式振荡电路的原理, 对于 MOS 管 VT, 其源栅之间和源漏之间的元件应该是同性质的, 而漏栅之间的元件则与前两者是不同性质的。

由图可以得到栅源之间是 L 和 C_3 的并联, 其性质可由两者的大小关系决定 (可以是容性的, 也可以是感性的); 而漏栅之间是 C_1 , 是容性元件; 源漏之间是 C_2 , 也是容性的。根据上面的原理, 该电路无法起振, 元件的性质不符合三点式振荡的要求。

2. 修改电路, 首先必须保证 L 和 C_3 的并联是容性, 然后将电容 C_1 改成电感元件 L_1 , 呈现感性, 由此满足三点式振荡电路的起振要求。

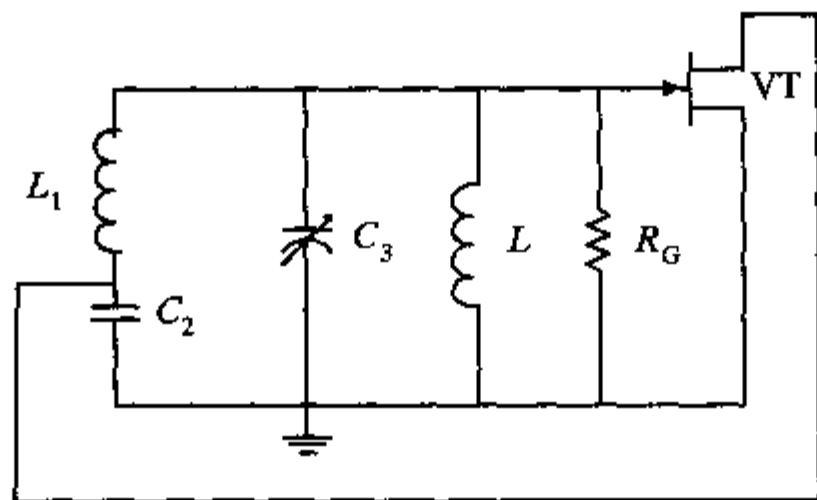


图 7-12

所以，根据电容三点式 LC 振荡的特点，振荡频率为：

$$f_0^2 = \frac{L(C_2 + C_3) + L_1 C_2 + \sqrt{[L(C_2 + C_3) + L_1 C_2]^2 - 4L_1 L C_2 C_3}}{4\pi L_1 L C_2 C_3}$$

3. 用同样的瞬态极性判断，如图 7-13 所示，如果要形成正反馈，变压器的同名端就一定不能在同一侧。图上标出了同名端，L、C 和 R_L 形成选频网络，电路振荡的频率由其决定：

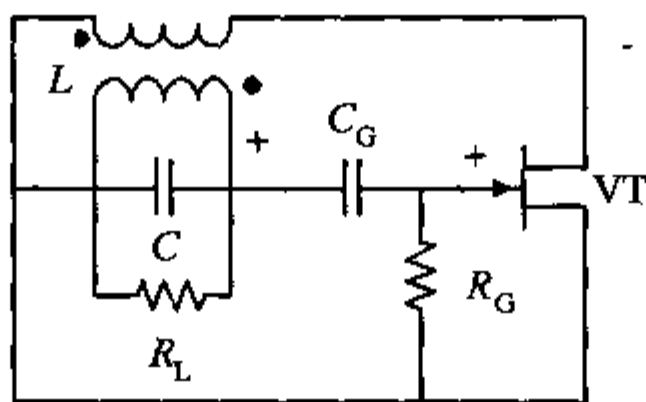


图 7-13

求得其阻抗表达式：

$$\frac{1}{Z} = \frac{1}{j\omega L} + j\omega C + \frac{1}{R_L} = \frac{R_L + j\omega C \cdot j\omega R_L L + j\omega L}{j\omega R_L L}$$

$$Z = \frac{j\omega R_L L}{R_L + j\omega L - \omega^2 R_L L C} = \frac{R_L L}{L + j(\omega R_L L C - R_L / \omega)}$$

当谐振的时候，选频网络应该呈现纯电阻特性，所以得到虚部为 0，即可以得到：

$$\omega R_L L C = \frac{R_L}{\omega} \Rightarrow \omega = \frac{1}{\sqrt{LC}}, \quad \text{振荡频率为：} f = \frac{1}{2\pi\sqrt{LC}}$$

点评与拓展：

本题考察了信号产生电路的振荡条件，判断主要采用瞬态极性法，如果是正反馈，则有可能发生自激，产生信号，否则不行。另一个知识点即当信号产生电路正常工作时，选频网络呈现电阻特性，由此可以计算谐振频率。

【真题9】 山东大学2000年

// 本题10分 //

电路如图7-14所示。 F 为RS触发器。

1. 说出电路的名称;
2. 说出 F 、 G_4 、 R 、 R_s 和 C 的作用;
3. 当 K 分别置位于“1”和“2”时, 定性画出 V_o 的波形图。

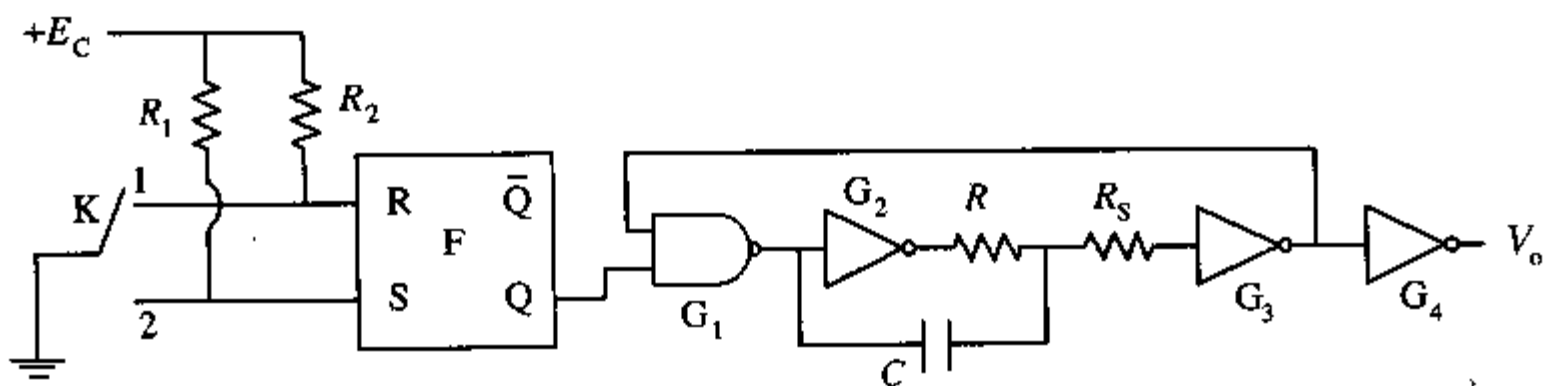


图 7-14

分析:

观察电路为一个信号串行传递链, 可将电路分成两部分进行分析。 G_1 门之前由电阻、开关和RS触发器构成。根据触发器的工作特点, 当 $RS=11$ 时保持, $RS=10$ 时 $Q=0$, $RS=01$ 时 $Q=1$, $RS=00$ 时无意义。由电路, 开关 K 的状态与 RS 输入有如下关系, 如表7-2所示。

表 7-2

| K 状态 | R | S | Q |
|------|-----|-----|-----|
| 接 1 | 0 | 1 | 1 |
| 接 2 | 1 | 0 | 0 |
| 不接 | 1 | 1 | 保持 |

电路的后半部分则是数字逻辑电路, 由图7-15进行分析:

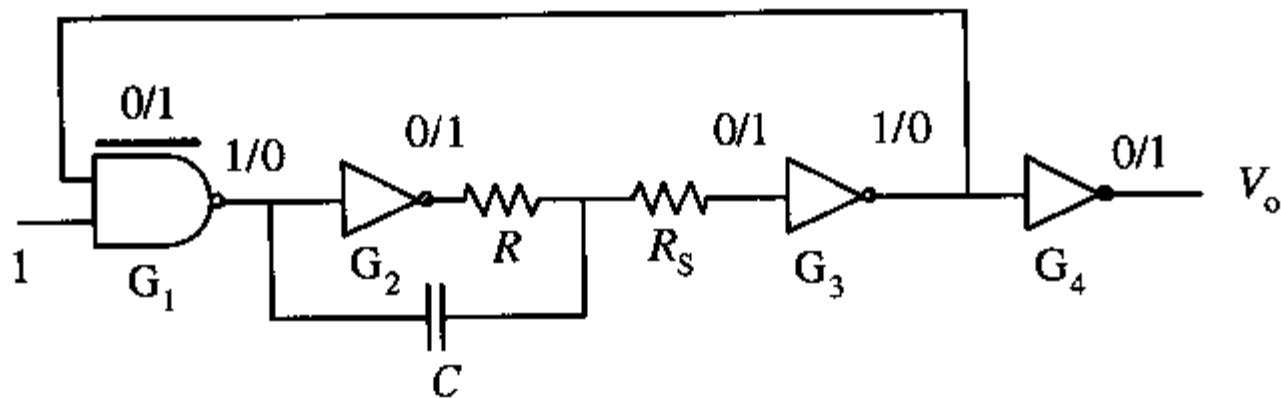


图 7-15

当 $Q=1$, 信号经过链后在 G_3 处反馈给 G_1 输入, 从图中的真值表可以看出 G_3 反馈1的时候, 信号链最后将使 G_3 输出0, 相反 G_3 反馈0时又使 G_3 下一个状态为1。由此反馈使该信号链不需要外界的干预而自行改变输出, 因此这是一个信号产生电路。根据电路, V_o 应该输出一个方波信号。

如图7-16所示, 而当 $Q=0$ 时, 无论反馈信号是高是低, 输出均为0。

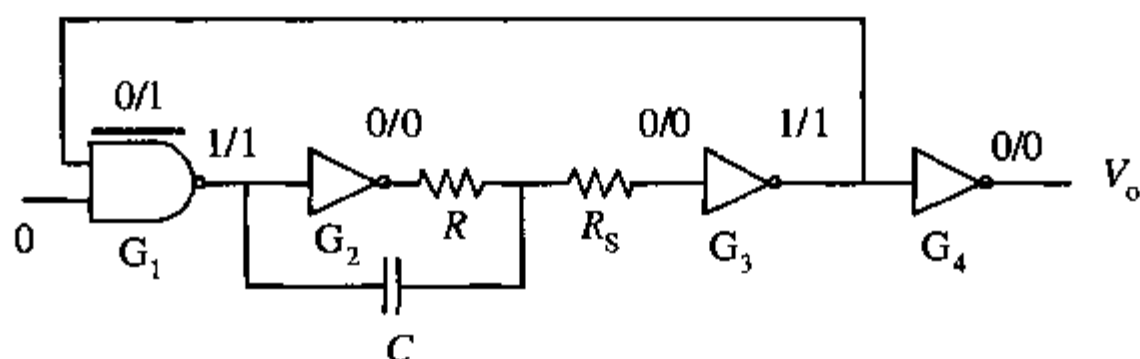


图 7-16

解答:

1. 该电路是一个方波信号产生电路。

2. 各部分作用: F 是 RS 触发器, 实现信号电路开关作用。

G_4 作用是实现信号反馈, 并对下一时刻的改变输出信号。

R 、 C 形成 RC 回路, 实现延迟。

R_s 起限流作用。

3. 结果如图 7-17 所示。

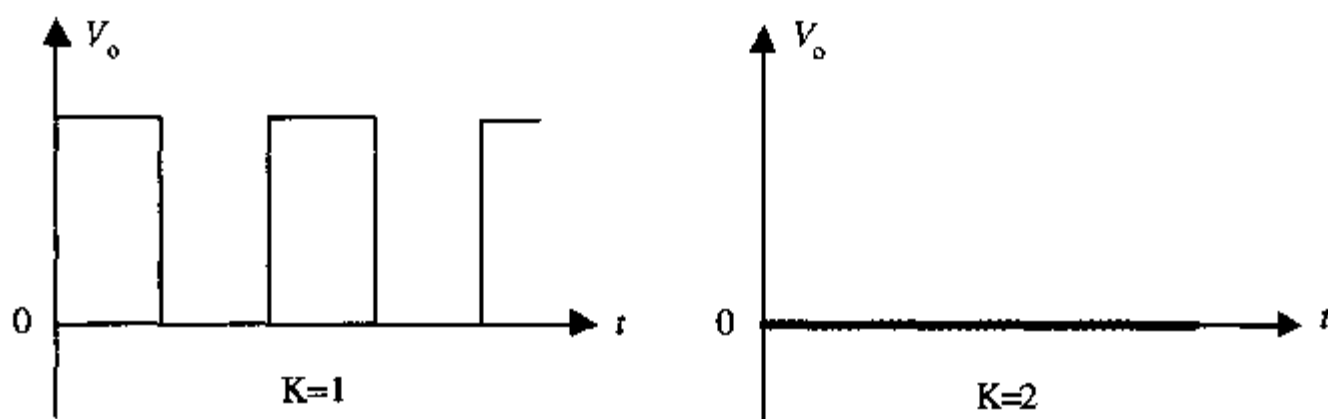


图 7-17

点评与拓展:

该题属于数字逻辑部分, 是一个信号产生电路, 其中也运用到一部分模拟电路的内容, 如使用 RC 震荡回路进行信号延迟。解题时需要对电路进行完整的分析才能顺利得到结果。

【真题 10】东南大学 2001 年

|| 本题 20 分 ||

一单稳电路如图 7-18 所示。

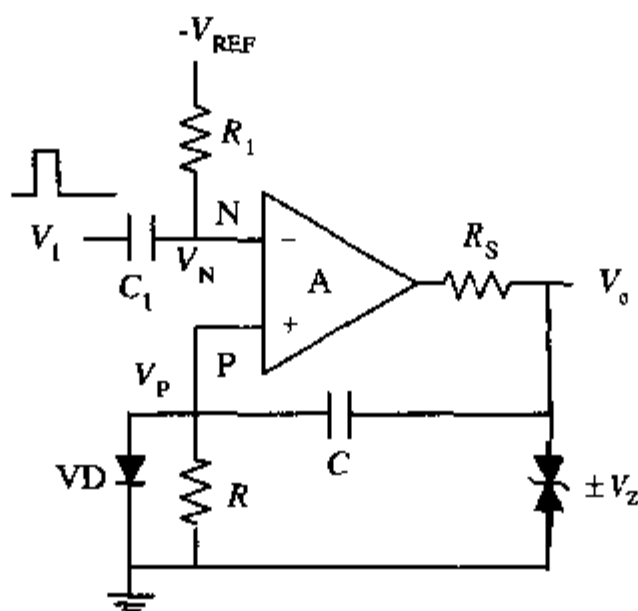


图 7-18

1. 简述其工作原理;
2. 求稳态时 V_N 、 V_P 及 V_O 的值;
3. 设在 $t=0$ 时, 加上正窄触发脉冲 V_I , 其幅值大于 V_{REF} , 求 $t=0^+$ 时的 V_P 和 V_O 的值, 并画出 V_O 和 V_P 的波形;
4. 求输出脉冲宽度。

分析:

参见解答部分。

解答:

1. 触发脉冲未来时, $V_N = -V_{ref}$, V_P 接近 $0V$, V_O 为 V_Z 。当正窄触发脉冲 V_I 到来时, V_N 上跳至 $V_I - V_{ref}$, 使得 V_O 为 $-V_Z$, 同时 V_P 下跳至 $-2V_Z$, 然后 V_N 开始下降, V_P 开始上升, 到 $V_N \leq V_P$ 时, V_O 输出又为 V_Z , 最终 V_N 稳定于 $-V_{ref}$, V_P 稳定于 0 。
2. 稳态时: $V_N = -V_{ref}$; $V_O = V_Z$; $V_P \approx 0$ 。
3. $t=0^+$ 时: $V_P = -2V_Z$; $V_O = -V_Z$, 波形如图 7-19 所示。

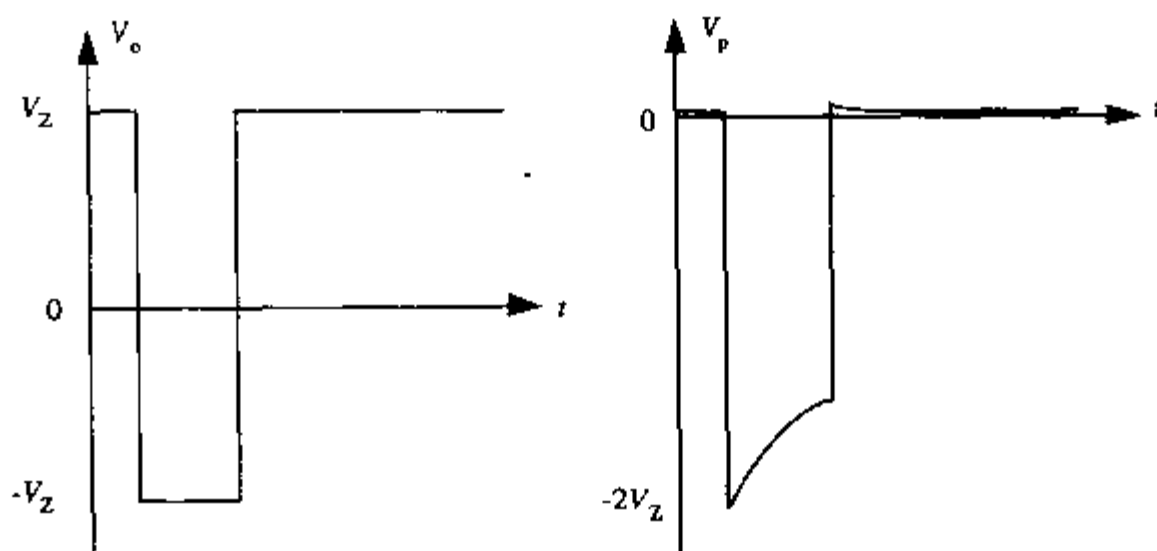


图 7-19

4. 根据上面的分析, 有,

$$V_{P(0+)} = -2V_Z, \quad V_{P(\infty)} = 0; \quad V_{N(0+)} = V_I - V_{ref}, \quad V_{N(\infty)} = -V_{ref};$$

$$V_P = -2V_Z + 2V_Z(1 - \exp(-\frac{t}{RC})), \quad V_N = V_I - V_{ref} - V_I(1 - \exp(-\frac{t}{R_1 C_1}))$$

设脉冲宽度为 t_w , 则在 t_w 时刻应该有 $V_P = V_N$, 即:

$$-2V_Z + 2V_Z(1 - \exp(-\frac{t_w}{RC})) = V_I - V_{ref} - V_I(1 - \exp(-\frac{t_w}{R_1 C_1}))$$

$$\text{设 } RC \text{ 和 } R_1 C_1 \text{ 远大于 } t_w, \text{ 则可解出: } t_w = \frac{V_I - V_{ref} + 2V_Z}{2V_Z/(RC) + V_I/(R_1 C_1)}$$

【真题 11】 北京航空航天大学 2002 年

// 本题 10 分 //

方波发生电路如图 7-20 所示。

1. 定性画出 V_C 与 V_O 的波形；
2. 写出振荡周期表达式。

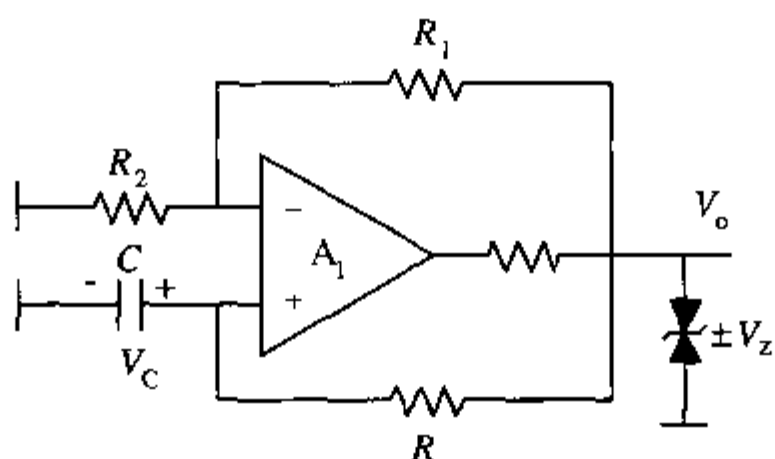


图 7-20

解答：

1. 由运放的同相端分析，得到 $V_p = V_o \frac{R_2}{R_1 + R_2}$

而反相端 V_c 的电位在 $\pm V_z \frac{R_2}{R_1 + R_2}$ 之间变动。

当 $V_p > V_c$ 时， $V_o = V_z$ ；

当 $V_p < V_c$ 时， $V_o = -V_z$ 。

V_C 与 V_O 波形如图 7-21 所示。

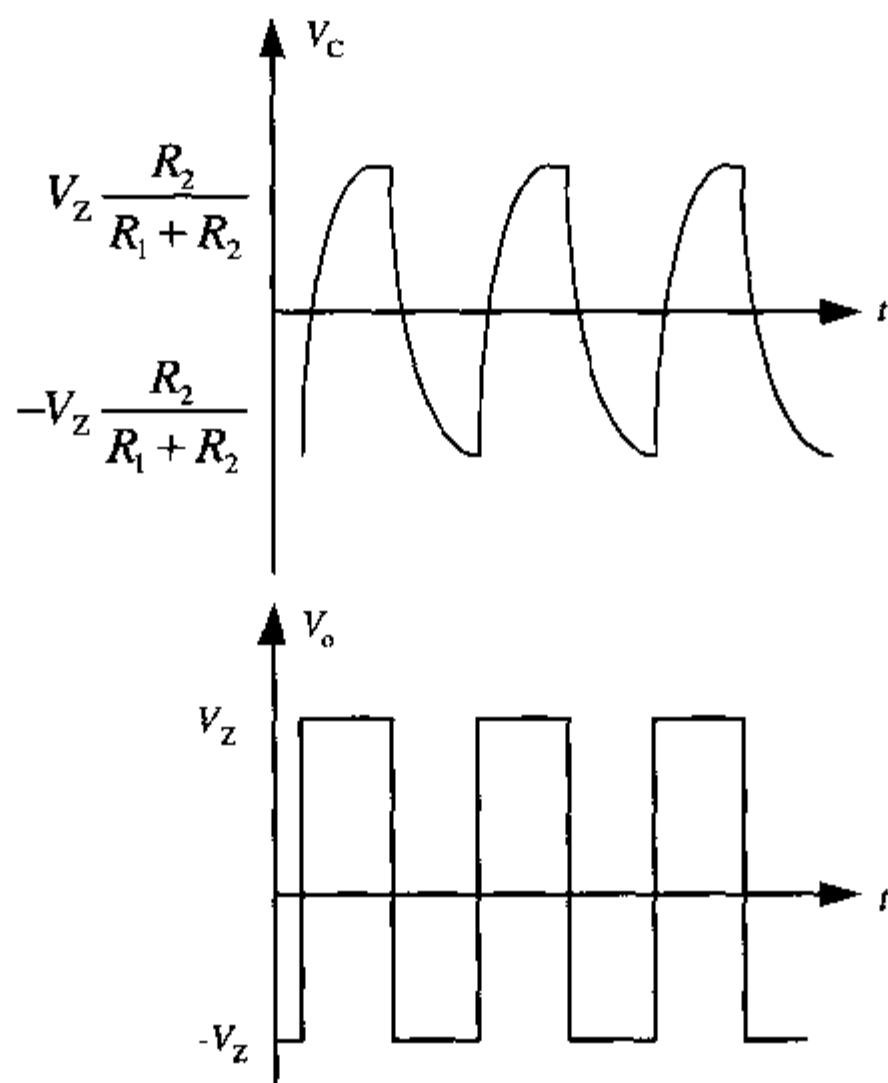


图 7-21

2. 振荡周期为 V_C 电位的上升时间和下降时间之和, 上升过程中:

$$V_{C_u(0+)} = -V_Z \frac{R_2}{R_1 + R_2}, \quad V_{C_u(\infty)} = +V_Z;$$

$$\text{下降过程中: } V_{C_d(0+)} = +V_Z \frac{R_2}{R_1 + R_2}, \quad V_{C_d(\infty)} = -V_Z。$$

$$\text{设上升时间 } t_u, \text{ 下降时间 } t_d, \text{ 则: } t_u = t_d = RC \ln \frac{V_Z(1 + R_2/(R_1 + R_2))}{V_Z(1 - R_2/(R_1 + R_2))}$$

$$T = t_u + t_d = 2RC \ln(1 + \frac{2R_2}{R_1})$$

【真题 12】 北京航空航天大学 2001 年

// 本题 10 分 //

如图 7-22 所示为电路和 V_i 的波形, 其中 $R=5k\Omega$, $C=0.01\mu F$, $V_{DD}=10V$, $V_{T+}=6V$, $V_{T-}=3V$ 。试画出 P 点及 V_o 的波形。

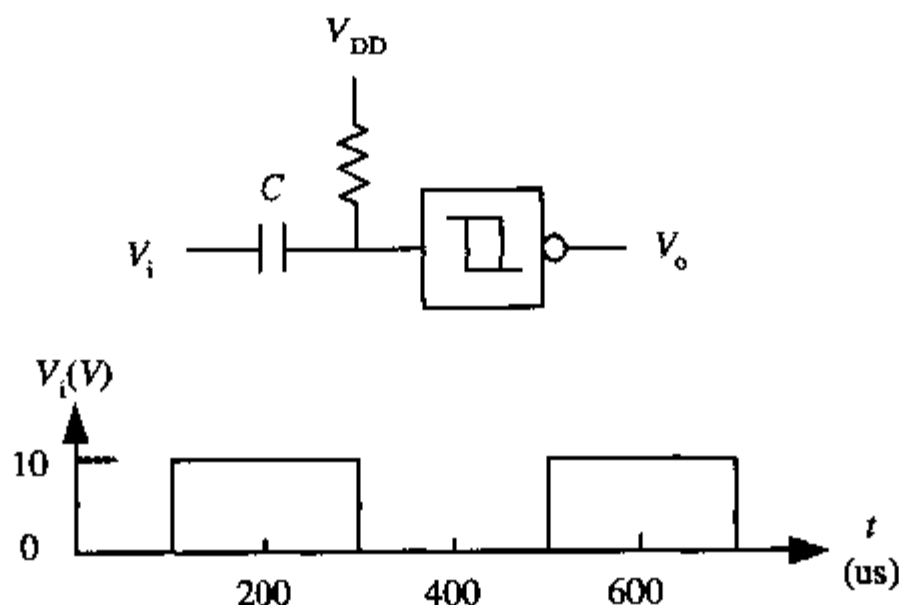


图 7-22

分析:

电路中有迟滞比较器, 解题时应当注意。

解答:

当 $V_i = 0$ 时, P 点的电位是 $V_{DD}=10V$, 当 V_i 的上升沿到来时, P 点电位瞬时升高到 20V

附近, 然后开始下降到 10V 稳定, 下降时间常数 $\tau = RC = 50\mu s$; 当 V_i 的下降沿到来时, P

点电位瞬时下降到 0V 附近, 然后开始升高到 10V 稳定, 上升时间 $\tau = RC = 50\mu s$, 考虑到迟滞比较器的作用, P 点及 V_o 的波形如图 7-23 所示。

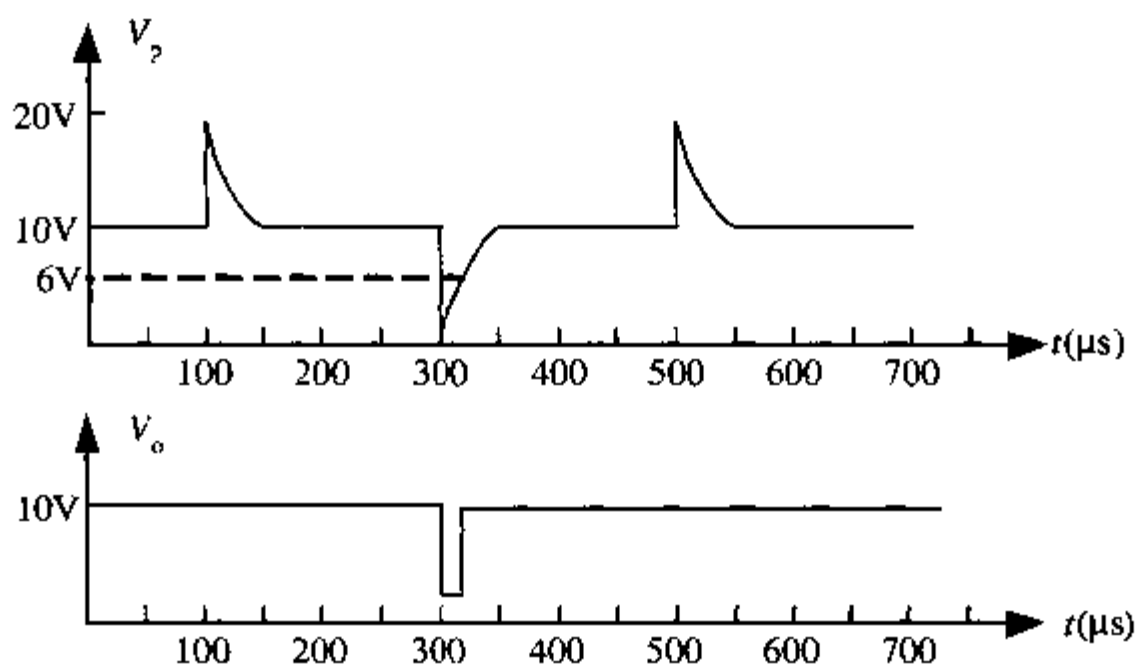


图 7-23

【真题 13】 浙江大学 2001 年

// 真题 10 分 //

在图 7-24 中，已知石英晶体的串联谐振频率 f_s 和并联谐振频率 f_p 、两放大器的增益 A_1 和 A_2 、电阻 R_1 和 R_2 的值。求：该振荡器的振荡频率 f_0 和振幅起振条件。

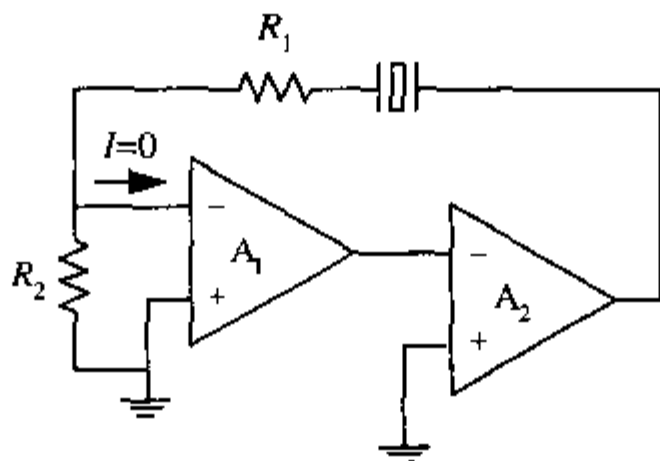


图 7-24

分析：

该电路是一个信号产生电路，由两级运放和带晶振的反馈环组成。解题前必须掌握的知识：（1）振荡产生的条件；（2）晶振的内部结构，两个谐振频率和相应的特性。

要产生信号，就必须满足自激的条件，包括相位和振幅的条件。先从相位出发，平衡条件必须是 $\phi_A + \phi_F = 2n\pi$ ($n=0, 1, 2, \dots$)。观察电路可以得到信号从运放 A_1 的反相端输入，其输出再进入运放 A_2 的反相端后输出反馈，输出和输入的相位关系是 2π 的整数倍。

另一方面，晶振有两个谐振频率，电路产生信号，一定是工作在这两个频率上。这时就需要对晶振内部结构（如图 7-25 所示）和工作在各个谐振频率上的特性有很好的掌握。

（1）当晶振工作在串联谐振频率时，串联谐振的等效阻抗近似为 R ，是纯电阻性，而且阻值很小。

（2）当晶振工作在并联谐振时， R 、 L 、 C 支路呈感性，并与 C_0 并联，发生谐振，相位

移 ϕ_F 满足 $0^\circ < \phi_F \leq 90^\circ$ 。

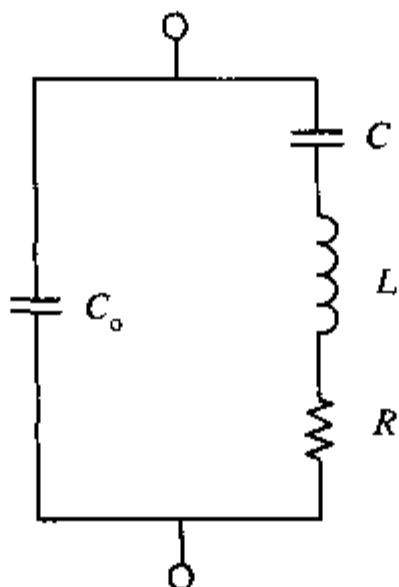


图 7-25

由以上晶振的特性，可以很快得出该晶振只可能工作在串联谐振的状态下，成电阻性， $\phi_F = 0$ ，这样才能满足相位条件。由此可以根据串联谐振的特点求出振荡频率。

振幅的起振条件则是 $A \cdot F > 1$ ，在本章前面知识点中已有涉及，不再赘述。

解答：

由分析得到晶振工作在串联谐振频率下，可以得到振荡频率 $f_0 = f_s$ 。根据电路图，反馈

系数为 $F = \frac{Z_c + R_1}{Z_c + R_1 + R_2}$ ，放大系数 $A = A_1 \cdot A_2$ 。由串联谐振的条件，得到 $Z_c = R_c \approx 0$ ，所

以 $F = \frac{R_1}{R_1 + R_2}$ 。起振条件是 $A \cdot F > 1$ ，将 A 和 F 代入后，得到 $A_1 \cdot A_2 \cdot \frac{R_1}{R_1 + R_2} > 1$ ，即为

第二问答案。

点评与拓展：

该题主要考察了考生对信号产生电路的掌握程度，包括电路的平衡是振幅相位条件，以及起振条件。同时也要求考生对晶振的两个特征频率及其电路特性的灵活应用。试讨论，如果放大级只有一级运放，电路能否起振？如果能，文中问题如何求解？

以练代考训练题

【训练题1】 上海交通大学 2001 年

// 本题 10 分 //

设图 7-26 (a) 中的 $V_c(0) = 0V$ ，其余参数如图 7-26 (a) 所示。 V_i 的波形如图 7-26 (b) 所示。在同一时间下，定量画出 V_o 的波形。

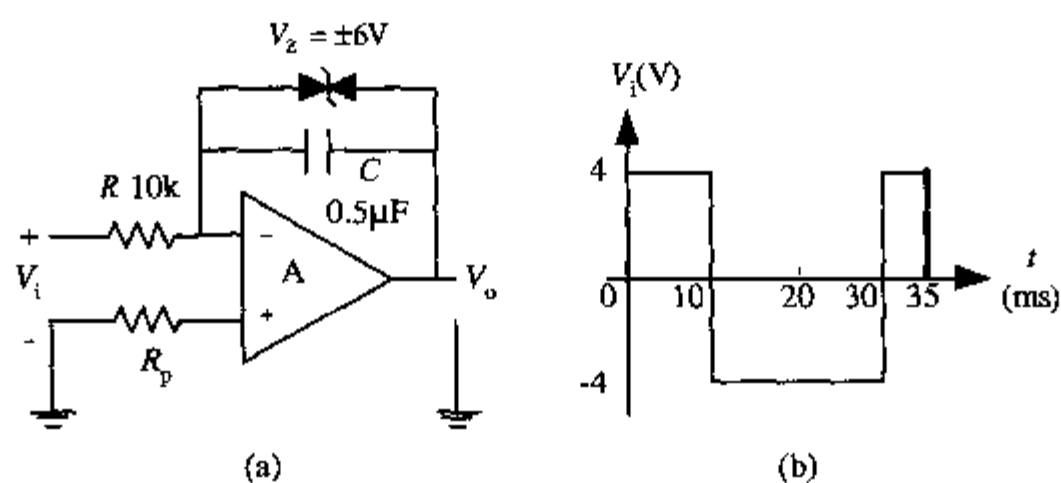


图 7-26

【训练题 2】 北京航空航天大学 2002 年

// 本题 10 分 //

如图 7-27 所示，设运放的高电平输出电压为 V_{oh} ，低电平输出电压为 V_{ol} 。

1. 绘制输入电压 V_{in} 和输出电压 V_{out} 之间的关系曲线；
2. 说明本电路和没有迟滞特性的电压比较器相比的优点；
3. 欲增加迟滞窗口的宽度，应该增大 R_2 还是减小 R_2 ？

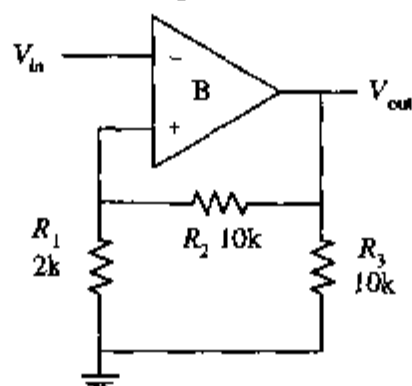


图 7-27

【训练题 3】 哈尔滨工业大学 2000 年

// 本题 7 分 //

电路如图 7-28 所示，试用相位平衡条件判断电路是否能振荡；若能振荡请写出振荡频率的表达式，若不能振荡，应如何改接才能使其振荡？

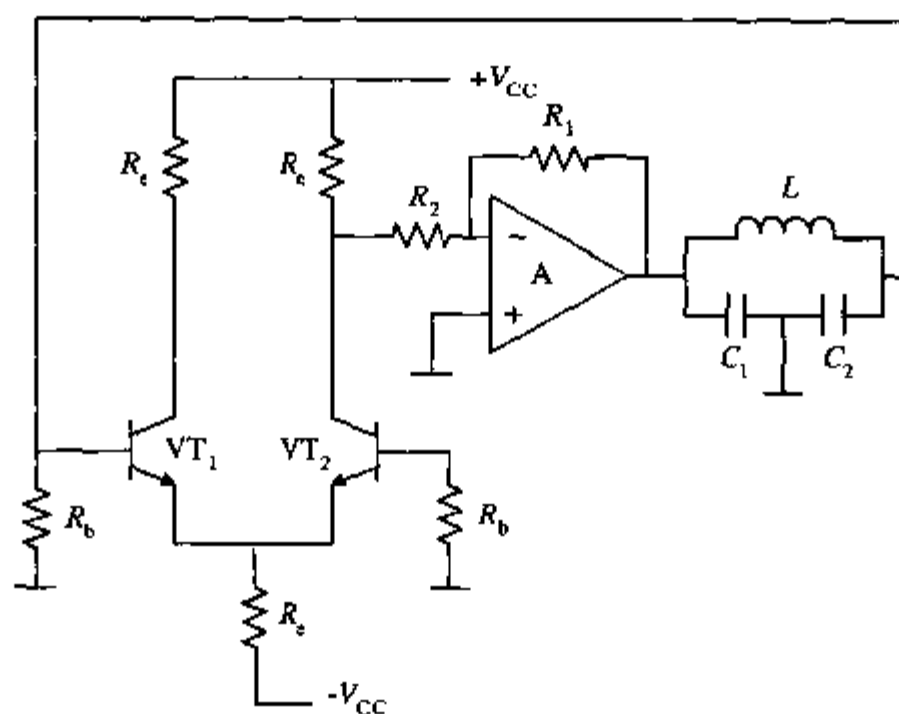


图 7-28

【训练题4】 北京大学 2001 年

// 本题 10 分 //

画出一个用石英晶体、电阻、电容和晶体管组成的正弦振荡电路的原理图,说明石英晶体在电路中所起的作用。若电路不起振,应调节电路中的什么元件,怎样调节。

【训练题5】 北京邮电大学 2003 年

// 本题 8 分 //

在如图 7-29 所示的振荡电路中,已知石英晶体的标称频率是 1MHz。

1. 画出电路的交流通路;
2. 判断电路能否产生正弦波振荡?为什么?
3. 若能产生振荡,振荡频率 $f_0 = ?$

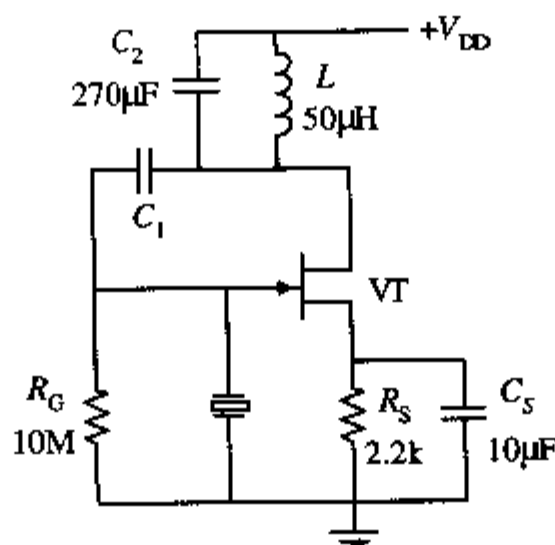


图 7-29

【训练题6】 浙江大学 2001 年

// 本题 12 分 //

在图 7-30 所示电路中,集成运放 A_1 和 A_2 具有理想特性。

1. 为使电路正常工作,请标出 A_1 两个输入端的正负号;
2. 为使电路正常工作, $R_2 + R_3$ 的大小应满足什么条件?
3. 二极管 VD_1 、 VD_2 在电路起什么作用?试说明它的工作原理;
4. 在 $R = 10k\Omega$ 时,调节 R_2 ,使 V_{o1} 的峰值电压为 10V,计算 V_{o1} 和 V_{o2} 的周期和幅值,并画出 V_{o1} 和 V_{o2} 的波形图(要求坐标对齐,并标明周期和幅值);
5. A_2 组成的电路起什么作用,若省去会出现什么情况?

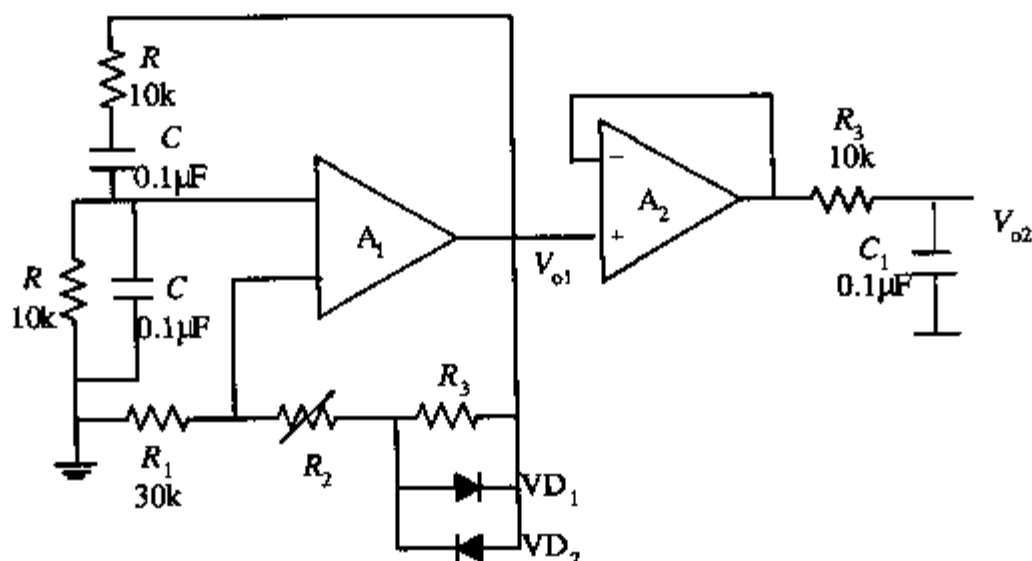


图 7-30

【训练题 7】 西北工业大学 2000 年

// 本题 6 分 //

为了使图 7-31 中电路能够产生振荡，请将图中 j、k、m、n 各点正确连接，并指出电路的类型。

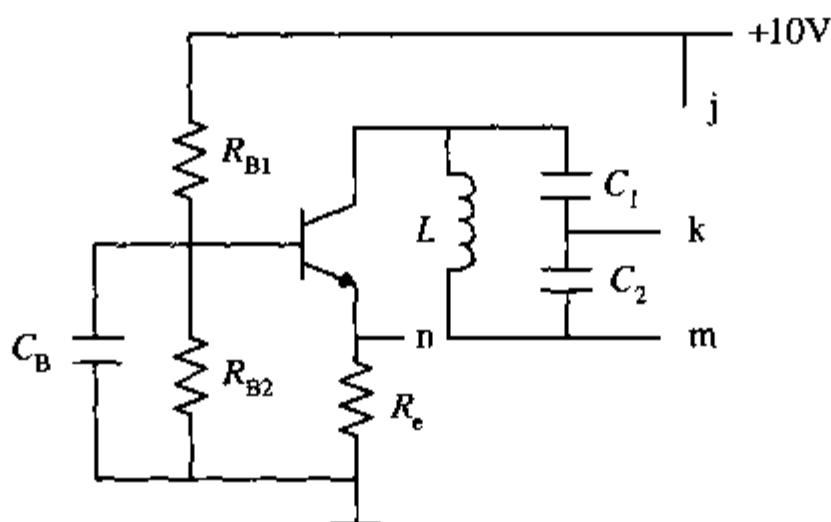


图 7-31

【训练题 8】 武汉大学 2001 年

// 本题 12 分 //

在图 7-32 所示的振荡电路中， $C_1=C_2=1000\text{pF}$ ， $L_3=50\mu\text{F}$ ， C_3 为 $68\text{pF}\sim 125\text{pF}$ 的可变电容器，其回路的品质因素 $Q=100$ 。试求：

1. 该振荡器的频率范围；
2. 当放大器的 $h_{ie}=2\text{k}\Omega$ ， $h_{oe}=0.1\text{ms}$ 时，求满足起振条件所要求的最小 h_{fe} 值。

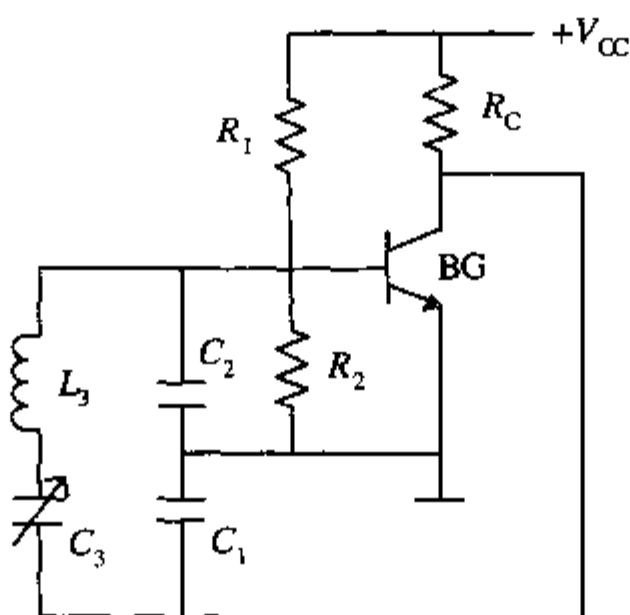


图 7-32

以练代考训练题答案与解析

【训练题 1】 答案与解析

分析：该电路是一个以运算放大器为核心的积分放大器，但又不同于普通类型，在电容两端并联一个齐纳二极管，进行稳压、限压。解题前必须明确两个知识点：（1）积分电路的工作原理，输出输入的关系；（2）齐纳二极管的工作条件及其作用。

解题思路：先将稳压管去掉，当作为普通的积分电路进行分析时，利用运放虚地的概念，瞬态时流过电阻 R 和电容 C 上的电流相等，电流 i 对电容 C 进行充电，由已知条件知电容的初始电压为 0，所以 $V_o = -\frac{1}{RC} \int V_{in} dt$ 。由于有稳压管，电容两端的电压不可能无限地增加或减少，到达 $\pm 6V$ ，稳压管就开始导通、分流，电路不再对电容充放电，输出电压也不再变化。

V_i 变化三段时间的分析：

估算电容充电从 $0 \sim -6V$ 时的时间 t_1 ，如果时间 t_1 小于 V_o 稳定时间，则该过程中存在稳压管开启、处于输出电压不变的状态，所以积分时间和稳定时间要分开计算。若时间 t_1 大于 V_i 稳定的时间，则只存在积分状态，只需要利用输入输出积分关系式直接积分就能得到输出电压变化。

当 $t=10ms$ 时输入电压突变为 $-4V$ ，由于电容两端的电压不能突变，电容只能放电来改变其两端电压。同样由于有稳压管， V_o 最高只能达到 $6V$ ，也需要估算 V_o 上升到最高时所需要的时间。还是利用输入输出积分关系式，不过值得注意的是，此时电容的初始电压不再为 0。

当 $t=30ms$ 时， V_i 恢复为 $4V$ ，电容又再次充电，过程类似第一个时间段，此时电容的初始电压也不为 0。

解答：

1. $t=0 \sim 10ms$ ：

估算 t_1 ：由 $V_o(t_1) - V_o(0) = -\frac{V_i}{RC} t_1$ ， $t_1 = \frac{-6V - 0}{4V} \cdot (-10k \cdot 0.5\mu F) = 7.5ms < 10ms$ ，

得到 $t=0ms \sim 7.5ms$ ，电路处于积分状态，电容充电。

$$V_o(t) = -\frac{1}{RC} \int V_{in} dt = -\frac{V_i}{RC} t = -\frac{4}{10k \cdot 0.5\mu F} t = -0.8tV \quad (t \text{ 单位是 } ms)$$

$t=7.5ms \sim 10ms$ ， V_o 稳定在 $-6V$ 。

2. $t=10ms \sim 30ms$ ，同样先估算 V_o 从 $-6V \sim 6V$ 所需要的时间 t_2 ：

$$t_2 = \frac{6V - (-6V)}{4V} \cdot (-10k \cdot 0.5\mu F) = 15ms < 20ms，$$

因此，在此过程中还是存在积分和稳定两种状态。

$t=10ms \sim 25ms$ ，电路处于积分状态，电容放电。

$$V_o(t) = V_o(10\text{ms}) - \frac{V_i}{RC}t = -6 - \frac{-4}{10\text{k} \cdot 0.5\mu\text{F}}(t-10) = 0.8(t-10) - 6 \quad (t \text{ 的单位是 ms})$$

$t=25\text{ms} \sim 30\text{ms}$, V_o 稳定在 6V。

3. $t=30\text{ms} \sim 35\text{ms}$, 充电速度也相同, 由上面可知 V_o 从 0V~6V 需要 7.5ms, 而实际 V_i 只维持了 5ms, 所以 V_o 无法恢复到 0, 只能利用积分关系式进行计算。最后可得到 $t=35\text{ms}$ 时, V_o 为 2V。

由上面分析已知电容始终处于积分状态, 不需要估算直接利用积分公式计算。

$$V_o(t) = V_o(30\text{ms}) - \frac{V_i}{RC}t = 6 - \frac{4}{10\text{k} \cdot 0.5\mu\text{F}}(t-30) = -0.8(t-30) + 6$$

由计算结果绘出 V_o 随时间的变化曲线, 如图 7-33 所示。

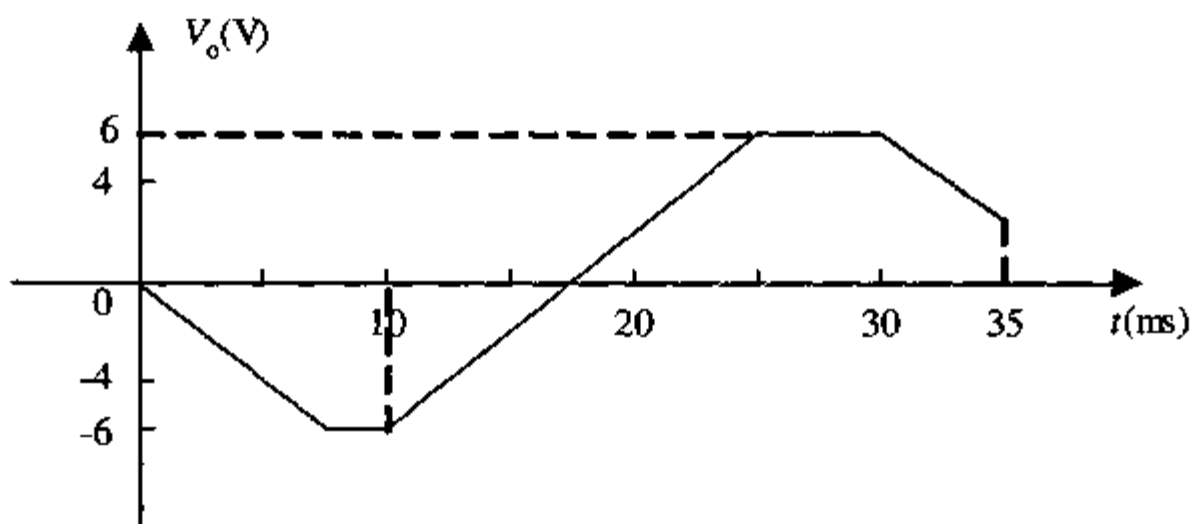


图 7-33

点评与拓展:

本题中有两个特点, (1) 在 V_i 变化的整个过程中电路的结构都没有发生变化, 所以积分电路的时间常数不变; (2) V_i 是突变的, 在一定时间内电压值稳定, 对电容匀速充放电。因此, 可以利用这些特点, 求出电容充放电的速度, 快速估算在整个时间段中输出端的变化过程。

具体内容: 积分时间常数 $\tau = RC = 10\text{k} \cdot 0.5\mu\text{F} = 5\text{ms}$, 所以在 5ms 中电容电压变化 4V, 电压变化的速度 $v = 4\text{V}/5\text{ms} = 0.8\text{V/ms}$ 。在第一个过程中, 共 10ms, 假设全部处于积分状态, 可以得到 $V_o(10\text{ms}) = 0 - 0.8\text{V/ms} \cdot 10\text{ms} = -8\text{V}$, 超过了稳压值, 所以此过程中电容一定存在饱和状

态。已知 $V_o(t) = -6\text{V}$ ，可以求得电容充电的时间 $t = \left| \frac{V_o(t) - V_o(0)}{v} \right| = \left| \frac{-6\text{V} - 0}{0.8\text{V/ms}} \right| = 7.5\text{ms}$ 。同

样该方法也能用于第二和第三时间段，留给读者自己体会。

使用该方法必须注意：积分电路积分时电容初始的状态和电容充放电电流的方向对应输出电压变化的方向。

【训练题2】 答案与解析

分析：本题为由运放和电阻反馈组成的迟滞比较器，通过把运放的输出电压反馈至输入端，这样当运放分别输出高、低电平限幅值时，比较器的翻转电平值不同，实现了迟滞特性。

对此类题的分析要紧抓两点：一是作为比较器应用的运放，当 $V_+ > V_-$ 时输出高电平限幅值，反之则输出低电平限幅值；二是要分析与输出电压反馈信号相连接的运放输入端的电位，这是求解迟滞特性的根本。

解答：

1. 设 V_{in} 从足够低的负值开始上升，则 V_{out} 的初始电平为 V_{oh} ，经 R_1 、 R_2 组成的分压器反馈至运放同相端的电位为 $V_{++} = \frac{R_1}{R_1 + R_2} \cdot V_{out} = \frac{R_1}{R_1 + R_2} \cdot V_{oh}$ ，由运放的性质知当 V_{in} 上升过程中达到 V_+ 值时，输出电压翻转为低电平值 V_{ol} ；

运放输出电平的变化反馈至同相端， V_+ 电位降为 $V_{+-} = \frac{R_1}{R_1 + R_2} \cdot V_{ol}$ ，若 V_{in} 继续增大，则

运放输出电压始终不变；若 V_{in} 开始下降，则降至 V_{+-} 值时输出电压翻转为高电平值 V_{oh} ，此后 V_{in} 继续下降，运放输出电压始终不变。

综上，画出输入电压 V_{in} 和输出电压 V_{out} 间的关系曲线，即迟滞比较器的迟滞特性曲线如图中所示。

2. 迟滞比较器的上翻电压和下翻电压存在一定的回差，输出信号必须高于上翻电压或低于下翻电压时比较器才会动作。因此，迟滞比较器能够抑制噪声的影响，避免了误操作。

3. 由迟滞窗口的宽度 $W = V_{++} - V_{+-} = \frac{R_1}{R_1 + R_2} (V_{oh} - V_{ol})$ 可知，欲增大 W 应减小 R_2 。

【训练题3】 答案与解析

解题思路，首先将反馈回路断开，假设输入一个信号，然后从信号输入端开始利用瞬态极性判别法，判断信号输出通路各结点处的极性，最终得到反馈处的信号的正负极性，由此可以判断是否可以产生振荡。如果产生了负反馈，则无法产生自激，即无法产生振荡信号；若是正反馈，则有可能产生振荡。

如果产生了负反馈，则在刚才判别的输出通路上寻找合适的结点，建立正反馈通路，产生

振荡。具体的求解过程省略。

【训练题 4】 答案与解析

本题非常灵活，考查了读者对石英晶体的认识程度。在训练题 1 中对此内容已经有详细的总结，这里就不再重复。电路图以及解题的过程参见真题 13 中的分析与解答。

【训练题 5】 答案与解析

本题又是一个单级放大电路的振荡问题，与真题 2 和真题 8 非常类似。交流通路图这里就不再给出，可以参见真题 2。而对于能否起振的问题，同样也是采用瞬态极性判别法进行，若为正反馈则可能，若为负反馈则不可能。第三问求振荡频率，考察了振荡电路的频率只与选频网络有关的知识点，此处又使用了石英晶振，由此可以决定电路的振荡频率。具体的求解过程省略。

【训练题 6】 答案与解析

本题是由两级运放组成的振荡电路，其结构与真题 1 和真题 13 颇为相似，只是相应的选频网络不同而已。解题的思路依旧不变。利用极性判别法可以确定运放的输入端的连接方式。有必要在此提醒的是，图中二极管的作用。两个二极管反向连接，作用类似于稳压，迫使电阻两端的电压差不能超过 PN 结的正向导通压降。而运放 A_2 的作用是作为输入级，提供足够的输出驱动能力，加快对负载电容的充放电，减小上升下降时间。其他计算与推导在此省略，可参考真题 1 和真题 13 中的相应内容。

【训练题 7】 答案与解析

本题以电路连接的形式考察了产生振荡的条件。解题思路如下，利用瞬态极性判别法判断出信号从输入到输出各个结点处的极性，然后根据产生振荡的正反馈条件进行电路连接，产生正反馈通路即可。

【训练题 8】 答案与解析

本题的电路结构和训练题 7 基本类似，只是在选频网络中存在可变元件。通过改变可变电容，可以调节选频网络的特征频率，由此改变电路的振荡频率。同时要产生振荡，在满足相位基础上还必须满足幅度上的要求，第二问考察的就是这方面的内容。在求解过程中可先将增益和反馈系数求出，代入到幅度不等式中，最后求出满足条件的电路参数。

第8章 直流稳压电路

重点难点精解

电子设备中的直流电源，通常是由电网提供的 220V/50Hz 交流电，经过降压、整流、滤波和稳压等四个环节的处理后而得到的。对于直流电源的主要要求是：输出电压的幅值稳定、平滑，变换效率高、负载能力强、温度稳定性好。

知识点 1：降压、整流与滤波电路

采用变压器线性实现 220V 交流信号幅值的降低，再利用二极管的单向导电性完成整流。正弦交流信号的交流分量为零，整流的目的是通过波形变换实现直流分量。整流电路包括单相半波、双相全波和桥式全波三种，在二极管所承受的负载电流、反偏电压上各有不同，其中以单相桥式全波整流电路的优点最为突出，输出直流电压较高、输出波形的脉动成分相对较低、整流管承受的反向峰值电压不高，且电源变压器的利用率较高，因而应用较广。

有效值为 V_2 的正弦波经过单相化处理后，其脉动波形所包含的直流及各次谐波分量为：

$$V_o = \sqrt{2}V_2 \left(\frac{2}{\pi} - \frac{4}{3\pi} \cos 2\omega t - \frac{4}{15\pi} \cos 4\omega t - \dots \right)$$

输出交流电压和电流的平均值可求出，为：

$$\overline{V_o} = \frac{1}{\pi} \int \sqrt{2}V_2 \sin \omega t d\omega t = \frac{2\sqrt{2}}{\pi} V_2 \approx 0.9V, \quad \overline{I_o} = \overline{V_o} / R_L = 0.9V_2 / R_L$$

显然，输出信号的平均值就是输出交流信号中的直流分量，需要利用滤波元件将直流分量取出。滤波电路主要由电容、电感等储能元件组成。电容滤波适用于小负载电流，而电感滤波适用于大负载电流。

采用电容滤波具有增强直流分量的作用。在无电容下，输出直流分量为 $0.9V_2$ ，若增加并联滤波电容，在空载或小负载下，输出电压的直流分量达到最大的 $\sqrt{2}V_2$ ，在一般的负载下，输出直流分量介于 $(0.9 \sim \sqrt{2}) V_2$ 之间。滤波电容 C 的选取应使 RLC 时间常数比 $T/2$ 至少大 3~5 倍， T 为 50Hz 交流电的频率。

知识点 2：基准（稳压）电路

常用的直流稳压电路包括：

(1) 硅稳压管稳压电路

利用硅二极管的反向击穿特性进行稳压，如采用齐纳二极管和串联电阻的限流，即可构成结构简单、输出电压固定的稳压电路。该类电路的温度稳定性较差，负载能力弱，仅适用稳

定性要求不高且负载电流较小的场合。

（2）硅带隙基准电路

采用正温度系数与负温度系数电压量相互补偿得到的电压量，数值上等于硅的带隙宽度约 1.2V，且温度系数经补偿后近似为零，温度稳定性很高。但负载能力依然很弱，仅适用于作为电压基准应用。

带隙电压的关键是得到温度系数近似为常数的正温度量和负温度量。常系数的正温度电压量由热电压 V_T 提供，通过两个 PN 结的电压差可以得到 V_T ，而常系数负温度系数可由 PN 结的导通电压得到， V_{be} 通常具有近似 $-2\text{mV}/^\circ\text{C}$ 的负温度系数。

□ 知识点 3：线性直流稳压电路

直流稳压电源不但要求输出电压恒定，而且要求负载驱动能力强，输出电阻小，可作为电源使用，为其负载提供大的驱动电流。

串联型线性直流稳压电路是直流稳压电源中重要的一类。

这种稳压电路主要包括调整管、采样电阻、放大电路和基准电压四个组成部分，稳压原理基于电压负反馈来实现输出电压的自动调节。在稳压电路正常工作范围内，调整管必须工作在放大区，否则无法实现稳压调节过程。

串联稳压电路采用电压串联负反馈以稳定系统闭环增益，则由基准电压 V_{ref} 和反馈系数决定的输出电压为：

$$V_o = \frac{1}{F} V_{\text{ref}} = \frac{1}{R_2 / (R_1 + R_2)} V_{\text{ref}} = (1 + \frac{R_1}{R_2}) V_{\text{ref}}$$

线性直流稳压电路输出电压的稳定性好，且可以在一定范围内进行调节。但是，由于调整管工作在放大区，导致稳压电路的效率不高。

集成稳压器具有体积小、可靠性高、温度特性好、使用方便等优点，在工程中得到了广泛应用，特别是三端集成稳压器，因只有三个引出端，使用更加简单。

□ 知识点 4：开关直流稳压电路

开关型直流稳压电路是直流稳压电源电路中的另一重要分支。

在开关型直流稳压电路中，由于调整管工作在开关状态，使得调整管的管耗大大降低，因而提高了电路的效率。

与线性稳压源只能是降低型不同，开关稳压电压可实现降压、升压和升降压等功能，功能的实现由电路结构决定，即依赖于开关管、电感和 Diode 的具体位置。电压变化的幅度由开关频率所具有的占空比 D 所决定。对于降压（Buck）、升压（Boost）和升降压（Buck-Boost）三类开关电源，其输入输出电压依赖于占空比 D 的关系为：

$$\frac{V_o}{V_i}(\text{Buck}) = D; \quad \frac{V_o}{V_i}(\text{Boost}) = \frac{1}{1-D}; \quad \frac{V_o}{V_i}(\text{Buck-Boost}) = \frac{D}{1-D}$$

开关型稳压电源开关管的控制方式有 PWM 和 PFM 两种。PWM 为脉宽调制方式，具有噪声小，负载能力强的显著优点。PFM 为调频方式，在轻载条件下具有较高的转换效率。

开关型直流稳压电路具有效率高、体积小以及对电网电压要求不高等突出优点,目前被广泛用于计算机、电视机、通信及空间技术等领域。但缺点是开关管控制电路比较复杂,输出电压中纹波和噪声成分较大。

开关型直流稳压电路可用在负载电流较大的场合。这种稳压电路有多种结构与类型。开关型集成稳压器外接元件少、使用方便,在工程中得到了应用。

● 全真试题解析

【真题1】 哈尔滨工业大学 2003 年

// 本题 14 分 //

图 8-1 所示为整流滤波电路,请回答:

1. 电路中有一处比较严重的错误,请指出来;
2. 分别定性画出接入滤波电容前后的 V_o 的波形;
3. 分别指出滤波电容前后流过二极管的电流有何变化?

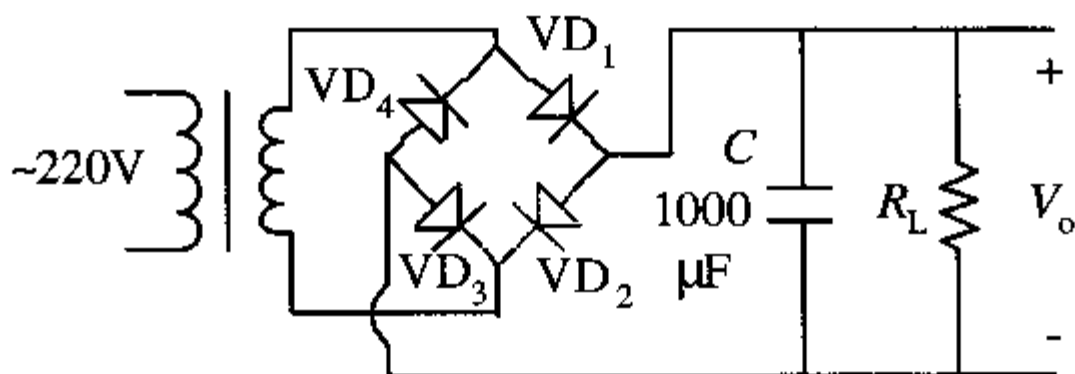


图 8-1

分析:

本题是一个典型桥式整流电容滤波电路。从二极管组成的双相整流桥的工作原理分析,可以很快得到电路中的错误之处。其次,必须清楚地分析电路中的电流方向和电容在该电路中的作用,未加电容时,副线圈电压经过整流后直接施加于电阻两端,因为电阻两端电压可以突变,所以输入电压的变化直接反映到输出。而当加上电容后,输出电压就会受到电容的制约,因为电容两端的电压无法突变,必须通过电容的充电和放电,电压才能发生变化,所以使得输出电压与输入电压呈现出一种新的关系。问题的第二、三问也就迎刃而解了。同类考题参见北京航空航天大学 2001 年考题。

解答:

1. 根据变压器的副线圈电压的不同方向,可以确定电路中电流的方向,由此可以得到,当副线圈电压正向(上正下负)时,电流方向 $+\rightarrow \text{VD}_1 \rightarrow \text{负载} \rightarrow \text{VD}_3 \rightarrow -$; 当副线圈电压负向(上负下正)时,电流方向 $+\rightarrow \text{VD}_2 \rightarrow \text{负载} \rightarrow \text{VD}_4 \rightarrow -$ 。由上面的分析,可以得到题中电路, VD_2 方向反了。

2. 未接电容: 根据上边的电路方向和输出输入的关系,输出波形是正弦波,输出的电压值由输入电压和正副线圈之比决定。接上电容: 假设电容在副线圈正弦信号相位为零时接上。

此时 VD_1 、 VD_3 导通，副线圈对电容充电。由于副线圈直流电阻和二极管正向电阻很小，所以 $\tau_c = R_{int}C$ 也就很小，因此电容的电压将跟随副线圈电压的变化，最后达到 $\sqrt{2}V_2$ (V_2 是副线圈电压)。当副线圈电压向负向变化时，由于电容两端的电压变化，所有的二极管都因为反向偏压而截止，副线圈对输出电压没有贡献，电容和负载电阻组成 RC 回路，此时电容进行放电，因为一般负载电阻比较大，所以放电的时间常数比较大，放电缓慢。当副线圈的电压变化到足以使 VD_2 、 VD_4 导通时，副线圈再次对电容充电，电容两端电压升高，最后达到 $\sqrt{2}V_2$ 。

画出波形，如图 8-2 所示。

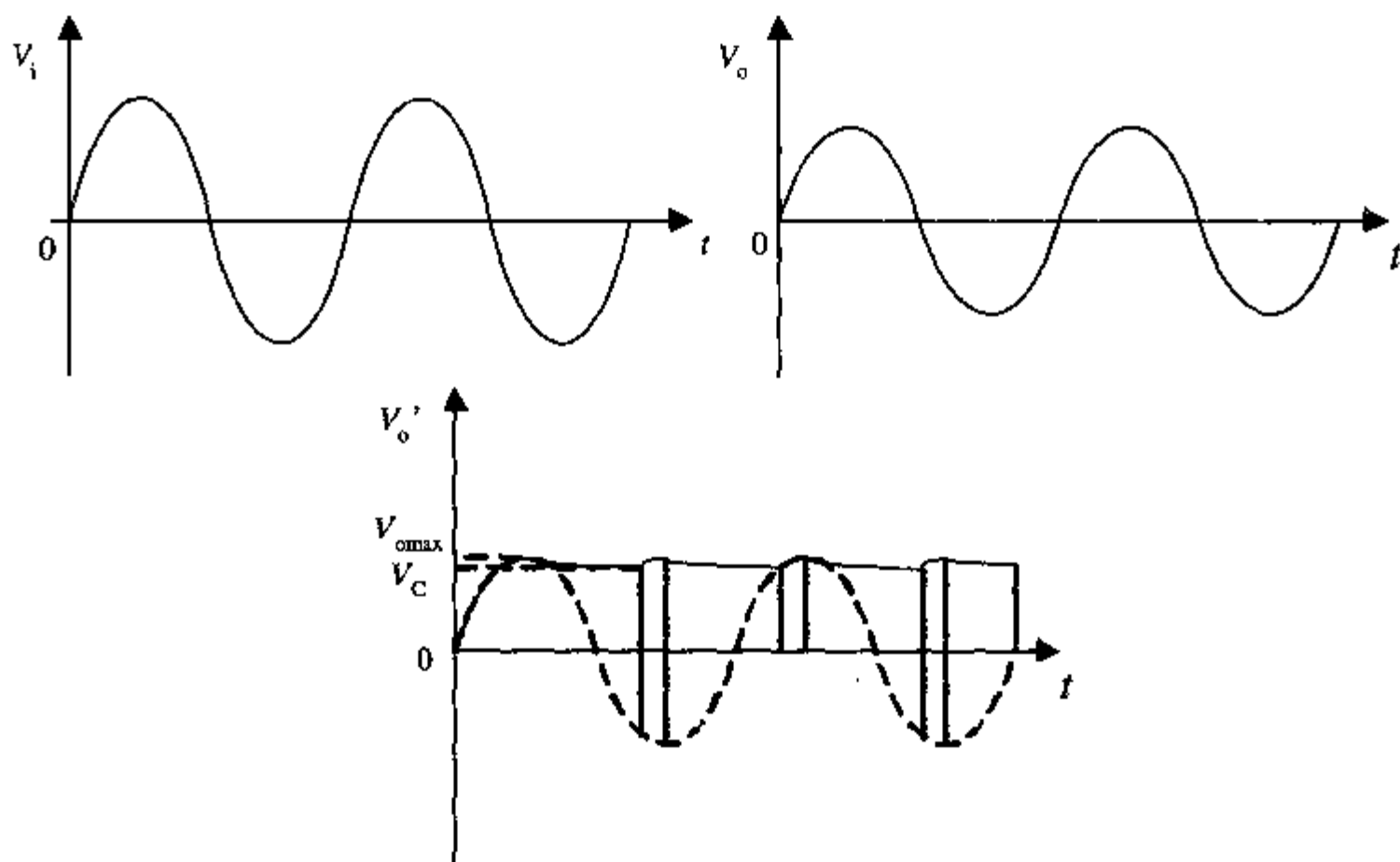


图 8-2

3. 未接电容：副线圈为正电压时， VD_1 、 VD_3 形成通路；副线圈为负电压时， VD_2 、 VD_4 形成通路，在整个过程中二极管均有充电电流存在。接上电容：一开始，电容没有初始电压，在副线圈电压变化的前 $1/4$ 周期，电流均存在对电容充电，在其后的过程中，当 $V_c > V_2$ 时，二极管均反偏，没有大电流存在；而当 $V_c < V_2$ 时，两组二极管中某组导通，形成通路，对电容充电，一直达到最大值，此时间段有充电电流存在。

点评与拓展：

本题考察了整流电路的知识，特别是其内部工作原理和负载电容电阻在其中的作用，属于基本题，只要对这些知识点比较熟悉，解题困难不大。

【真题 2】 西安交通大学 2001 年

// 本题 5 分 //

三端稳压器构成的电路如图 8-3 所示，其中 $I_W = 2\text{mA}$ ， $\beta = 150$ ， $V_{EBQ} = 0.7\text{V}$ ，求输出电压 V_o 。

分析:

本题是关于三端稳压器件的应用,电路构成较简单,只要清楚三端稳压器的的工作原理即可。

由三端稳压器的型号和电路图可以知道,该器件稳压输出为+5V,晶体管射极连在三端稳压器的公共地。输出电压 V_o 通过电阻和晶体管形成反馈,最终稳定输出。根据晶体管工作特点和电流电压关系,可以求出输出电压值。

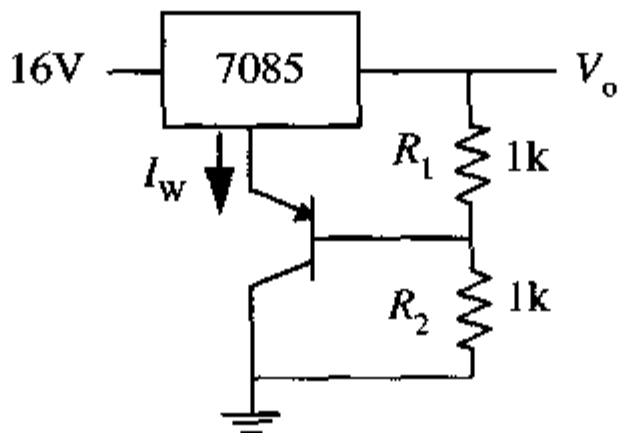


图 8-3

解答:

若 7085 的公共地端直接接地的话, V_o 就为 5V, 但是现在存在反馈回路,

所以由电路, $V_o = V_e + 5V$

根据晶体管 eb 结正向导通压降得到: $V_b = V_e - V_{EBQ} = V_e - 0.7V$

由晶体管放大特性得到: $I_b = \frac{I_e}{1+\beta} = \frac{I_w}{1+\beta} = \frac{2mA}{1+150} = 0.01324mA$

由电流关系得到: $I_1 = I_2 + I_b = \frac{V_b}{R_2} + I_b = \frac{V_e - 0.7V}{1k\Omega} + 0.01324mA$

最后得到输出电压: $V_o = V_b + R_1 \cdot I_1 = V_e - 0.7V + 1k\Omega \cdot (\frac{V_e - 0.7V}{1k\Omega} + 0.01324mA)$

将 V_o 的表达式代入后解得: $V_e = 6.413V$, $V_o = 11.413V$

点评与拓展:

本题考察对象比较明确,解题思路直截了当,难度不高。但解题中可以适当应用估算。其中当计算出基极电流后,和电阻 R_2 中电流相比相差很大,可以忽略 I_b 。由于两个电阻阻值相同,近似作为两个电阻串联,由此可以直接得到输出电压为 $2V_b$,与精确值相差很小。

【真题 3】 北京航空航天大学 2001 年

|| 本题 5 分 ||

用+5V 三端稳压器构成如图 8-4 所示的电路,求 V_o 的输出范围。

分析：

该题同样使用了 7085 三端稳压器，与上一题不同的是，使用运放代替了 PNP 晶体管。解题思路很简单，利用运放的“虚短 - 虚断”的特点，再根据电流电压关系和电阻的分压关系，直接就能得到输出电压的范围。

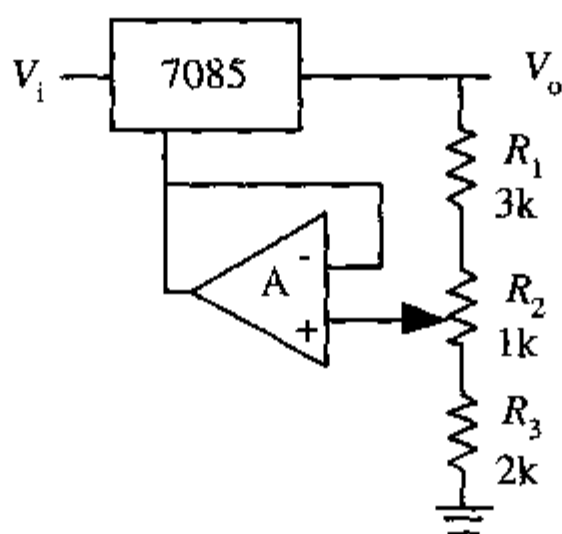


图 8-4

解答：

电路图中 7085 的公共端有反馈存在，因此稳压输出电压有如下关系： $V_o = V_- + 5V$ ，

根据运放的“虚短”特性， $V_+ = V_-$

又根据运放的“虚断”特点，没有电流流入或流出运放输入端口，电阻是串联分压关系，当 R_2 指针打到最上面时，由电流相等列出：

$$\frac{V_o}{R_1 + R_2 + R_3} = \frac{V_+}{R_2 + R_3}, \text{ 得到 } V_- = 5V, V_o = 10V$$

当 R_2 指针打到最下边时，由电流相等列出：

$$\frac{V_o}{R_1 + R_2 + R_3} = \frac{V_+}{R_3}, \text{ 得到 } V_- = 2.5V, V_o = 7.5V$$

所以 V_o 的输出范围是 7.5V~10V。

点评与拓展：

本题是一个以三端稳压器为核心组成的可调稳压整流电路，通过调节反馈电阻的大小改变输出电压，解题思路比较简单，只需要掌握运放“虚短 - 虚断”的特点，再根据电阻分压的极限比率，不难解出输出电压的上下限。

【真题 4】 西安交通大学 2000 年

（本题 10 分）

电路如图 8-5 所示，其中三极管的 $\beta=20$ ， $r_{be}=1k\Omega$ ， $V_{BEQ}=0.7V$ 。运算放大器 $A_{vo}=100dB$ ， $R_i=2M\Omega$ ， $R_o=100\Omega$ 。

1. 估算运放输出电流 I_{CON} ;
2. 估算三极管功耗 P_T 的值;
3. 输出电压的准确值是多少?
4. 接入 R_4 后, 估算运放输出电流 I_{CON} , 接入 R_4 的作用是什么?

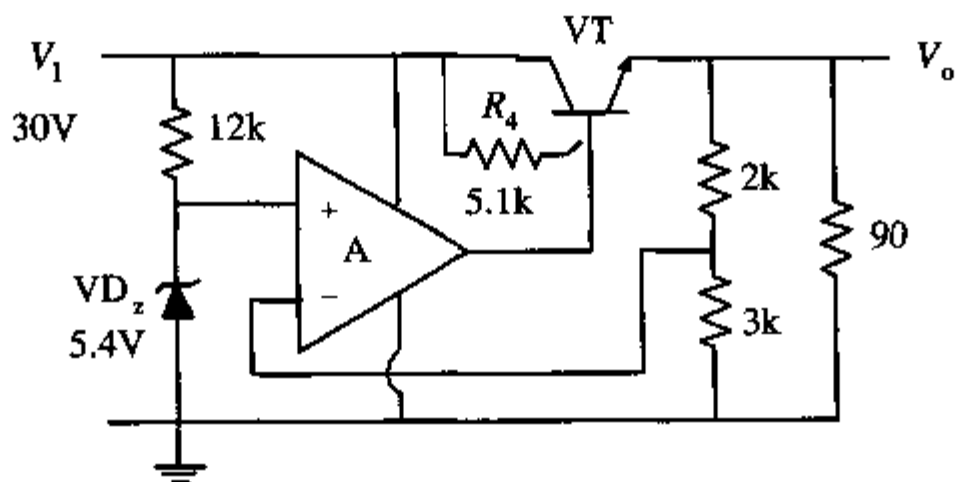


图 8-5

分析:

从分析电路可以看出, 这是一个串联反馈式稳压电路的一般结构。具体包括: (1) $12\text{k}\Omega$ 电阻和稳压管 VD_z 是一个基准电路, 产生比较基准电压; (2) 运放 A 是比较放大电路, 作用是对输入的差电压分信号比较输出; (3) $2\text{k}\Omega$ 和 $3\text{k}\Omega$ 电阻是采样电阻, 作用是将输出电压按比率采样; (4) R_4 和晶体管 VT 组成调整电路, 控制输出电压, 使其稳定; (5) 90Ω 电阻是负载。电路各部分功能清楚后, 可以根据晶体管和运放工作特点, 电流电压关系进行解题。参见西安电子科技大学 2002 年考题及中国科技大学 2002 年考题。

解答:

1. 忽略运放的输入输出电阻, 可以直接利用其“虚短 - 虚断”的特点, 即 $V_+ = V_- = V_{\text{DZ}} = 5.4\text{V}$ 。 V_- 利用电阻串联分压关系, 使用 V_o 来表示: $V_- = \frac{3}{5}V_o$ 。代入上面 V_- 的电压值, 可以估算出: $V_o = \frac{5}{3}V_- = 9\text{V}$ 。由输出端的电流关系得到:

$$I_e = \frac{V_o}{5\text{k}\Omega} + \frac{V_o}{90\Omega} = \frac{9\text{V}}{5\text{k}\Omega} + \frac{9\text{V}}{90\Omega} = 101.8\text{mA}$$

根据晶体管基极电流和发射极电流关系得到:

$$I_b = \frac{I_e}{1+\beta} = \frac{101.8\text{mA}}{1+20} = 4.85\text{mA}$$

由电路结构, 运放 A 的输出电流就是晶体管 VT 基极的输入电流, 得到: $I_{\text{CON}} = I_b$, 即

$$I_{\text{CON}} = 4.85\text{mA}。$$

2. 与晶体管功耗 $P_T = V_{ce} \cdot I_c$ 有关的各参数为:

$$V_{ce} = V_1 - V_o = 30\text{V} - 9\text{V} = 21\text{V}; \quad I_c = \frac{\beta}{1+\beta} \cdot I_e \approx I_e = 101.80\text{mA}$$

因此 $P_T = 21\text{V} \cdot 101.8\text{mA} = 2.14\text{W}$

3. 为了精确计算输出电压, 必须考虑运放的输入输出电阻。如电路图 8-6 所示。

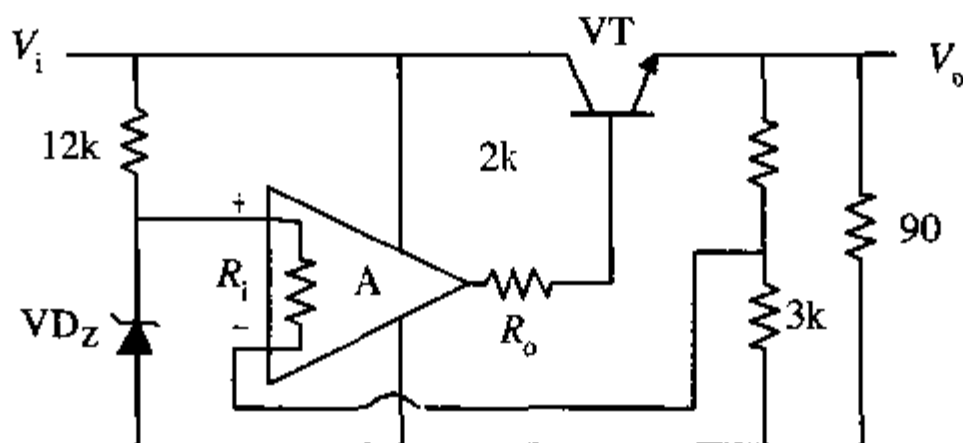


图 8-6

根据运放的工作原理以及电压电流关系, 可以列出输出电压的方程:

$$(V_+ - V_-) \cdot A_{vo} - (r_{be} + R_o) \cdot I_{CON} - V_{BEQ} = V_o; \quad \frac{V_o - V_-}{2\text{k}\Omega} = \frac{V_-}{3\text{k}\Omega} + \frac{V_+ - V_-}{2\text{M}\Omega}$$

解出: $V_- = 5.3999023\text{V}$; $V_o = 8.9998373\text{V}$, 与估算结果很相近。

4. 接入了电阻后, 增加了三极管基极的输入电流, 减少了对运放输出电流的要求。

由 $I_e = 101.8\text{mA}$, 并根据 be 结电压关系得到 $V_b = V_{BEQ} + V_o = 9.7\text{V}$, 再由 R_4 的电流电

压关系: $I_{R_4} = \frac{V_1 - V_b}{R_4} = \frac{30\text{V} - 9.7\text{V}}{5.1\text{k}\Omega} = 3.98\text{mA}$

可以得到: $I_{CON} = I_b - I_{R_4} = \frac{I_e}{1+\beta} - I_{R_4} = \frac{101.8\text{mA}}{1+20} - 3.98\text{mA} = 0.87\text{mA}$

点评与扩展:

本题比较详细地考察了串联反馈式稳压电路的内容, 解题前必须对电路各个部分的作用有所了解, 此后才能着手进行解题。过程中应用了运放“虚短-虚断”等概念, 用于估算。而文中第三问则是要求进行精确计算, 需要将运放的输入输出电阻放入电路中考虑, 同时解题也需要对晶体管工作的小信号模型比较熟悉才行。

【真题 5】 大连理工大学 2001 年

|| 本题 8 分 ||

串联型稳压电路如图 8-7 所示, A 为理想运放。

1. 请标出运算放大器 A 的同相输入端和反相输入端, 以保证稳压电路稳定工作;
2. 求出该电路的输出电压调节范围;
3. 如果 V_2 (有效值) 波动为 10%, 在稳压范围内, $I_{Omax}=1A$, 问调整管 VT_1 的 P_{CM} 至少应选多大?

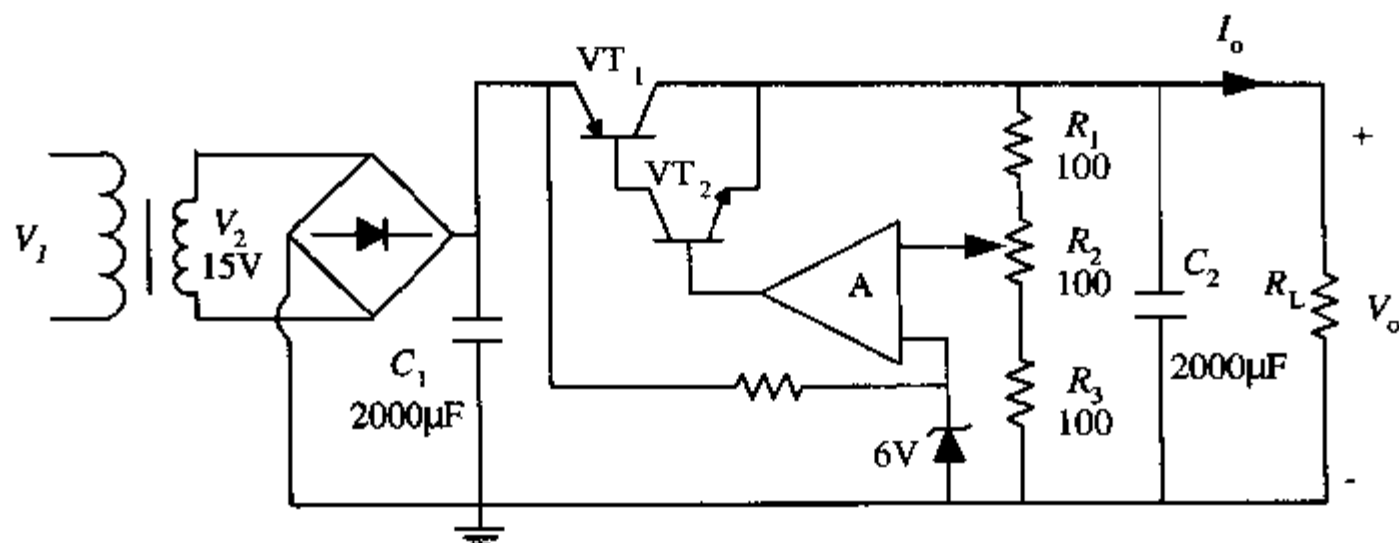


图 8-7

分析:

观察电路结构, 可以判定属于直流稳压部分的内容, 而且是串联反馈式稳压电路。根据电路的工作原理, 很容易解出问题 1。电路中由于采样电阻可调, 所以电压采样比率变化, 导致反馈的程度变化, 最终使输出电压可调。由这个原理, 再应用运放的特点, 输出电压的范围很容易求得。调整管的额定功率必须大于电路最大输出电压和最大输出电流的乘积, 才能保证电路即使在最坏条件下也能正常工作。用这个思路来解决最后一问。

解答:

1. 根据串联反馈式稳压电路的工作原理, 输出电压经过采样电阻, 采样后负反馈至输入, 以达到稳定输出的目的, 由此可以得到运放的极性, 图中上端应该是反相端, 而下端是同相端。
2. 由采样支路采样比率的变化, 可以得到输出电压的范围。

由理想运放的特点得到 $V_+ = V_- = 6V$, 当反相端在 R_2 最下端时, 根据串联电路分压关系

$$\text{得到: } V_- = \frac{R_3}{R_1 + R_2 + R_3} \cdot V_o \Rightarrow V_o = 18V;$$

$$\text{当反相端在 } R_2 \text{ 最上端时, 同样得到: } V_- = \frac{R_2 + R_3}{R_1 + R_2 + R_3} \cdot V_o \Rightarrow V_o = 9V。$$

所以得到输出电压范围是 9V~18V。

3. 根据电路当输出电流达到最大时, 且 VT_1 管 ce 两端电压也最大时, VT_1 的功率最大, 所以只要其额定功率大于该值就可满足电路要求。

$$\text{输入电压波动范围: } V_2 = 15 \times (1 \pm 0.1) = 13.5V \sim 16.5V;$$

输出电压范围： $V_o = 9V \sim 18V$ ；

所以两者最大差值： $\Delta V = 16.5V - 9V = 7.5V = V_{ce1}$ ；

最后可以得到： $P_{cm1} = V_{ce1} \cdot I_{omax} = 7.5V \cdot 1A = 7.5W$

点评与拓展：

本题解题思路比较清晰，只要熟悉电路结构，知道串联稳压电路的工作原理，解题不难。值得注意的是，在最后一问中流过 VT_1 和 VT_2 的电流不仅包括输出电流，还有采样电路的电流。不过可以估算得到电流比较小，为几十 mA 量级，与最大电流相差两个数量级，因此在计算时忽略，以简化计算。

【真题 6】 东南大学 2000 年

|| 本题 20 分 ||

电路如图 8-8 所示，设 $V_{BE}=0.7V$ ， $V_Z=5.6V$ 。

1. 简述电路的工作原理；
2. 求出 V_o 的变化范围；
3. 求输出电流的最大值及 VT_1 的最大管耗。

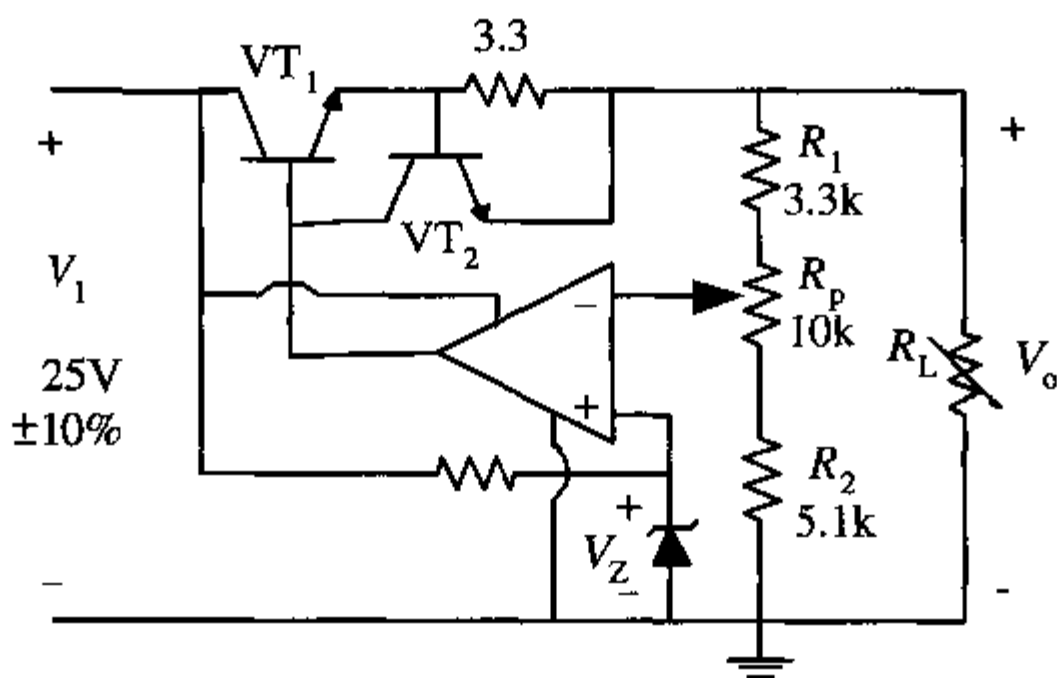


图 8-8

分析：

题型同样是串联稳压电路，在清楚电路工作原理后，即可进行解题。

解答：

1. 首先该电路属于串联稳压电路，同时带有过流保护功能。

分析一下电路各部分的作用：

调整管 VT_1 由基极电流控制其 ce 之间的电压，以调节输入电压和输出电压的关系，达到稳压的目的。

VT_2 和 3.3Ω 电阻组成过流保护电路，当 VT_1 管输出电流过大，在电阻上有足够的压降

$>0.7\text{V}$ 时, VT_2 开始工作, 将分流一部分 VT_1 的基极电流, 使得流过 VT_1 的电流减少, 达到保护 VT_1 的目的。

齐纳二极管和电阻组成基准电路, 产生基准电压, 提供给比较器作为比较基准。

R_1, R_p, R_2 组成采样电路, 三者对输出电压分压后输入比较器, 作为反馈的信号, 对 VT_1 进行控制, 稳定输出。

各组成功能清楚后, 工作原理也就一目了然了。

输入电压经过调整管调整后输出, 而输出电压经过采样比较后反馈, 对控制管进行控制, 稳定输出。

2. 由理想运放得到 $V_- = V_+ = 5.6\text{V}$

根据采样电阻的采样比率可以得到输出电压的范围:

$$R_p \text{ 调整最上边时, } V_- = \frac{R_p + R_2}{R_1 + R_p + R_2} \cdot V_o \Rightarrow V_o = 6.824\text{V}$$

$$R_p \text{ 调整最下边时, } V_- = \frac{R_2}{R_1 + R_p + R_2} \cdot V_o \Rightarrow V_o = 20.204\text{V}$$

所以输出电压的范围是 $6.824\text{V} \sim 20.204\text{V}$ 。

3. 由保护电路的工作原理, 可以得到当 VT_2 开启时, VT_1 管的电流最大, 而输出电流也最大, 同时也达到最大管耗。

$$I_{\max} = \frac{V_{\text{BE}}}{3.3\Omega} = \frac{0.7\text{V}}{3.3\Omega} = 0.212\text{A}$$

$$P_{\text{I max}} = V_{\text{CE1}} \cdot I_{\max} = (25\text{V} - 0.7\text{V} - 6.824\text{V}) \cdot 0.212\text{A} = 3.7\text{W}$$

点评与拓展:

解答本题的关键就是明确电路工作的原理, 特别是过流保护的机制, 如果能做到这一点的话, 解题困难不大。

【真题7】 东北大学 2001 年

|| 本题 10 分 ||

稳压电路如图 8-9 所示。求:

1. 标出 V_{o1} 、 V_{o2} 电压的实际极性;

2. R_p 箭头处在什么位置 (在下端或上端) V_{o1} 最高, R_p 箭头处在什么位置 V_{o1} 最低?

3. 当电网电压 V_1 升高时, 说明各点电位 (V_{A1} 、 V_{B3} 、 V_i 、 V_{CE}) 的变化趋势, 并说明怎样稳定输出电压。

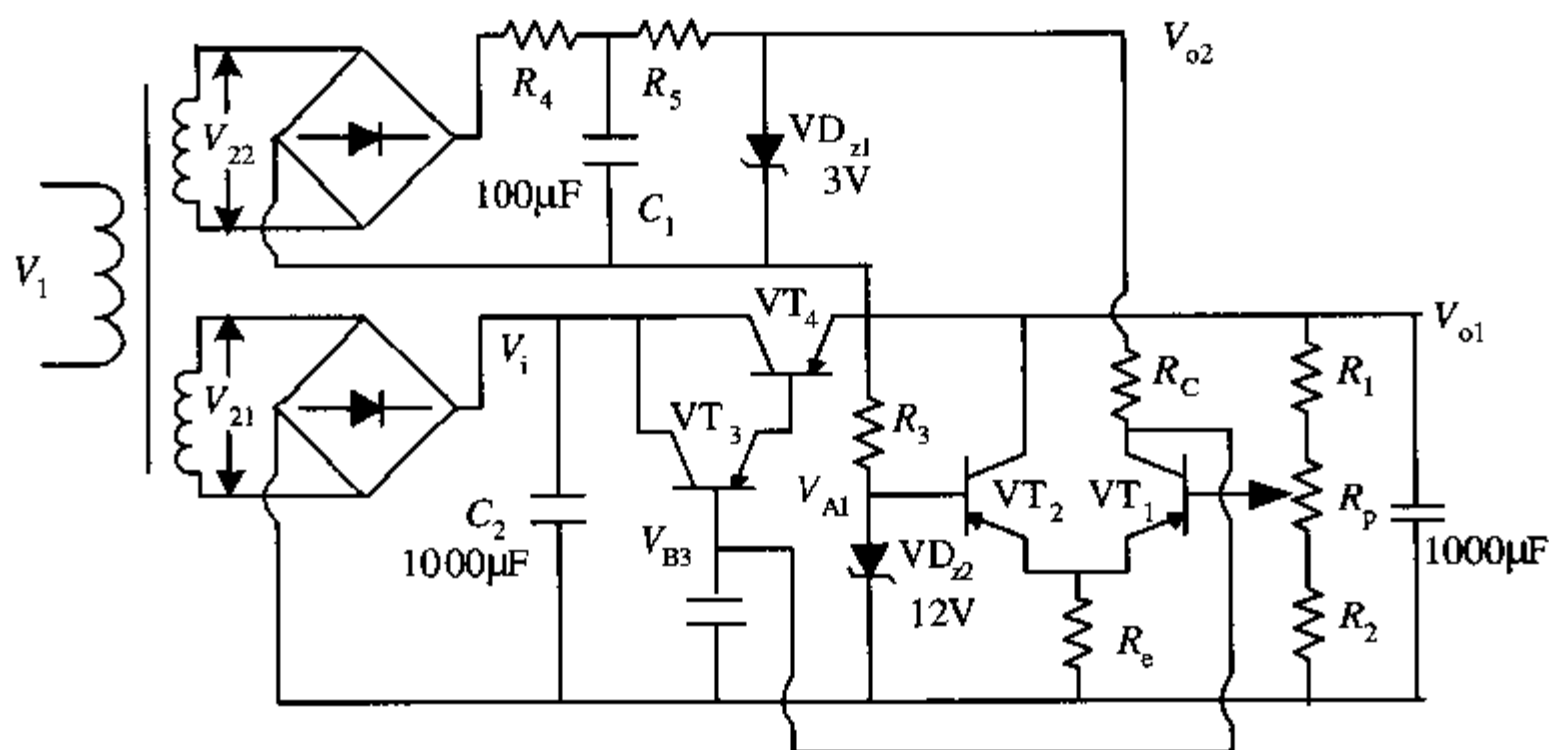


图 8-9

分析:

本题为带辅助电源的线性稳压电路: 由辅助电源 V_{o2} 给属于控制电路部分的误差放大器和基准电压供电, 而属于主电路的调整管和负载由电源 V_{o1} 供电, 该电路可避免控制电路部分的电流变化干扰主电路引起 V_{o1} 变动。

解答:

1. 由图中稳压管的极性以及 $VT_1 \sim VT_4$ 发射极的极性可判断: V_{o1} 、 V_{o2} 的实际极性为上负下正;

2. 电位器滑动端电位设为 V_F , R_p 的下半部分电阻值设为 kR_p , 以 VD_{Z2} 阴极作为参考点,

则有 $V_F = \frac{kR_p + R_2}{R_1 + R_p + R_2} \cdot V_{o1} = V_{A1} = -12V$, 即 $V_{o1} = \frac{R_1 + R_p + R_2}{kR_p + R_2} \cdot (-12V)$ 。分析可得: 当 R_p

箭头处在上端时 $k=1$, V_{o1} 最高; 当 R_p 箭头处在下端时 $k=0$, V_{o1} 最低。

3. 当电网电压升高时, V_{A1} 不变, 电路中存在如下过程的负反馈:

V_i 下降 (负向增高) $\rightarrow V_{o1}$ 下降 $\rightarrow V_F$ 下降 $\rightarrow V_{B3}$ 上升 $\rightarrow V_{CE}$ 减小 (绝对值增加) 使 V_{o1} 上升, 输出电压维持不变。

点评与拓展:

电路结构比较复杂, 但各组成的作用还是基本稳压电路的几个模块, 只要细心分析, 不难得出答案。

以练代考训练题

【训练题 1】 北京大学 2002 年

// 本题 10 分 //

一种减流型过载保护稳压电路如图 8-10 所示, 当输出短路时, 输出电流不为零。已知正常工作输出电压 $V_o = 10V$, 输出短路时 $I_{E3} = 1mA$, $V_{BE3} = 0.7V$, $R_4 = 7.5\Omega$, $R_5 = 1k\Omega$, $R_6 = 4k\Omega$ 。求最大输出电流和输出短路时的输出电流。

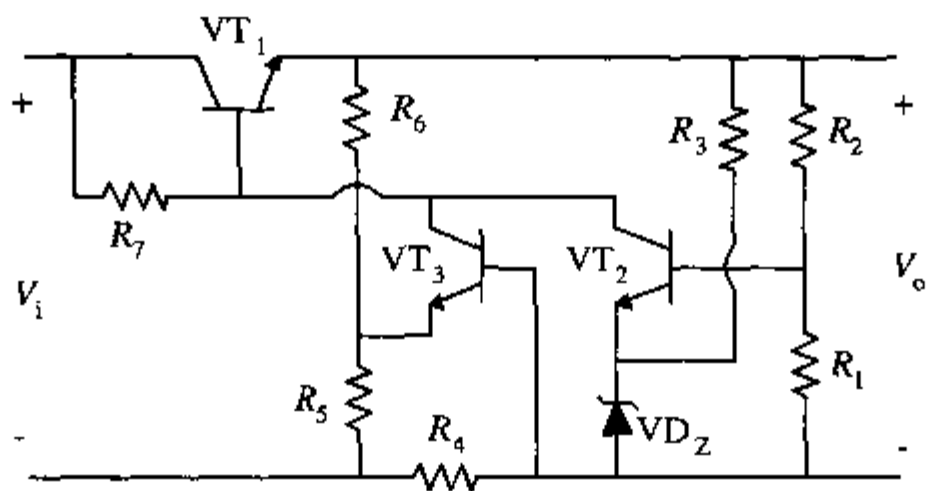


图 8-10

【训练题 2】 复旦大学 1999 年

// 本题 5 分 //

简要回答以下问题, 请画出稳压电路的原理框图, 并说明它的工作原理。

【训练题 3】 西安电子科技大学 2002 年

// 本题 12 分 //

稳压电路如图 8-11 所示。

若要求输出电压 $V_o = 12V \sim 18V$, 已知 $R_1 = 300\Omega$, $V_Z = 5.3V$, $V_{BE2} = 0.7V$, 求 R_2 和 R_3 的取值应为多大?

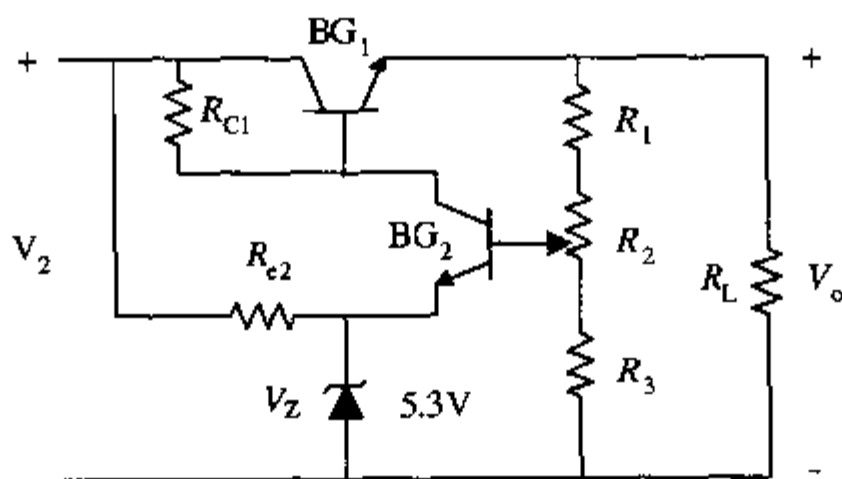


图 8-11

【训练题 4】 北京航空航天大学 2002 年

// 本题 10 分 //

由三端稳压器构成的恒流源电路如图 8-12 所示, 写出恒流 I_L 的调节范围。

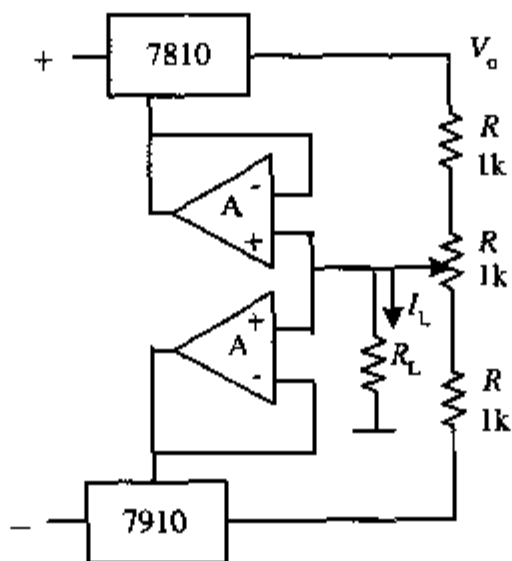


图 8-12

【训练题 5】 大连理工大学 2000 年

// 本题 10 分 //

稳压电源如图 8-13 所示：

1. 正确接入整流二极管，并用+、-号标出运放 A 的同相端和反相端；说明 VT_1 ， R_1 ， VD_{Z2} 的作用；
2. 设变压器副边电压有效值 $V_2=20V$ ，求 V_A ？
3. 当 $V_{Z1}=6V$ ， $V_{BE}=0.7V$ ，电位器 R_p 在中间位置，试计算 A、B、C、D、E 点的电位和 V_{CE3} 的值；
4. 计算输出电压的调节范围。

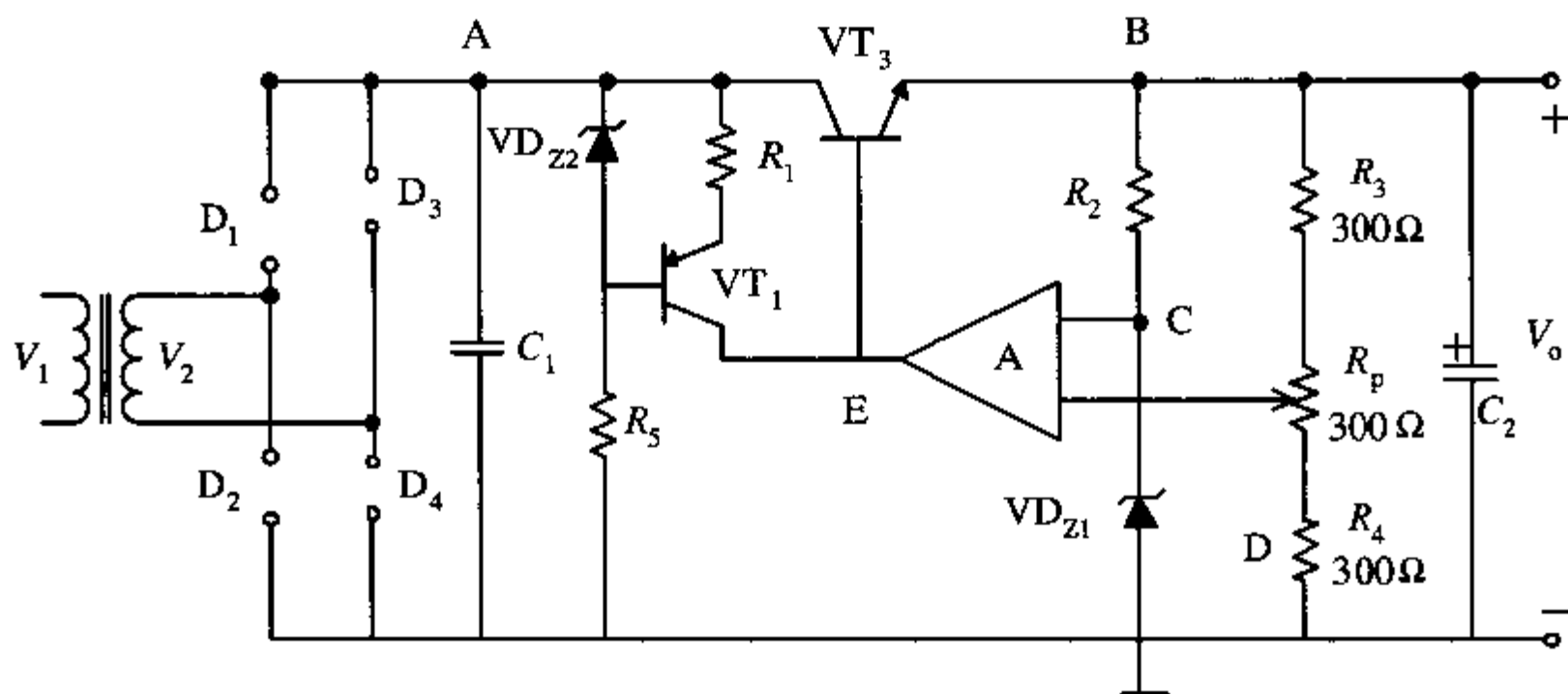


图 8-13

◆ 以练代考训练题答案与解析

【训练题 1】 答案与解析

分析：解题前必须清楚电路的工作原理，稳压电路的原理与前面的类似，这里主要分析一下减流过载保护的原理。图中 R_4 为检测电阻，检测输出电流，当输出电流足够大时，其两端的压降使得 VT_3 导通，减少了 VT_1 管的基极电流，达到保护 VT_1 的目的。解题关键之处在于正常工作时 VT_3 不工作，当电流过大时开启，实现保护。

解答：

1. 设 VT_3 基极电压为 V_{b3} ， VT_1 发射极电压为 V_{e1} 。得到 $V_{e1} = V_{b3} + V_o = V_{b3} + 10V$ 。由题可以得到，当 V_{b3} 最大的时候，此时输出电流最大。由于此时 VT_3 刚开启，发射极电流比较小，电阻的分压影响较小，所以：

$$V_{b3} = 0.7 + \frac{R_5}{R_5 + R_6} \cdot V_{e1} \Rightarrow V_{b3} = 13.375V, \text{ 得到 } I_{omax} = \frac{V_{b3}}{R_4} = 1.78A.$$

2. 短路时 $V_{b3} = V_{e1}$, 由 VT_3 的电压电流关系得到:

$$\frac{V_{b3} - 0.7V}{R_5} + I_{E3} = \frac{V_{b3} - (V_{b3} - 0.7V)}{R_5} \Rightarrow V_{b3} = 1.875V,$$

$$\text{得到 } I_o = \frac{V_{b3}}{R_4} = 0.25A$$

点评与拓展:

解此类题目, 首要任务是理解电路的工作原理, 由此才能下手解题。本题所示的是限流型保护电路, 相应还有截流型保护电路, 留给读者自己比较。不过这些保护技术出发点都是一致的, 即当电路有异常情况时, 保护电路开始作用, 以不同的方式对电流进行保护, 可以从输入端着手, 也可以从输出端切入, 最终都是达到保护电流防止损坏的目的。

【训练题 2】 答案与解析

本题较为简单, 考察稳压电路的几个模块。具体的内容可参见康华光的《电子技术基础(模拟部分)》, 串联反馈稳压电路的工作原理部分就能得到答案, 在此只是简单解释一下。

串联反馈稳压电路一般由四部分组成, 分别是基准源电路、输出采样电路、比较电路、调整管。控制过程如下: 输出端电压经过采样电路采样后, 输入到比较电路, 比较电路与基准源比较后产生调整信号, 该信号直接作用于调整管, 调节输出电压的大小。

【训练题 3】 答案与解析

从电路的结构很容易看出 BG_1 是工作管, BG_2 是调整管, 电阻 $R_1 \sim R_3$ 是采样电阻, 而 V_Z 则是基准源。题中已经给出了输出电压的范围, 电阻 R_2 的变化范围即对应了输出电压的变化范围, 由此只要对电路各部分功能了解清楚后就可求解, 具体过程留给读者。

【训练题 4】 答案与解析

本题采用了三端集成稳压电路 7810 和 7910, 从康华光的《电子技术基础(模拟部分)》一书中可以看到, 这两款稳压电路分别输出 $+10V$ 和 $-10V$ (公共端为 GND)。

解题思路同真题 2 和真题 3。当可变电阻为最大和最小时, 分别根据采样比率, 用输出电压来表示负载端的电压, 然后利用理想运放的特点, 求出输出电压, 由此也就求得负载上的电压值, 最终可以求出负载上电流的变化范围。

该电路比真题 2、3 稍有点复杂, 但难度不大。

【训练题 5】 答案与解析

直流稳压电源一般由交流电源经变压器、整流、滤波、稳压四个部分得到。整流常用桥式整流, 由四个二极管接成电桥的形式, A 为比较器, 将从输出中取样的电压与基准电压比较放大, VT_3 为调整管, 运放 A 的同相端接基准电压, 反相端接取样电压。 VT_1 、 R_1 、 VD_{Z2} 起保

护作用。对于桥式整流，电容滤波电路，负载不为 0，则 $V_A \approx 1.2V_2$ ；当 $V_{Z1} = 6V$ ， $V_{BE} = 0.7V$ ，电位器在中间位置时， V_C 可首先求出，再根据运放两输入端电位近似相同， $V_D \approx V_C = \frac{1}{2}V_B$ ，可以求出 V_B ，由于 $V_{BE} = 0.7V$ ，可再求出 V_E 。A 点电位可由整流电路得出，由 A、B 两点电位可求出 V_{CE3} 。由于 VT_3 接成电压跟随器的形式，输出跟随 A 的输出，A 的输入为基准电压和取样电压的差值，因此输出 V_o 与基准电压成正比，比例系数为取样环节的分压比，其最大为 3，最小为 $\frac{3}{2}$ ，所以输出为 $\frac{3}{2}V_{Z1} \sim 3V_{Z1}$ 。

第9章 逻辑代数与基本门电路

重点难点精解

知识点 1: 逻辑运算与逻辑门

数字电路中有与、或、非三种基本的逻辑运算,对应这三种逻辑运算的逻辑电路称之为与门、或门、非门,描述逻辑关系的表达式称之为逻辑表达式,描述逻辑关系的表格称之为真值表。

利用基本逻辑门,可实现各种常用的逻辑门,如异或、同或(异或非)门等。异或是指当 A 、 B 不同时输出为高,即 $A \oplus B = \overline{A}B + A\overline{B}$; 同或为异或逻辑的反逻辑,是指当 A 和 B 相同时,输出为高,即 $A \odot B = \overline{A \oplus B} = \overline{A}B + AB$ 。

任何复杂的逻辑运算或逻辑门,都可采用基本逻辑门、常用逻辑门组合后实现。如半加器逻辑运算,即可采用异或逻辑实现。

知识点 2: 有比与无比逻辑电路

逻辑门的物理实现有多种方式。逻辑电路的电源范围为 V_{CC} 和 GND,逻辑门输出为 V_{CC} 或接近 V_{CC} 定义为高电平输出状态,输出为 GND 或接近 GND 定义为低电平输出状态。在稳定状态下,逻辑电路的输出只能处于以上两个状态中的一个状态,从一个状态可以过渡或转化到另一个状态,转化只有在输入信号达到并超过逻辑电路的输入转折电平后才能发生。

输出电平可用上拉与下拉逻辑网络的阻抗比例关系表示, R_1 与 R_2 串联阻抗上的电位差为 $V_{CC}-GND$,输出 V_o 位于 R_1 与 R_2 的结点, R_1 另一端接 V_{CC} , R_2 另一端接 GND,因此,高电平 V_{CC} 通过 R_1 、低电平 GND 通过 R_2 对 V_o 施加影响,输出 V_o 的大小为 $V_{CC}-R_1$ 上拉网络与 GND- R_2 下拉网络相互竞争的结果。电阻越小,电位的影响力越大,电阻为零,则直接确定结点电位。因此,一般条件下,若 R_1 和 R_2 都不为零,则 V_o 电平取决于电阻 R_1/R_2 的比,这种逻辑电路,称为有比电路。有比电路的输出高电平达不到 V_{CC} ,而低电平也降不到 GND。

在任一稳态下,若 R_1 和 R_2 中一个为 0,同时另一个为无穷大,则电阻比值为 0 或无穷大,这种类型的逻辑电路称为无比电路,无比电路输出高电平为 V_{CC} 、输出低电平为 GND。

举例说明,E/D NMOS 反相器为有比逻辑电路,其输出低电平由两个管子的跨导之比决定,而 CMOS 反相器则为无比电路,其输出与 NMOS 和 PMOS 的尺寸无关。

知识点 3: TTL (Transistor-Transistor Logic) Gate

TTL 与非门电路是 TTL 逻辑门电路的典型代表,它是在 DTL 门电路的基础上,输入采用多发射极、输出采用推挽结构,并采用有源泄放及抗饱和等措施,使得 TTL 与非门电路的工

作速度更快，带负载及抗干扰能力更强。TTL 门电路的主要参数是正确选择和使用 TTL 门电路的重要依据。TTL 为有比逻辑电路。

■ 知识点 4: CMOS Logic Gate

逻辑门电路是综合利用 PMOS 和 NMOS 器件的特性而构成的互补型逻辑门电路。利用 PMOS 网络组成等效的上拉逻辑 R_1 电阻，利用 NMOS 网络组成等效的下拉逻辑 R_2 电阻，上拉与下拉逻辑在物理结构上互补对称，NMOS 串联结构对应于 PMOS 的并联结构。存在 NMOS “串与并或”的逻辑准则，即对于 NMOS 逻辑网络，串联实现与功能，而并联实现或功能；对于 PMOS 逻辑则正好相反。

CMOS 门电路的传输特性较为理想，而且其功耗极低，为无比逻辑电路，逻辑电平之间的摆幅大、电源应用范围很宽、抗干扰能力强。CMOS 三态门及传输门在数字系统中的应用也非常广泛。

■ 知识点 5: OC (Open-Collector) Gate

常规的 CMOS 门和 TTL 门的输出端不能直接并联使用，原因在于各个门电路都有自己独立的集电极或漏极输出负载。当这些负载直接并接在一起时，输出逻辑因“线与”而发生负载电流过流。

由 TTL 与非门电路的基本结构中引出的集电极开路门（OC 门），OC TTL 门中由于输出级集电极开路，故可以进行并接，实现“线与”功能，OC 门的负载由外部电阻提供。对于 CMOS 而言，同样存在漏极开路门，称为 OD 门。

■ 知识点 6: CMOS 传输门

在 CMOS 逻辑门电路中，各种 MOS 管都是单向应用的，即电流从源流向漏，电流为单向流动。在 MOS 传输门中，电流的方向是双向的，这意味着 MOS 管的源、漏电位可以互换。实际上，器件的源、漏是由结点电压的高低决定的。在传输管中，MOS 器件两端的电位关系相对自由，可高可低，源漏可互调，从而实现电压信号的双向传输。

实现双向传输开关管的关键是其衬底电位不能与 S 端相连接，否则 S、D 将被电路固定。对于 PMOS，衬底直接接 V_{CC} ，对于 NMOS，衬底直接接 GND。

受 MOS 器件阈值电压的影响，NMOS 传输门在传递高电平时有逻辑损失，传递低电平时无此逻辑损失，因此 NMOS 有利于高电平的传输；与此相类似，PMOS 传输门传递低电平时有损失，而传递高电平时则无此损失，可以认为 PMOS 有利于低电平的传输。将 PMOS 与 NMOS 传输门并联后，形成的 CMOS 传输门在整个电平动态范围内，都能够实现信号的有效传输。

CMOS 传输门可等效为一个传输电阻，由 NMOS 传输电阻与 PMOS 传输电阻的并联组成，增加栅控制电压，提高器件的 W/L ，能够有效地降低传输门导通电阻之值。

■ 知识点 7: 三态门 (Tri-state Gate)

三态门 (TSL) 也是数字系统中较为常用的基本门电路。它是一种可以实现“线与”连接的逻辑门电路。它的输出有三种状态：除了通常的逻辑 0 和逻辑 1 之外，还有第三种状态，即

高阻抗状态或称为禁止态。当门处于高阻状态时,其输出端与所连接的电路断开。主要用在总线上作为接口电路。

全真试题解析

【真题1】 东南大学 2003 年

// 本题 12 分 //

电路如图 9-1 所示。分别连接实现下列功能:

1. 三输入或非门;
2. 三输入与非门;
3. 逻辑门 $L = \overline{C(A+B)}$;
4. 传输门。

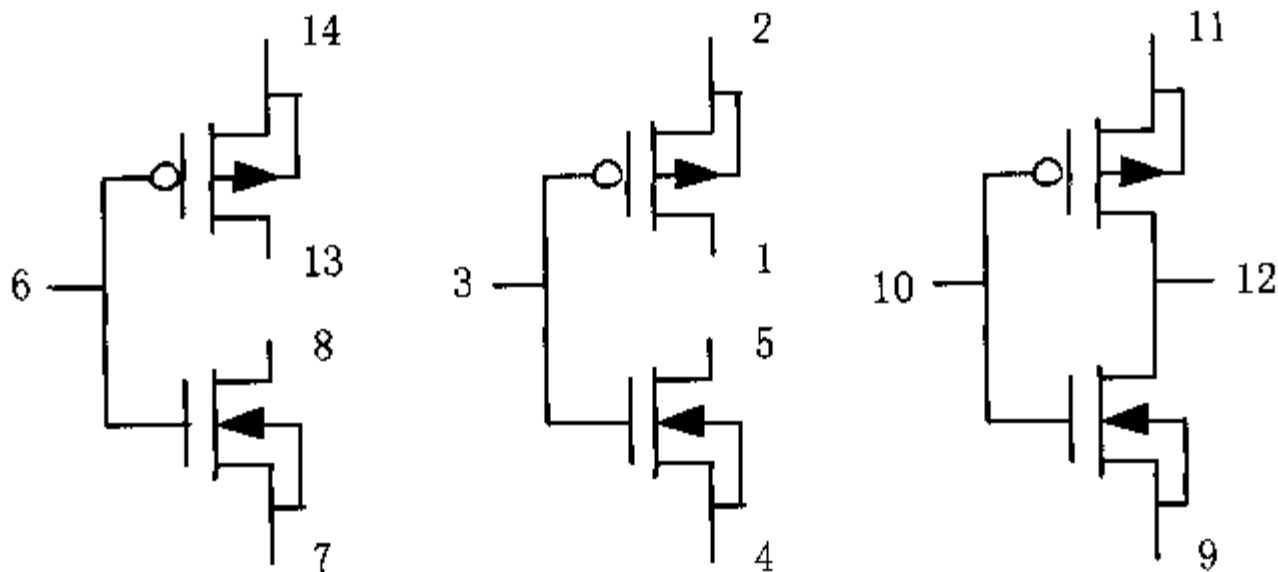


图 9-1

分析:

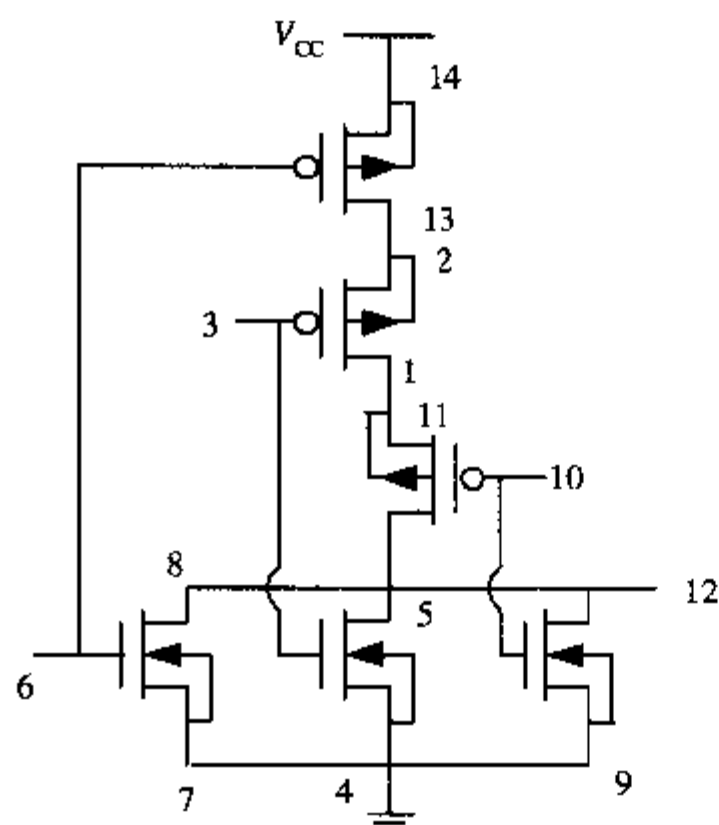
这是一个限定条件的由 MOSFET 连接成逻辑门电路的考核题,试题故意出得有些绕人,但只要掌握得当的方法,该题能够很快求解,否则即费时,又费力。该方法就是,首先根据 CMOS 逻辑门的构成规则,自行画出题目所要求的三输入或非门、三输入与非门,与或非门和传输门。然后再与给出的三组单元对比,即可明确所需的连接关系。

解答:

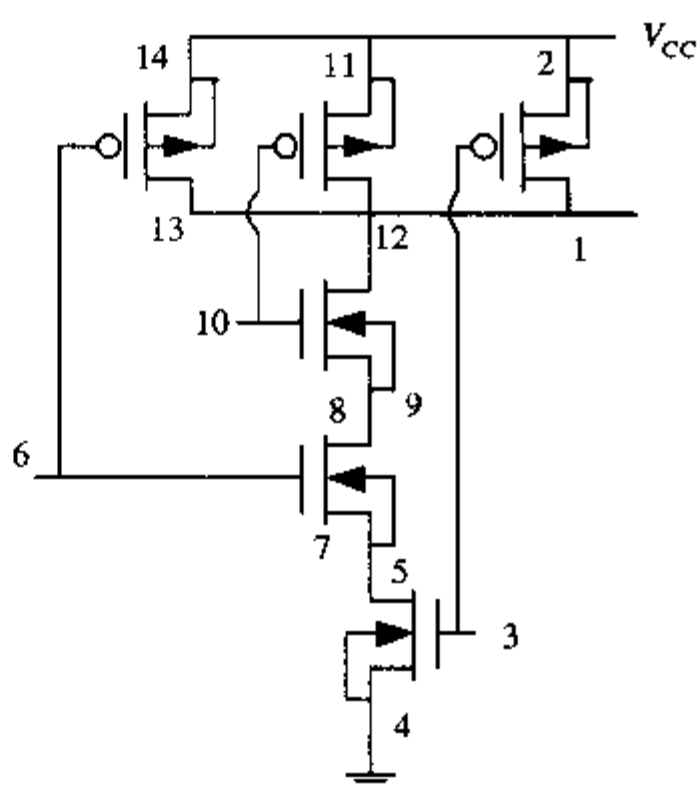
首先画出规定的四种门电路的 CMOS 结构如图 9-2 所示。

对比各逻辑电路与给定的单元结构,可得到一组连接关系。实际上,实现以上逻辑关系的结点连接方案并不惟一,如图中标号给出了其中一种连接方式。若以下括号内的一组数字表示相互连接的一组结点,具体为:

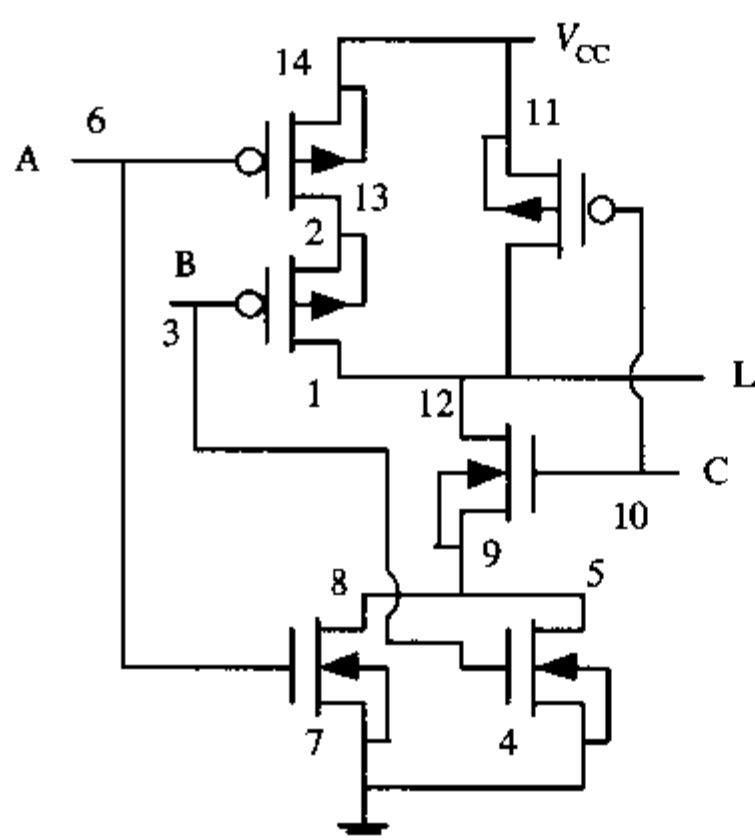
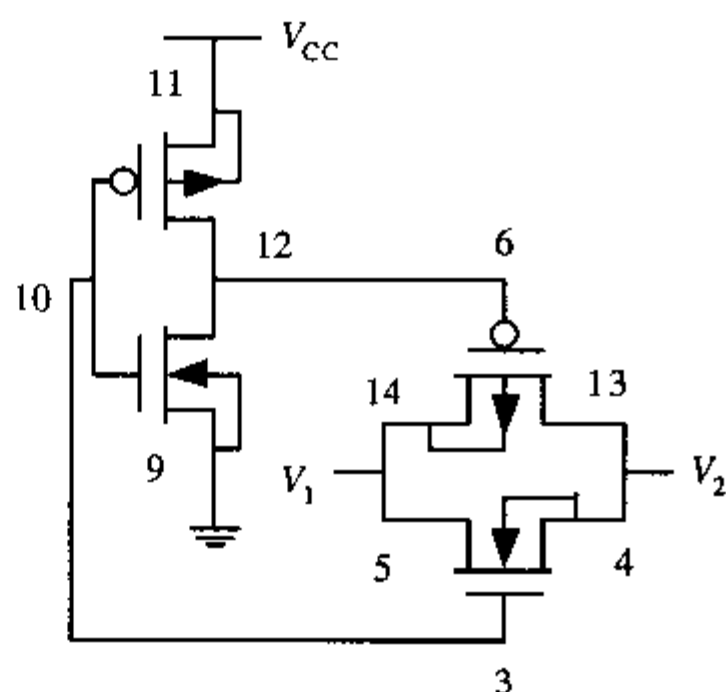
1. 三输入或非门: 14: V_{CC} ; (4, 7, 9): GND; (5, 8, 12): V_{out} ; (1, 11); (2, 13)。
2. 三输入与非门: (2, 11, 14): V_{CC} ; 4: GND; (1, 12, 13): V_{out} ; (8, 9); (5, 7)。
3. 三输入与或非门: (11, 14): V_{CC} ; (4, 7): GND; (5, 8, 9); (1, 12); (2, 13)。
A: 6; B: 3; C: 10; L: 12。
4. 传输门: 11: V_{CC} , 9: GND; (12, 6); (10, 3); (5, 14); (4, 13)。



(a) 三输入或非门



(b) 三输入与非门


 (c) $L = \overline{C(A+B)}$


(d) CMOS传输门

图 9-2

点评与拓展:

只要掌握 CMOS 电路的基本逻辑规则,任何复杂的逻辑都可以采用 CMOS 结构实现,注意 N 下拉逻辑与 P 上拉逻辑在结构上是互补对称的。该题第四小题略有疑问,主要是衬底的接法,题目中规定了 NMOS 与 PMOS 的衬底接源端,而实际传输门中,为实现信号的双向传输, MOSFET 的源漏位置不是固定的,是随传输电压方向而改变的,因此, NMOS 和 PMOS 的衬底无法接到源端,只能是 NMOS 衬底接 GND, PMOS 衬底接 V_{CC} 。换言之,图 9-2 (d) 中的传输门只能实现 V_1 到 V_2 的单向信号传输。本题若直接要求画出门电路结构,则难度减小。

相同题目参见中国科技大学 2001 和 2002 年试题。

【真题2】 东南大学 2003 年

// 本题 12 分 //

逻辑功能由最小项表达式 $L(A,B,C,D)=\sum m(2,4,8,9,10,12,14)$ 表示。1. 采用最简便的方式, 用与非门构成; 2. 采用最简便的方式, 用或非门构成。

分析:

这是一个关于最小项逻辑化简并采用正、负逻辑实现的问题。首先对最小项应有概念, 其次对与非/或非的关系应清楚, 与对应于正逻辑, 1 为有效, 或为负逻辑, 0 为有效。

解答:

根据最小项内容, 画出正逻辑与负逻辑的卡诺图, 如图 9-3 所示。应注意, 卡诺图的化简结果虽不惟一, 但化简后的非最小项项数应该相同。

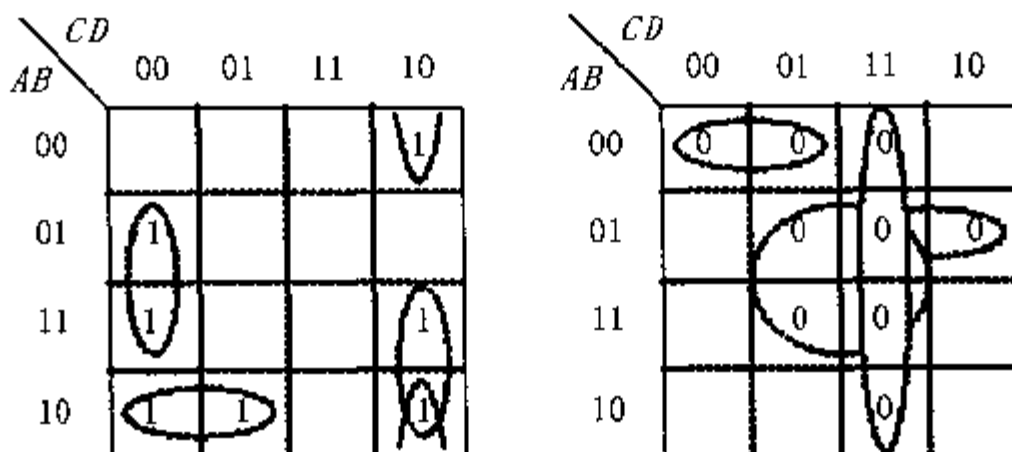


图 9-3

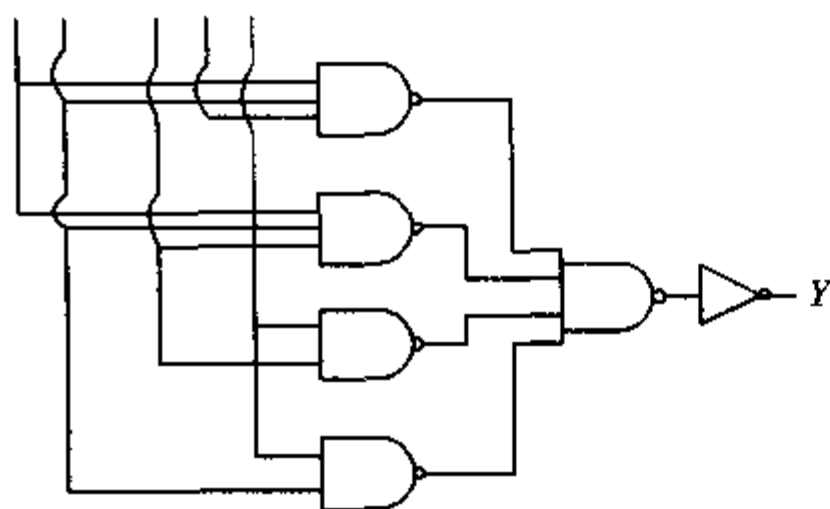
1. 采用负逻辑化简, 输出为 $\bar{Y} = \bar{A}\bar{B}\bar{C} + CD + BD + \bar{A}BC$

$$Y = \bar{\bar{Y}} = \overline{\bar{A}\bar{B}\bar{C} + CD + BD + \bar{A}BC} = \overline{\bar{A}\bar{B}\bar{C}} \cdot \overline{CD} \cdot \overline{BD} \cdot \overline{\bar{A}BC}$$

2. 采用正逻辑化简, 输出为 $Y = \bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C} + A\bar{C}\bar{D} + \bar{B}C\bar{D}$

最简 Y 的与非门及或非门逻辑功能实现如图 9-4 (a) 和 (b) 所示。

$\bar{A} \quad B \quad \bar{B} \quad C \quad \bar{C} \quad D$

(a) Y 的与非门实现

$A \quad B \quad \bar{B} \quad C \quad \bar{C} \quad \bar{D}$

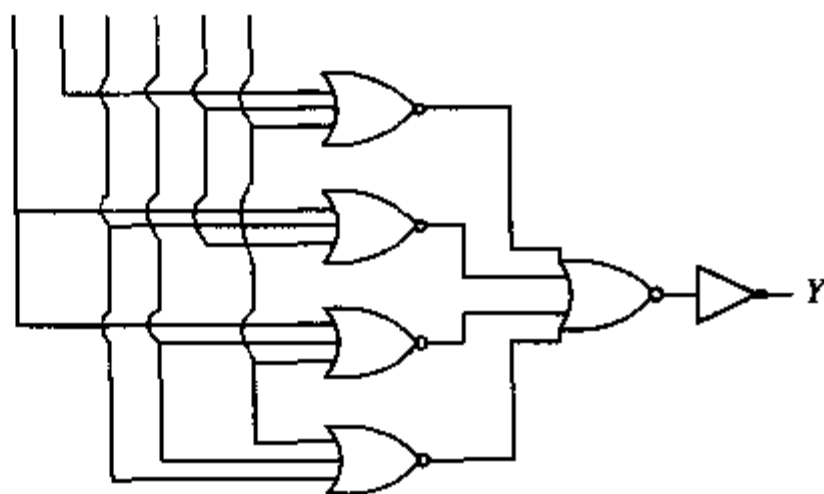
(b) Y 的或非门实现

图 9-4

点评与拓展：

卡诺图的最大项圈法化简对简化输出逻辑表达式非常有效，需要掌握。

【真题 3】 清华大学 2001 年

// 本题 7 分 //

1. 试用与非门和非门实现函数 $Y = A \cdot \overline{B} \cdot \overline{C} + (\overline{A \cdot B} + \overline{A \cdot B}) + \overline{B \cdot D}$
2. 请分别用二进制和十六进制表示十进制数 107.65。

分析：

需要对函数表达式进行等价变形，成为与非关系即可。

后一问是考查数制转换的题。

解答：

1. 先对 Y 进行化简：

$$\begin{aligned} Y &= A \cdot \overline{B} \cdot \overline{C} + (\overline{A \cdot B} + \overline{A \cdot B}) + \overline{B \cdot D} = A \cdot \overline{B} + A \cdot \overline{C} + \overline{A + B} + \overline{B + D} \\ &= A \cdot \overline{B} + A \cdot \overline{C} + A \cdot \overline{B} \cdot (A + B) + \overline{B} + \overline{D} = A \cdot \overline{B} + A \cdot \overline{C} + A \cdot \overline{B} \cdot (A + B) + \overline{B} + \overline{D} \\ &= A \cdot \overline{B} + A \cdot \overline{C} + \overline{B} + \overline{D} \end{aligned}$$

对 Y 应用反演规则可得：

$$\overline{Y} = (\overline{A} + B) \cdot (\overline{A} + C) \cdot B \cdot D = \overline{A \cdot B} \cdot \overline{A \cdot C} \cdot B \cdot D$$

所以 $Y = \overline{\overline{A \cdot B} \cdot \overline{A \cdot C} \cdot B \cdot D}$ ，可用与非门和非门来实现。

2. 转换过程如图 9-5 所示。

| 整数部分 | 余数 | 小数部分 | |
|---------|-------|------|-------|
| 2 107 | | 0.65 | |
| | | X 2 | |
| | | 1.30 | 1 MSB |
| 2 53 | 1 LSB | X 2 | |
| | | 0.60 | 0 |
| 2 26 | 1 | X 2 | |
| | | 1.20 | 1 |
| 2 13 | 0 | X 2 | |
| | | 0.40 | 0 |
| 2 6 | 1 | X 2 | |
| | | 0.80 | 0 |
| 2 3 | 0 | X 2 | |
| | | 1.60 | 1 |
| 2 1 | 1 | X 2 | |
| | | 1.20 | |
| 0 | 1 MSB | | |

图 9-5

所以 $(107.65)_{10} = (1101011.101001)_2$ （最后四位 1001 循环）。

根据图 9-6 最终得到 $(107.65)_{10} = (6B.A6)_{16}$ (6 循环)。

| 整数部分 | 余数 | 小数部分 | |
|-----------------------|--------|--------------------------|-------|
| $16 \overline{) 107}$ | | 0.65 | |
| | | $\underline{X} \quad 16$ | |
| $16 \overline{) 6}$ | 11 LSB | $\underline{10.40}$ | 10MSB |
| | | $\underline{X} \quad 16$ | |
| 0 | 6 MSB | $\underline{6.40}$ | 6 循环 |
| | | $\underline{X} \quad 16$ | |
| | | 6.40 | |

图 9-6

点评与拓展:

本题比较简单, 都是基本的数字逻辑的一些运算。

【真题 4】 北京大学 2002 年

// 本题 10 分 //

化简以下逻辑函数:

1. $F(ABC) = \sum m(0, 2, 5, 7)$ 化简成或非-或非式;

2. $F(ABCD) = \prod m(0, 1, 3, 5, 6, 7, 11, 13)$ 化简成与非-与非式;

3. $F = AB + \overline{A}\overline{C} + \overline{B}C + B\overline{C} + \overline{B}D + B\overline{D} + ADE(F + G)$, 用代数法化简为与-或式;

4. $F = A(A + B)(\overline{A} + C)(B + D)(\overline{A} + C + E + F)(\overline{B} + E)(D + E + F)$, 用代数法化简

为或-与式;

解答:

化简以下逻辑函数:

1. 化简成或非-或非式可根据题意得卡诺图, 如图 9-7 所示:

| | | | |
|------|----|-----|---|
| | | C | |
| | | 0 | 1 |
| AB | 00 | 1 | 0 |
| | 01 | 1 | 0 |
| | 11 | 0 | 1 |
| | 10 | 0 | 1 |

图 9-7

采用最大项圈法可得:

$$F(ABC) = (A + \overline{C})(\overline{A} + C) = \overline{\overline{A + \overline{C}} \cdot \overline{\overline{A} + C}} = \overline{\overline{A} \cdot C + A \cdot \overline{C}} = \overline{\overline{A} \cdot C} \cdot \overline{A \cdot \overline{C}} = (A + C)(\overline{A} + \overline{C})$$

2. 化简成与非-与非式, 根据题意得卡诺图如图 9-8 所示。

采用最小项圈法可得:

$$\begin{aligned} F(ABCD) &= B \cdot \overline{C} \cdot \overline{D} + A \cdot \overline{D} + A \cdot \overline{B} \cdot \overline{C} + A \cdot B \cdot C + \overline{B} \cdot C \cdot \overline{D} \\ &= \overline{\overline{B \cdot \overline{C} \cdot \overline{D}} \cdot \overline{A \cdot \overline{D}} \cdot \overline{A \cdot \overline{B} \cdot \overline{C}} \cdot \overline{A \cdot B \cdot C} \cdot \overline{\overline{B} \cdot C \cdot \overline{D}}} \end{aligned}$$

| | | CD | | | |
|----|----|----|----|----|----|
| | | 00 | 01 | 11 | 10 |
| AB | 00 | 0 | 0 | 0 | 1 |
| | 01 | 1 | 0 | 0 | 0 |
| | 11 | 1 | 0 | 1 | 1 |
| | 10 | 1 | 1 | 0 | 1 |

图 9-8

3. 用代数法化简为与-或式:

$$\begin{aligned}
 F &= A + \overline{B}C + B\overline{C} + \overline{B}D + B\overline{D} \\
 &= \overline{A}\overline{B}C + \overline{B}C + B\overline{C} + \overline{B}D + B\overline{D} + ADE(F + G) \\
 &= A + \overline{B}C + B\overline{C} + \overline{B}D + B\overline{D} + ADEF + ADEG \\
 &= A + \overline{B}C + B\overline{C} + \overline{B}D + B\overline{D}
 \end{aligned}$$

4. 用代数法化简为或-与式, 先求 F 的对偶式 F_d :

$$\begin{aligned}
 F_d &= A + AB + \overline{A}C + BD + \overline{A}CEF + \overline{B}E + DEF \\
 &= A + \overline{A}C + BD + \overline{A}CEF + \overline{B}E + DEF \\
 &= A + C + BD + \overline{A}CEF + \overline{B}E + DEF \\
 &= A + C + BD + \overline{B}E + DEF
 \end{aligned}$$

$$\text{所以: } F = (F_d)_d = AC(B + D)(\overline{B} + E)(D + E + F)$$

点评与拓展:

卡诺图最小项圈法一再在试题中出现, 所以读者一定要掌握。

【真题 5】 复旦大学 2000 年

// 本题 14 分 //

试写出下列逻辑函数的“与-或”、“或-与”、“与非-与非”、“或非-或非”、“与或非”、“异或”、“同或”形式的原函数和反函数。(共 14 个表达式) $F = \sum(2, 3, 4, 5, 10, 11, 12, 13)$ 。

解答:

根据题意, 卡诺图如图 9-9 所示 (设变量为 ABCD):

| | | | | | |
|----|----|----|----|----|----|
| | | CD | | | |
| | | 00 | 01 | 11 | 10 |
| AB | 00 | 0 | 0 | 1 | 1 |
| | 01 | 1 | 1 | 0 | 0 |
| | 11 | 1 | 1 | 0 | 0 |
| | 10 | 0 | 0 | 1 | 1 |

图 9-9

与-或: $F = \overline{B}\overline{C} + \overline{B}C$;

$$\overline{F} = \overline{\overline{B}\overline{C} + \overline{B}C} = \overline{B}C + B\overline{C};$$

或-与: $F = (\overline{B} + \overline{C})(B + C)$;

$$\overline{F} = \overline{(\overline{B} + \overline{C})(B + C)};$$

与非-与非: $F = \overline{\overline{F}} = \overline{\overline{\overline{B}\overline{C} + \overline{B}C}} = \overline{\overline{B}\overline{C}} \cdot \overline{\overline{B}C}$;

$$\overline{F} = \overline{\overline{B}\overline{C}} \cdot \overline{\overline{B}C};$$

或非-或非: $F = \overline{\overline{F}} = \overline{\overline{(\overline{B} + \overline{C})(B + C)}} = \overline{\overline{B} + \overline{C}} + \overline{B + C}$;

$$\overline{F} = \overline{\overline{B} + \overline{C}} + \overline{B + C};$$

与或非: $F = \overline{\overline{F}} = \overline{\overline{B}C + \overline{B}\overline{C}}$;

$$\overline{F} = \overline{B}C + \overline{B}\overline{C};$$

异或: $F = B \oplus C$; $\overline{F} = \overline{B \oplus C}$;

同或: $F = \overline{B \oplus C}$; $\overline{F} = B \oplus C$;

点评与拓展:

本题比较灵活, 关注的是各个关系的表达式之间如何进行等价转化, 这种转化十分有用。在实际电路中并不是直接有与门或或门的存在, 而是用与非、或非组合而成的, 因此必须对原始的与或表达式变换或与非、或非表达式后才能进行电路的组合。

【真题 6】 浙江大学 2002 年

// 本题 7 分 //

用代数法化简逻辑表达式，并注明所引用的公式名称或形式。

$$F = (A + \overline{AB + B + CD + \overline{BAD}})(A(\overline{AC + BD}) + B(C + DE) + \overline{BC})$$

分析：

同样是函数化简问题，解题思路不变。

解答：

$$\text{利用 } (\overline{B} + AB = A + \overline{B}; \quad A\overline{A} = 0; \quad C + \overline{C} = 1)$$

$$F = (A + \overline{A + \overline{B} + CD + \overline{BAD}})(ABD + B + BDE)$$

$$= (A + \overline{ABCD} + \overline{B} + AD)(ABD + B + BDE)$$

$$\text{利用 } (\overline{A + \overline{B} + CD} = \overline{ABCD}; \quad \overline{\overline{BAD}} = \overline{B} + AD), \quad F = (A + \overline{ABCD} + \overline{B})B$$

$$\text{利用 } (A + AD = A; \quad ABD + B + BDE = B), \quad F = (A + \overline{BCD} + \overline{B})B$$

$$\text{利用 } (A + \overline{ABCD} = A + \overline{BCD}), \quad (B\overline{B} = 0; \quad B \cdot \overline{BCD} = \overline{BCD})$$

$$\text{最后得到 } F = AB + \overline{BCD}$$

点评与拓展：

本题类型与真题 2 和真题 4 相同。

【真题 7】 浙江大学 2001 年

// 本题 5 分 //

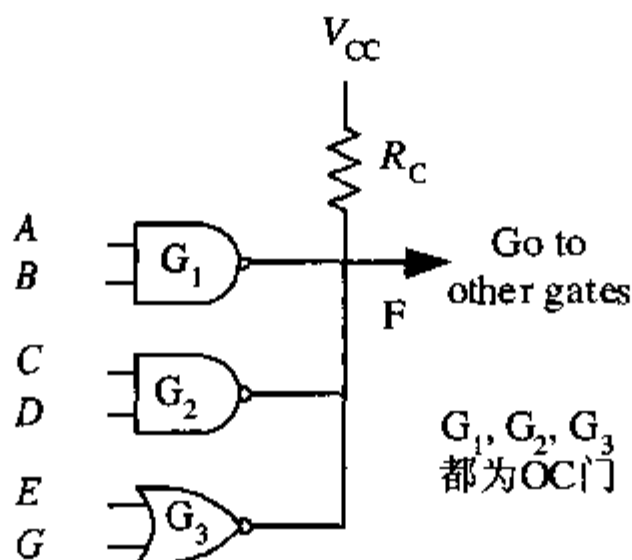
 分析图 9-10 所示的电路功能，指出 R_C 取值的考虑因素，写出 F 的逻辑表达式。


图 9-10

分析：

由电路结构得到逻辑表达式，需要对电路进行分析，分析见解答内容。

解答:

根据上图, 可见只要逻辑门 G_1 、 G_2 、 G_3 中有一个输出高电平, 那么 $F=1$ 。

$$F = \overline{AB} + \overline{CD} + \overline{E} + \overline{G};$$

R_c 取值所要考虑的因素主要有摆幅和功耗。

点评与拓展:

由电路获得逻辑结构是数字电路的一个基本技能, 需要掌握。在这个方面会有相当一部分的题目, 在考试的时候应该是必拿的分数。

【真题 8】 北京航空航天大学 2001 年

// 本题 7 分 //

在约束 $\overline{AB} = 0$ 条件下, 用卡诺图化简如下三个输出函数:

$$Z_1(ABCD) = \sum m(4, 8, 9, 10, 12, 13, 14); \quad Z_2(ABCD) = \sum m(4, 8, 9, 10, 11, 12, 14);$$

$$Z_3(ABCD) = \sum m(9, 11, 13)$$

解答:

根据约束 $\overline{AB} = 0$ 的条件, 可以分别画出 Z_1 、 Z_2 、 Z_3 的卡诺图, 如图 9-11 所示。

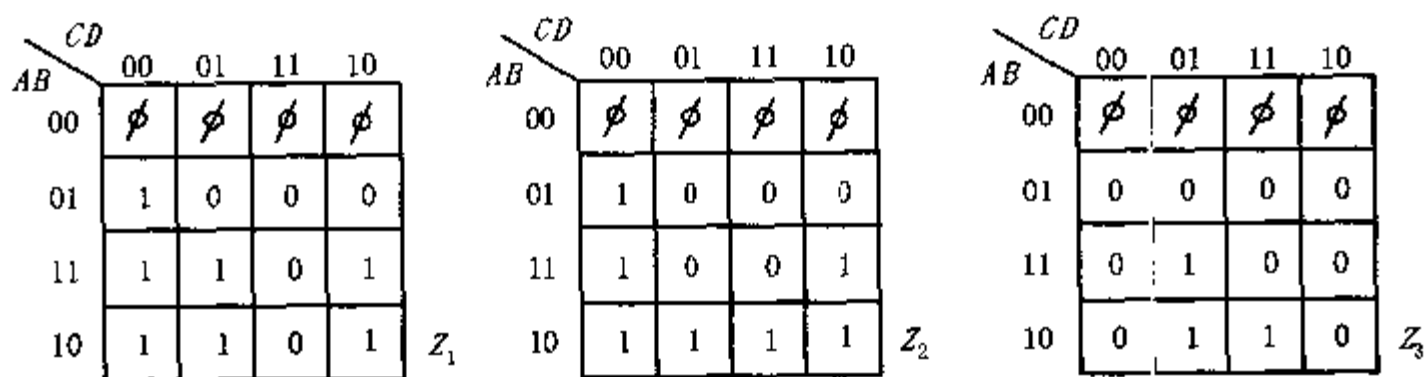


图 9-11

由卡诺图化简得: $Z_1(ABCD) = \overline{CD} + \overline{AC} + \overline{AD}$

$$Z_2(ABCD) = \overline{CD} + \overline{AB} + \overline{AD}, \quad Z_3(ABCD) = \overline{BD} + \overline{ACD}$$

点评与拓展:

同样也是卡诺图化简的问题。

【真题 9】 武汉大学 2002 年

// 本题 15 分 //

1. 分析图 9-12 (a)、(b) 所示电路的逻辑功能, 写出 Y_1 和 Y_2 的逻辑表达式。图中的门电路均为 CMOS 电路。

2. 图中的门电路能否使用 TTL 电路? 为什么?

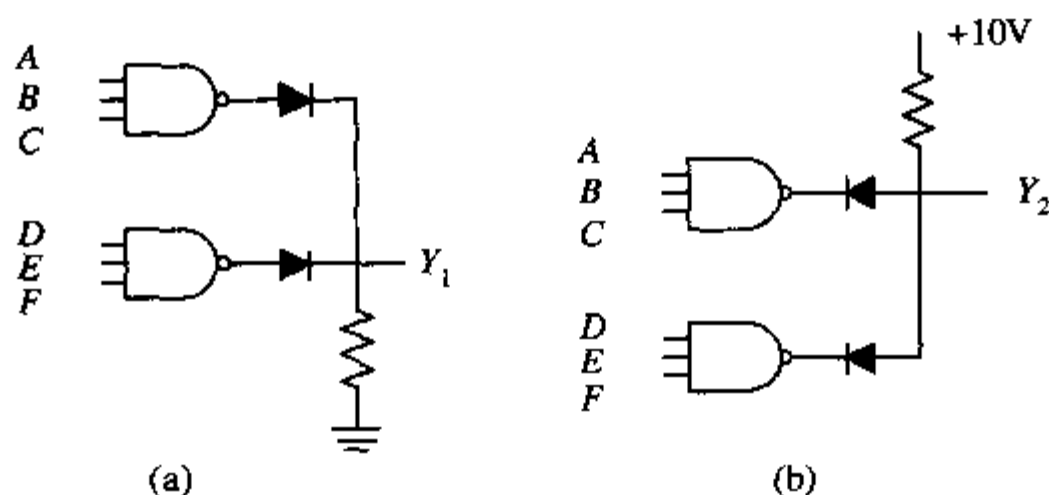


图 9-12

分析:

由电路图得到逻辑表达式。

解答:

1. 图 9-12 (a) 中只要有一个门输出为高电平, Y_1 就为高电平, 当两个门输出都为低电平的时候, Y_1 为低电平。得到输出 $Y_1 = \overline{ABC} + \overline{DEF}$;

图 9-12 (b) 中只要有一个门输出为低电平, Y_2 就为低电平, 当两个门输出都为高电平的时候, Y_2 为高电平。得到输出 $Y_2 = \overline{ABC} \cdot \overline{DEF}$ 。

2. TTL 门电路的典型低电平是 0.3V, 高电平是 3.6V。

这样图 9-12 (a) 中 Y_1 低电平为 0V, 高电平为 $3.6 - 0.7 = 2.9V$ 。

图 9-12 (b) 中 Y_2 低电平为 $0.3 + 0.7 = 1V$, 高电平为 $3.6 + 0.7 = 4.3V$ 。

可见 Y_2 的低电平将无法与后续电路配合, 因此图 9-12 (a) 中的门可以换成 TTL 电路, 图 9-12 (b) 中的门则不能换成 TTL 电路。

点评与拓展:

本题又是真题 7 的类型, 需要好好把握。

【真题 10】 华南理工大学 2002 年

// 本题 15 分 //

1. 求与十进制数 $(229.95)_{10}$ 等值的八进制数, 其转化误差不大于 $(0.01\%)_{10}$ 。($\log 2 = 0.301$)
2. 某 CMOS 门电路的电源电压 $V_{DD} = 10V$, 静态电源电流 $I_{DD} = 2\mu A$, 负载电容 $C_L = 200pF$; 为使其静态和动态总功耗不大于 $2.02mW$, 试估算其最高工作频率。
3. 求逻辑函数 F 的最简和之积表达式。其中:

$$F = (\overline{ACD} + \overline{BD} + BD) \oplus (\overline{ABD} + \overline{BD} + BCD)$$

4. 试用最少与非门实现表 9-2 所示的逻辑功能。其中 F 是输出变量; A, B, S_1 和 S_2 是输入变量, 但输入都没有反变量。(要求写出最简与非-与非表达式, 不必画逻辑图)

表 9-2

| | | | | |
|-------------|-----|-------|-----------------|--------------|
| S_1 S_2 | 0 0 | 0 1 | 1 0 | 1 1 |
| F | 0 | $A+B$ | \overline{AB} | $A \oplus B$ |

分析:

见各题的解答部分, 略。

解答:

1. 根据题目中给出的转换误差限制, 可以得到误差应该不大于 229.95×10^{-4} , 假设转换后的八进制数, 小数点后有位, 则有: $\log 8^{-n} \leq \log 229.95 \times 10^{-4}$, 即: $-3n \log 2 \leq -2 + \log 2$ ($\log 2.295 \approx \log 2$),

解得: $n \geq 1.88$, n 为整数取为 2。

转化过程如图 9-13 所示, 则 $(229.95)_{10} = (345.74)_8$ 。

| 整数部分 | 余数 | 小数部分 | |
|----------------------|-------|--|-------|
| $8 \overline{) 229}$ | | $\begin{array}{r} 0.95 \\ \times 8 \\ \hline 7.60 \end{array}$ | |
| $8 \overline{) 28}$ | 5 LSB | $\begin{array}{r} 7.60 \\ \times 8 \\ \hline 4.80 \end{array}$ | 7 MSB |
| $8 \overline{) 3}$ | 4 | | 4 LSB |
| 0 | 3 MSB | | |

图 9-13

2. 设最高工作频率为 f_{\max} , 根据题意有下列方程式成立:

$$P_{\text{total}} = V_{\text{DD}} \times I_{\text{DD}} + \frac{1}{2} \times C_L \times f_{\max} \times V_{\text{DD}}^2$$

$$= 10 \times 2 \times 10^{-3} + 0.5 \times 200 \times 10^{-9} \times f_{\max} \times 100 = 2.02, \quad \text{解得 } f_{\max} = 2 \times 10^5 = 200 \text{ kHz}$$

3. 分别画出 $F_1 = \overline{A}\overline{C}\overline{D} + \overline{B}\overline{D} + BD$ 和 $F_2 = \overline{A}\overline{B}\overline{D} + \overline{B}\overline{D} + B\overline{C}\overline{D}$ 的卡诺图, 如图 9-14 所示。

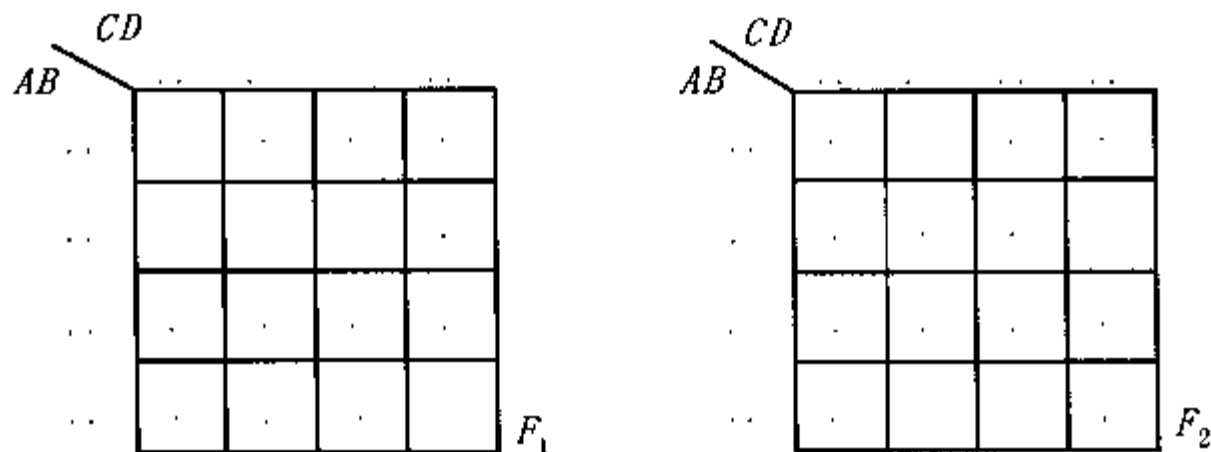


图 9-14

根据 $F = F_1 \oplus F_2$ 可画出 F 的卡诺图, 如图 9-15 所示。

| AB \ CD | | | | |
|---------|----|----|----|----|
| | 00 | 01 | 11 | 10 |
| 00 | 1 | 1 | 1 | 0 |
| 01 | 0 | 1 | 1 | 1 |
| 11 | 0 | 1 | 1 | 0 |
| 10 | 1 | 1 | 1 | 1 |

图 9-15

写出最简和之积表达式为：

$$F = (B + \bar{C} + \bar{D})(\bar{A} + \bar{B} + C + \bar{D})(A + B + \bar{D})$$

4. 根据题意可画出卡诺图如图 9-16 所示。

$$\text{化简得： } F = \bar{S}_1 S_2 (A + B) + S_2 (\bar{A} B + A \bar{B}) + S_1 \bar{S}_2 (\bar{A} + \bar{B})$$

| AB \ S ₁ S ₂ | | | | |
|------------------------------------|----|----|----|----|
| | 00 | 01 | 11 | 10 |
| 00 | 0 | 0 | 0 | 1 |
| 01 | 0 | 1 | 1 | 1 |
| 11 | 0 | 1 | 0 | 0 |
| 10 | 0 | 1 | 1 | 1 |

图 9-16

$$\begin{aligned}
 F &= \bar{F} = \bar{S}_1 S_2 (A + B) + S_2 (\bar{A} B + A \bar{B}) + S_1 \bar{S}_2 (\bar{A} + \bar{B}) \\
 &= (\bar{S}_1 + S_2 + A)(\bar{S}_1 + S_2 + B)(\bar{S}_2 + \bar{A} + B)(\bar{S}_2 + A + \bar{B})(S_1 + \bar{S}_2 + \bar{A})(S_1 + \bar{S}_2 + \bar{B}) \\
 &= \bar{S}_2 S_1 A S_2 S_1 B S_2 A B S_2 A B S_2 S_1 A S_2 S_1 B
 \end{aligned}$$

点评与拓展：

本题考察的内容比较多，既有不同进制间数字的转换、函数表达式的卡诺图的化简，还有用电路实现真值表的内容。最后一问比较有难度，需要由真值表得到函数表达式，然后化简，转化成与非关系式，最后用于电路的连接。

【真题 11】 中国科学技术大学 2002 年

（本题 15 分）

试分析如图 9-17 所示的 CMOS 门电路，写出输出信号 F 的表达式 $F(A, B, C)$ 。

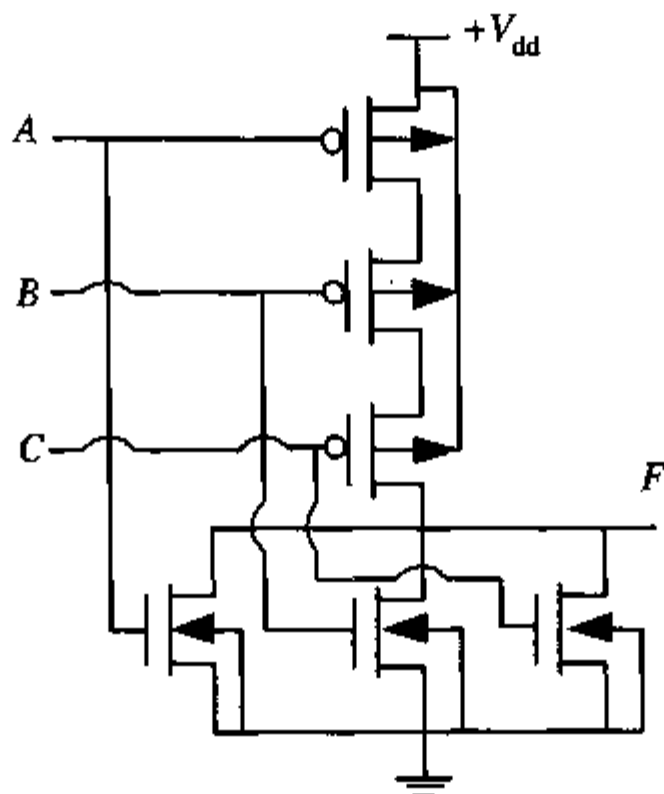


图 9-17

解答:

根据上图可以看出, A 、 B 、 C 中只要有一个为 1, 则 $F=0$, 实现了一个或非门的功能, 则 $F = \overline{ABC}$ 。

点评与拓展:

本题又是属于由电路得到逻辑表达式的内容。

以练代考训练题

【训练题 1】 北京大学 2001 年

|| 本题 12 分 ||

1. 写出 $F = \overline{\overline{A} \cdot \overline{B} + C \cdot \overline{D}}$ 的对偶式;
2. 用逻辑代数定律与公式证明 $F = BC + D + \overline{D}(\overline{B} + \overline{C})(AD + B) = B + D$;
3. 用逻辑代数定律与公式化简 $F = A(A + B)(\overline{A} + D)(\overline{B} + D)(A + C + E + F)$;
4. 将由图 9-18 所示的逻辑电路改用与非门实现。

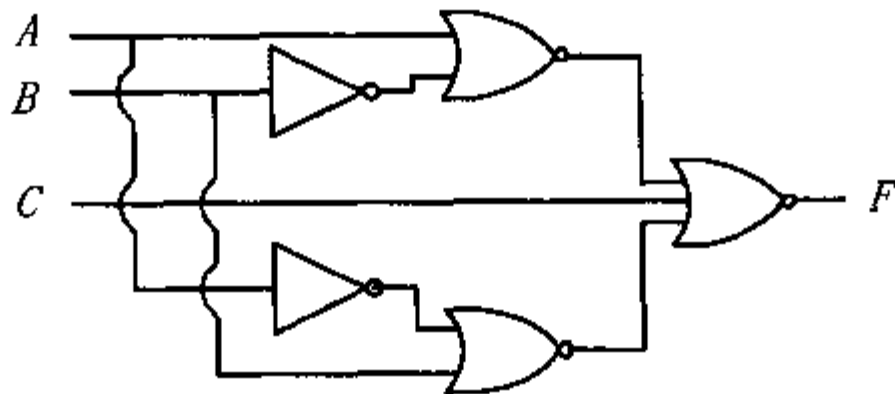


图 9-18

【训练题 2】 西安电子科技大学 2002 年

// 本题 10 分 //

逻辑函数 $F = \overline{B}CD + B\overline{C} + \overline{A}\overline{C}D + \overline{A}BC$ ，要求：

1. 用卡诺图化简；
2. 根据化简后的逻辑函数画出逻辑电路图。

【训练题 3】 南开大学 2000 年

// 本题 10 分 //

化简逻辑函数：

1. 用公式法求 \overline{F} 的最简与或式 $F = \overline{A + C(BC + D)(B + C) + AD}$ ；
2. 用公式法求 F 的最简与或式 $F = \overline{A}\overline{B} + \overline{B}\overline{C}D + \overline{C}\overline{D} + \overline{A}B\overline{C} + \overline{A}\overline{C}D$ ；
3. 用图形法化简具有约束项的逻辑函数 $F(ABCD) = \sum m(1, 5, 7, 9, 15) + \sum d(3, 8, 11, 14)$ 。

【训练题 4】 南京理工大学 2000 年

// 本题 10 分 //

填空题：

1. 和 8421BCD 码 (1010100) 等值的二进制数_____。
2. 逻辑函数 $C + A\overline{B} + A\overline{D} + \overline{B}D$ 的标准与或式为_____。
3. 逻辑函数 $F(A, B, C, D) = \sum m(0, 1, 2, 4, 6, 9, 10, 14, 15) + \sum \Phi(3, 7, 8, 11)$ 的最简与或式为_____。
4. 在 TTL 的与非门、异或门、集电极开路与非门和三态门中，能实现总线功能的门是_____。
5. $F = AB \oplus BC + AC$ 的最简与或非式为_____。

【训练题 5】 中山大学 2002 年

// 本题 8 分 //

试分析图 9-19 所示电路的逻辑关系，写出逻辑式子。

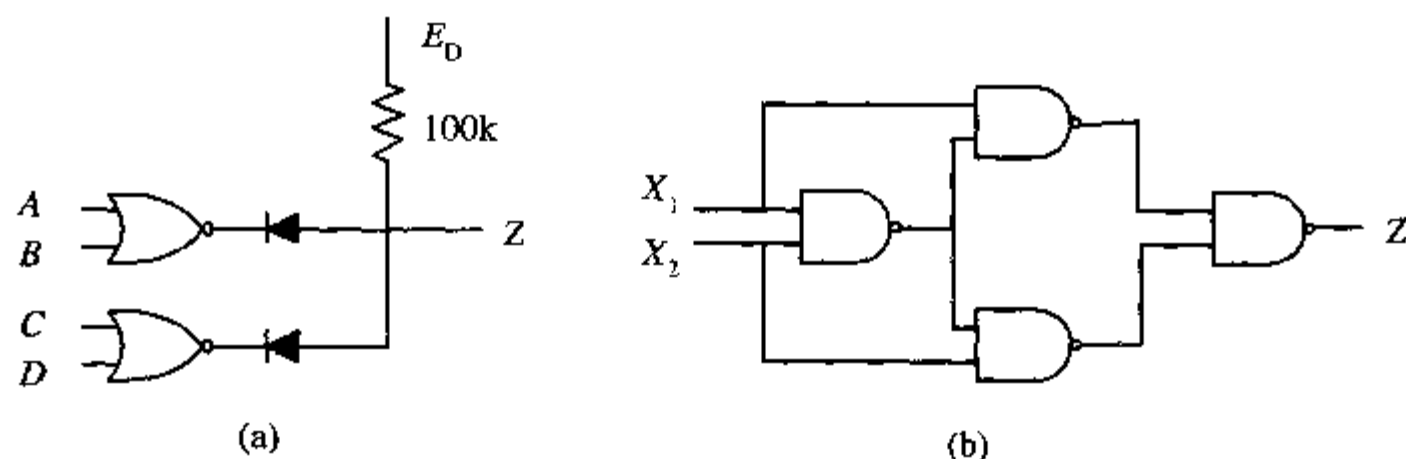


图 9-19

【训练题6】 中山大学 2002 年

// 本题 6 分 //

已知如图 9-20 (a) 所示电路中的两个输入信号的波形如图 9-20 (b) 所示, 试画出输出波形。

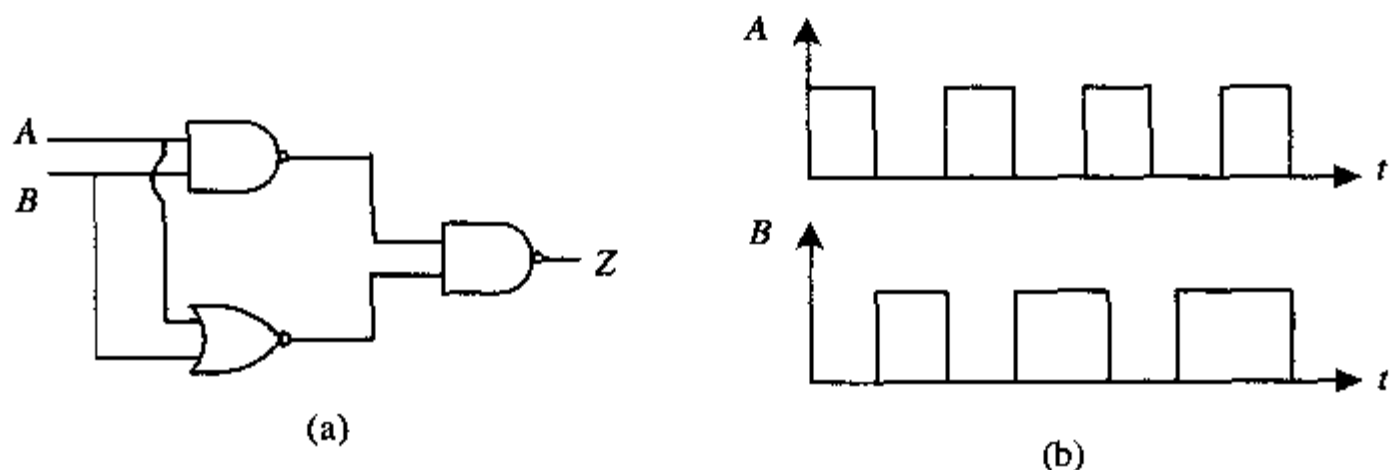


图 9-20

以练代考训练题答案与解析

【训练题1】 答案与解析

解答: 1. $F_d = \overline{\overline{(A+B)C} + D}$

2. $F = BC + D + (\overline{DB} + \overline{DC})(AD + B) = BC + D + \overline{DCB} = BC + D + \overline{CB} = B + D$

3. $F = (A + AB)(\overline{A} + D)(\overline{B} + D)(A + C + E + F)$

$= A(\overline{A} + D)(\overline{B} + D)(A + C + E + F) = AD(\overline{B} + D)(A + C + E + F)$

$= AD(A + C + E + F) = AD + ADC + ADE + ADF = AD$

4. 根据图 9-21 所示可写出: $F = \overline{\overline{\overline{A+B+C} + \overline{A+B}}} = \overline{\overline{AB} + C + \overline{AB}} = \overline{\overline{AB} + C + \overline{AB}} =$

$\overline{\overline{AB} + C + \overline{AB}}$, 可以利用与非门来实现。

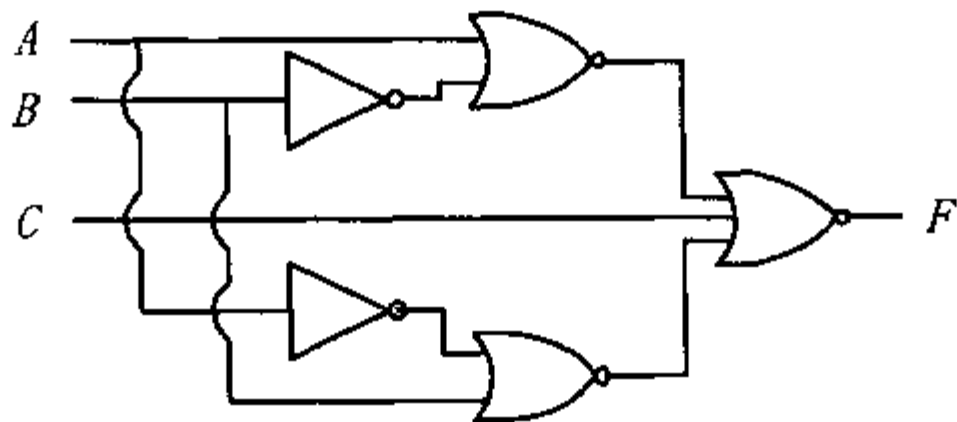


图 9-21

【训练题 2】 答案与解析

解答：1. 根据题意画出卡诺图如图 9-22 所示，则 $F = \overline{B}\overline{C} + \overline{A}\overline{B}D + \overline{A}\overline{B}C$ 。

2. 电路如图 9-23 所示：

| AB \ CD | | | | |
|---------|----|----|----|----|
| | 00 | 01 | 11 | 10 |
| 00 | 0 | 1 | 1 | 0 |
| 01 | 1 | 1 | 0 | 0 |
| 11 | 1 | 1 | 0 | 0 |
| 10 | 0 | 0 | 1 | 1 |

图 9-22

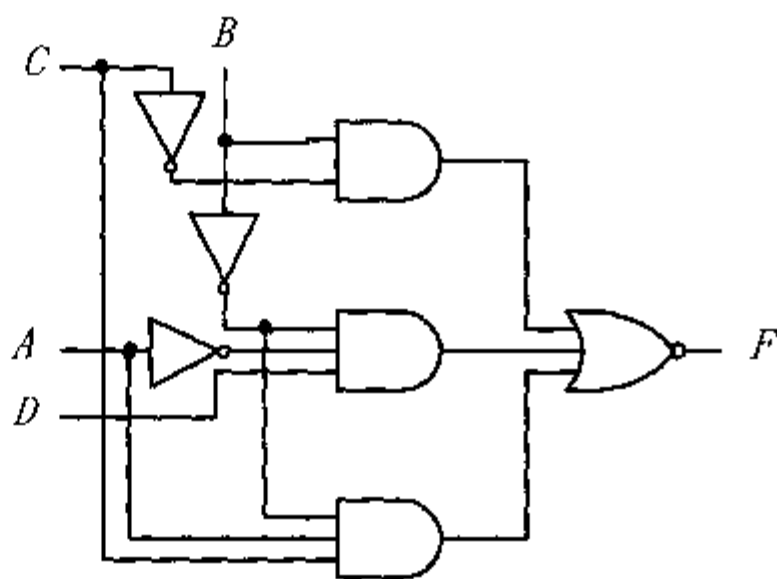


图 9-23

【训练题 3】 答案与解析

解答：1. $F = \overline{\overline{A}\overline{C}(\overline{B} + \overline{C} + D)(B + C) + AD} = (A + C + \overline{B}\overline{C}\overline{D})(B + C) + AD$

$$= (A + C)(B + C) + AD = AB + C + AD$$

2. $F = \overline{A}\overline{B} + \overline{C}(BD + \overline{D} + AB + AD) = \overline{A}\overline{B} + \overline{C}(B + \overline{D} + AB + AD)$

$$= \overline{A}\overline{B} + \overline{C}(B + \overline{D} + AD) = \overline{A}\overline{B} + \overline{C}(B + \overline{D} + A) = \overline{A}\overline{B} + \overline{C}B + \overline{C}\overline{D} + \overline{C}A$$

3. 根据题意画出卡诺图如图 9-24 所示。

则 $F(ABCD) = \overline{A}D + CD + \overline{B}\overline{D}$

| AB \ CD | | | | |
|---------|--------|----|--------|--------|
| | 00 | 01 | 11 | 10 |
| 00 | 0 | 1 | ϕ | 0 |
| 01 | 0 | 1 | 1 | 0 |
| 11 | 0 | 0 | 1 | ϕ |
| 10 | ϕ | 1 | ϕ | 0 |

图 9-24

【训练题 4】 答案与解析

解答: 1. $(110110)_2$;

2. $(ABC + \overline{AB} + \overline{AC})$;

3. $(C + \overline{B} + \overline{AD})$;

4. (三态门)

5. $(\overline{\overline{AB} + \overline{BC} + \overline{AC}})$ 。

【训练题 5】 答案与解析

本题属于从电路获得逻辑表示式的问题, 本题(a)与真题9完全一样, 其答案可以参考之。而(b)则全是由与非逻辑组成的电路图, 直接可由其结构得到。

【训练题 6】 答案与解析

解题思路: 先利用电路结构得到输出逻辑表达式, 然后根据信号输入波形, 得到不同时刻输入的结构, 特别注意转折点处的值, 最后画出电路图, 具体结果留给读者自行求解。

第 10 章 组合逻辑电路

重点难点精解

知识点 1: 组合逻辑电路的性质

组合逻辑电路是与时序逻辑相对立的, 组合逻辑的输出仅与输入有关, 而与电路以前的状态无关, 即电路不具备记忆功能, 结构中也不包含存储记忆单元, 仅由门电路组合而成。当输入变化时, 输出可发生变化, 也可不响应变化。但输出状态的变化, 却一定是由至少一个输入信号的变化引起的。

知识点 2: 组合逻辑的实现

组合逻辑依靠门电路实现, 也可采用只读存储器 ROM 和可编程逻辑器件 PLD、FPGA 等结构实现。采用门电路实现的组合逻辑称为随机逻辑, 而其余类型可称为阵列逻辑, 阵列逻辑是基于寻址加记忆的方式实现组合逻辑功能的。

根据逻辑代数基础, 一个复杂的逻辑功能存在多种具体的实现, 即使是其最简的逻辑形式。常用的实现方式包括与(非)门的实现、或(门)的实现, 以及混合实现。需要特别说明的是, 有时最简逻辑的实现并不一定对应于最简的物理结构实现, 此时还需考虑逻辑门电路的具体电路结构。

知识点 3: 组合逻辑电路的结构

理论上, 组合逻辑的种类是无穷的, 实际上任意复杂的组合逻辑都是由基本的逻辑门电路组合而成的。最基本的门电路包括与非、或非、倒相器, 以及由此构成的与、或、异或、同或等基本门电路。

基于逻辑实现的两种方式, 存在两种输出函数表达方式, 即译码方式和数据选择方式。它们都与输入变量的最小项 m_i 相关联。

知识点 4: 基本的组合逻辑电路

常用的基本组合逻辑包括编码器、译码器、数据选择器、数据分配器、加法器、数值比较器、奇偶校验、BCD - 二进制码转换器等, 以上内容都是组合电路考核的选题范围, 应当对各种基本组合电路模块的功能、特点和分析方法熟练掌握。

编码器: m 端入, n 端出, $m > n$, 有 $m \leq 2^n$, 编码后压缩数据输出量, 便于信号传输。

译码器: n 端入, m 端出, $n < m$, 有 $m \leq 2^n$, 编码的逆运算, 释放被压缩的数据。

数据选择器: 2^n 端数据入, n 端地址数据入, 1 端出, 从 2^n 路数据中选择一路输出。

数据分配器: 1 位数据入, n 端地址数据入, 2^n 端数据输出, 将单路输入数据分配到多路输出中的某一路。

加法器：二进制加法，由不考虑进位的半加器组合得到包含进位的全加器。由 1bit 的加法器可构成多位加法器。

知识点 5：组合逻辑电路的分析与方法

相对时序电路，组合电路的分析比较简单，只需逐级写出输入 - 输出的逻辑关系，最后整理并得到整个电路的输入 - 输出逻辑关系式，可能需要对给出的各种关系进行化简、变换等相关处理，列出电路真值表，即可理解电路所实现的逻辑功能。

组合电路的设计是以上分析的逆过程，当给定逻辑函数后，只需逐项用基本组合电路实现，经过多级组合后即可得到所需要的组合电路，如有需要可直接采用基本的组合功能模块电路。组合电路设计的关键在于正确理解功能要求，确定系统输入 - 输出关系，并逐层分解到低层功能模块，直至获得可调用的功能模块。

在实际的组合电路设计中，需要考虑逻辑简化的问题，同时还需考虑电路风格的问题：是采用与门还是或门，是采用 CMOS 还是其他门电路等。因此，即使对于同一个组合逻辑功能，其实现方案和电路结构是多样的，当然这其中必然存在比较优化的设计，如通常多输出函数采用变量译码方式实现，而单一函数可采用数据选择器方式。

知识点 6：组合逻辑电路中的竞争 - 冒险

组合电路存在的一个重要问题是竞争 - 冒险。当输入信号通过不同的路径到达逻辑电路中的某一结点时，由于传输延迟的差异，导致输入信号到达结点的时间存在差异，而到达的两个输入信号存在导致输出向相反逻辑电平方向跳变的可能，从而输出电平产生竞争。由于竞争而使电路输出发生瞬时错误的现象称为冒险，这种瞬时状态的变化时间很短，表现为脉冲宽度很窄的毛刺，或尖峰脉冲。竞争是引起冒险的原因，但竞争并不一定引起冒险。将导致输出冒险的竞争称为临界竞争，相反，不导致输出冒险的竞争称为非临界竞争。

逻辑电路输出函数表达式若能化简为 $F = x + \bar{x}$ 或 $F = x \cdot \bar{x}$ 的形式，或卡诺图中出现相切而不相交的卡诺圈时，则电路必然存在冒险现象。避免或消除竞争 - 冒险的方法包括逻辑函数修正，增加冗余项，选通脉冲的引入以及滤波电容的接入等。

全真试题解析

【真题 1】东南大学 2003 年

|| 命题 16 分 ||

试用与非门设计一位二进制全加器。

分析：

这是一个关于加法器基本组合电路的设计，属于基本知识点的考核，难度很小。只需列出全加器的真值表，写出组合逻辑函数，采用负逻辑的卡诺图化简，最后用规定的与非门实现，这是一般的解题思路。该题存在一个简便的设计方法，首先应了解全加器可由两个半加器组合实现，而半加器的逻辑函数因减小一个变量要比全加器逻辑功能简单很多，实际上半加器是一个异或门，因此只需将异或门用基本的与非门实现，问题即可获解，且节省了宝贵的解题时间。

解答:

设 a_i 和 b_i 为 1 位的二进制输入信号, s 为 a_i 与 b_i 的和。根据数字逻辑加法的定义, 只有当 a_i 和 b_i 中一个为 1, 即 a_i 与 b_i 不同时, 输出 s 为 1, 否则为 0。显然, a_i 与 b_i 的和可用异或门电路实现, 即 $s = a_i \oplus b_i = \overline{a_i}b_i + a_i\overline{b_i}$, 异或逻辑与同或逻辑正好相反, 而同或逻辑可非常方便地用与非门实现。

以上加法没有考虑进位, 称为半加器。考虑前级进位的加法为全加器, 设输入的极为 c_{i-1} , 则全加器的和输出 s_i 为 $C_i - 1$ 再与 s 的加, 即 $s_i = c_{i-1} \oplus s = c_{i-1} \oplus a_i \oplus b_i$ 。

再考虑进位, 当 $a_i=b_i=1$ 时, 无论输入进位状态如何, 输出 C_i 有进位; 此外, 当 $C_{i-1}=1$ 时, a_i 与 b_i 不同也可产生输出进位 C_i , 因此 $c_i = a_i b_i + c_{i-1}(a_i \oplus b_i) = a_i b_i + c_{i-1}s$ 。根据以上逻辑关系, 基于与非门实现的 1 位数字全加器如图 10-1 所示。

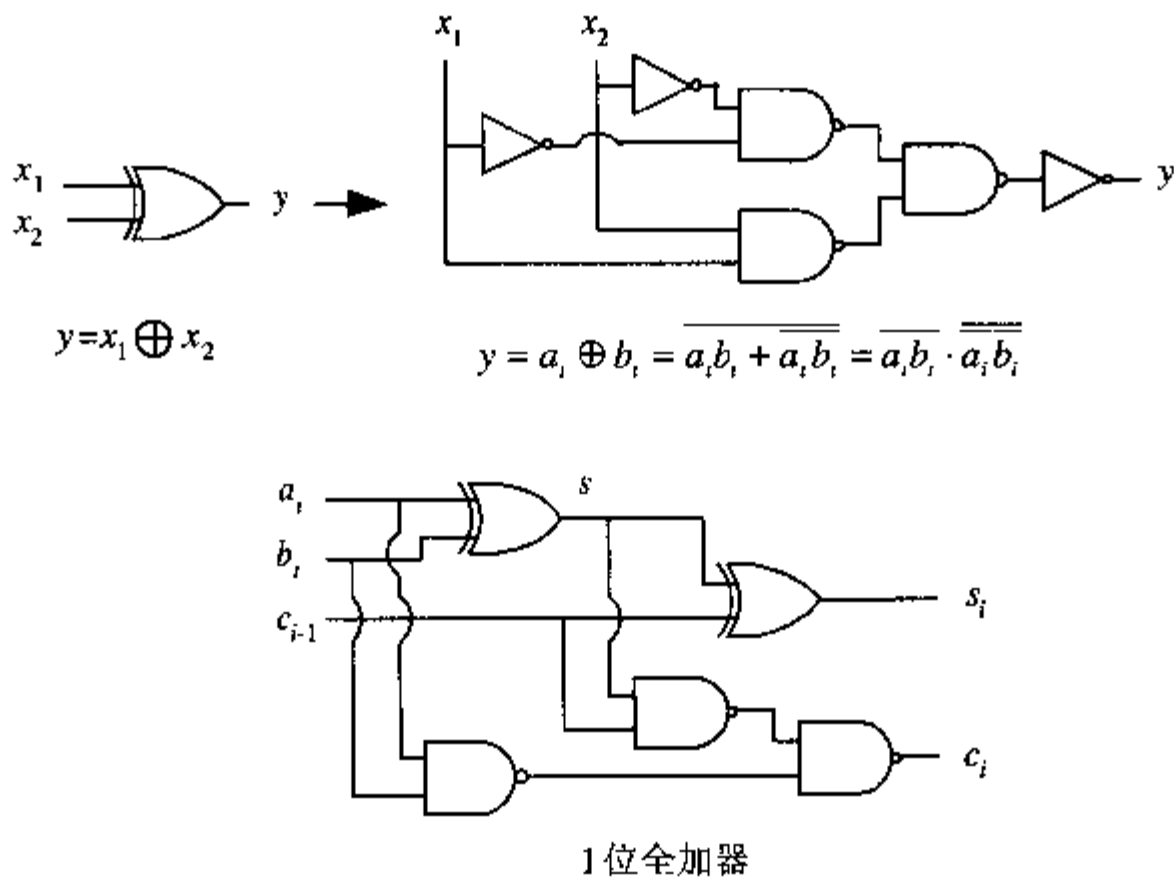


图 10-1

点评与拓展:

该题对数字逻辑及组合逻辑电路实现进行考核。但限定采用与非门的设计实际上是束缚了考生的思路, 实际应用中, 1 位加法器实现中很少采用纯与非门, 而是采用各种门混合的设计方法, 如与非、或非、与或非、异或等。其中异或逻辑是全加器设计中的一个基础单元, 因此该题可以增加一小问以提高难度: 给出全加器结构中异或门三种不同的实现方案。

【真题 2】 北京大学 2002 年

// 真题 10 分 //

用如图 10-2 所示的双四选一数据选择器 CT4135 实现一位全加器。

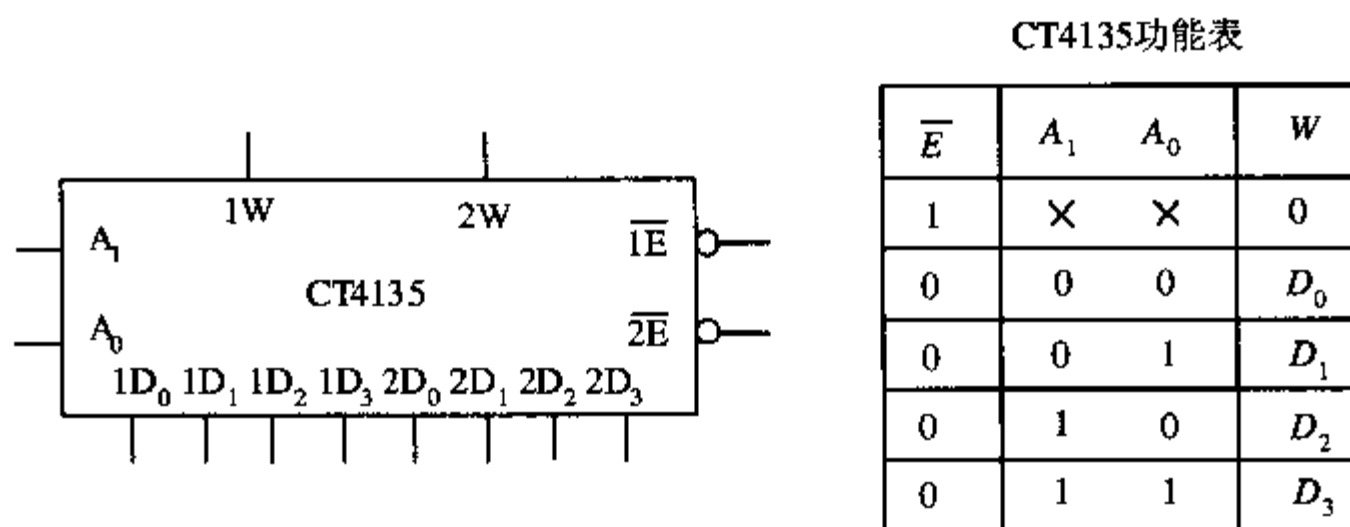


图 10-2

分析:

一位全加器有三个数据输入端, 两个数据输出端, 一个使能端。而一个四选一数据选择器可以实现三变量输入, 但只有一个输出, 因此可以考虑用双四选一数据选择器实现全加器, 根据输出 S_i 、 C_i 与输入变量的关系, 考虑数据输入端 $D_0 \sim D_7$ 接何变量。使 $1\overline{E}$ 和 $2\overline{E}$ 置为低电平, 选通双四选一数据选择器。同类考题见北京航空航天大学 2001 年考题。

解答:

根据所列出的 1 位全加器输出 S_i 、 C_i 的真值表, 如表 10-1 所示, 写出 S_i 、 C_i 的逻辑表达式为:

$$S_i = \overline{A_i} \overline{B_i} C_{i-1} + \overline{A_i} B_i \overline{C}_{i-1} + A_i \overline{B_i} \overline{C}_{i-1} + A_i B_i C_{i-1}$$

$$C_i = \overline{A_i} B_i C_{i-1} + A_i \overline{B_i} C_{i-1} + A_i B_i \overline{C}_{i-1} + A_i B_i C_{i-1} = \overline{A_i} \overline{B_i} \times 0 + \overline{A_i} B_i C_{i-1} + A_i \overline{B_i} C_{i-1} + A_i B_i \times 1$$

表 10-1

| A_i | B_i | C_{i-1} | S_i | C_i |
|-------|-------|-----------|-------|-------|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 1 |
| 1 | 1 | 0 | 0 | 1 |
| 1 | 1 | 1 | 1 | 1 |

根据 CT4135 的功能表, 有: $W = \bar{A}_1 \bar{A}_0 D_0 + \bar{A}_1 A_0 D_1 + A_1 \bar{A}_0 D_2 + A_1 A_0 D_3$

可令 $A_i = A_1$, $B_i = A_0$, $S_i = 1W$, $C_i = 2W$, 则:

$$1D_0 = 1D_3 = C_{i-1}, 1D_1 = 1D_2 = \bar{C}_{i-1}, 2D_0 = 0, 2D_1 = 2D_2 = C_{i-1}, 2D_3 = 1$$

同时令 $1\bar{E} = 2\bar{E} = 0$, 使两输出 $1W$ 、 $2W$ 均有效。电路连接如图 10-3 所示。

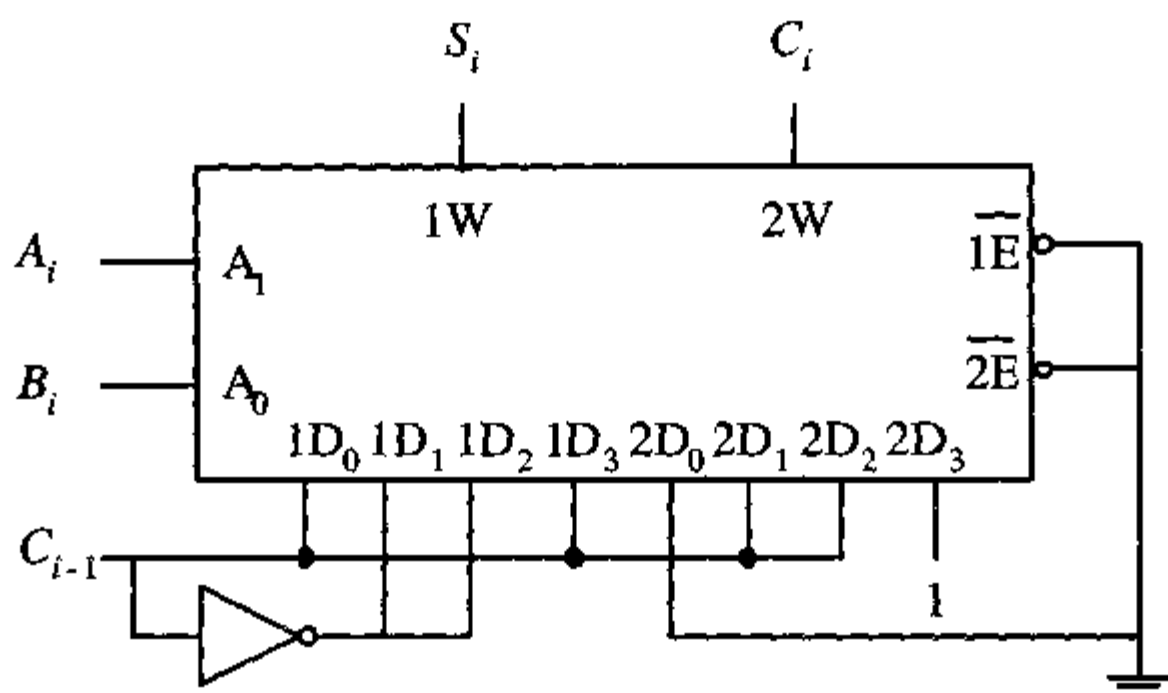


图 10-3

点评与拓展:

数据选择器既可以实现选择特定通道输出数据, 也可以作为函数发生器, 通过特殊的连接以及相关门电路实现特定的组合逻辑电路。通常 n 位通道选择端数据选择器一定能实现小于 n 个输入变量的逻辑函数, 当变量数大于 n 时, 选择其中的 n 个变量连接到通道选择端, 其余变量通过比较逻辑函数和数据选择器输出函数来确定连接到什么位置。

【真题 3】 北京航空航天大学 2001 年

// 本题 5 分 //

用如图 10-4 所示的 3-8 译码器实现全加器。

分析:

由译码器的工作原理可知, 译码器的每个输出分别对应于其输入的最小项的原量或非量 (取决于输出时高电平有效还是低电平有效), 比如输出高电平有效时, $Y_0 = \bar{X}_2 \bar{X}_1 \bar{X}_0$, $Y_5 = X_2 \bar{X}_1 X_0$ 。将这些输出项用逻辑门组合起来, 就可以实现所需的逻辑电路。

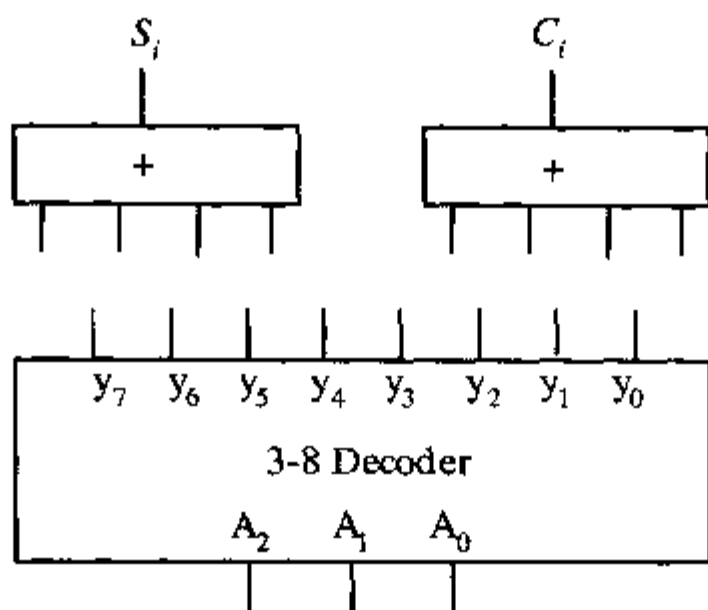


图 10-4

解答:

由 3-8 译码器的真值表可写出 S_i 、 C_i 的逻辑表达式:

$$S_i = \overline{A_i} \overline{B_i} C_{i-1} + \overline{A_i} B_i \overline{C_{i-1}} + A_i \overline{B_i} \overline{C_{i-1}} + A_i B_i C_{i-1} = \sum m(1,2,4,7)$$

$$C_i = \overline{A_i} B_i C_{i-1} + A_i \overline{B_i} C_{i-1} + A_i B_i \overline{C_{i-1}} + A_i B_i C_{i-1} = \sum m(3,5,6,7)$$

令 $A_2=A_i$ 、 $A_1=B_i$ 、 $A_0=C_{i-1}$ ，将相应的输出连接起来即可，如图 10-5 所示。

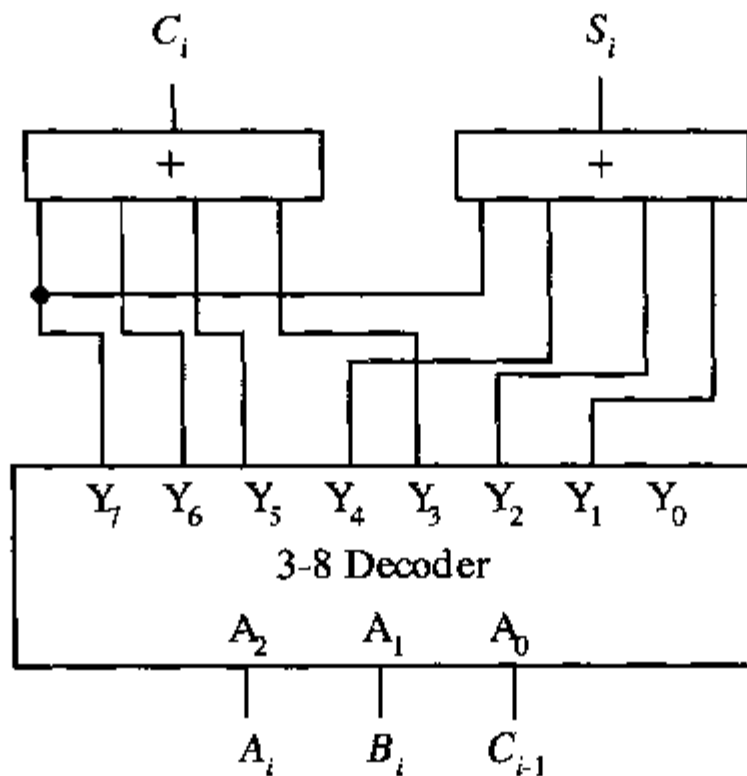


图 10-5

点评与拓展:

由译码器实现组合逻辑，组合逻辑的输入变量数应不大于译码器的输入变量数，在此例中我们若令 C_{i-1} 为无关项，则实现了半加器。同样，全加器也可以由 4-16 译码器实现。

【真题 4】 武汉大学 2000 年

// 本题 15 分 //

试用四位全加器和与非门实现两个一位 8421BCD 码加法运算。

分析:

8421BCD 码用四位二进制数来表示一位十进制数。在 0~9 这 10 个数中 8421BCD 码与普通的四位二进制数表示相同。当大于 9 时,普通的四位二进制数最多表示 1111,即 15。而 8421BCD 码表示 15 时写成 00010101。将二进制数转换成 BCD 码时,若小于 9,则两者相同,若大于 9,将前者加上 0110 即得 BCD 码的后四位。我们可以用一个全加器来实现二进制加法运算,然后判断和是否大于 9,如果大于 9,将其加上 0110,否则加 0000。这一步也用一个全加器来实现。判断两个二进制数的和是否大于 9 时,分两种情况:

(1) 若第一个四位全加器有进位,则其和大于 15,一定大于 9。

(2) 分析第一个全加器的四位输出结果 $S_3S_2S_1S_0$,在 $S_3=1$ 且 $S_2=1$ 或 $S_1=1$ 两种情况下和都是大于 9 的。以此来作为判断是否进行加 0110 运算。

两个一位 8421BCD 码相加时,结果最大为 18,如果第二个全加器要进行加 0110 运算,则最后结果的 BCD 码前四位一定为 0001,否则为 0000,后四位则是第二个全加器的输出结果。

解答:

根据分析,可以列出是否加 0110 的条件函数 F , $F=1$ 时加 0110, $F=0$ 时加 0000。显然,

$F = C_3 + S_3S_1 + S_3S_2$,若用与非门实现,则有 $F = \overline{\overline{C_3} \cdot \overline{S_3S_1} \cdot \overline{S_3S_2}}$,连接如图 10-6 所示。

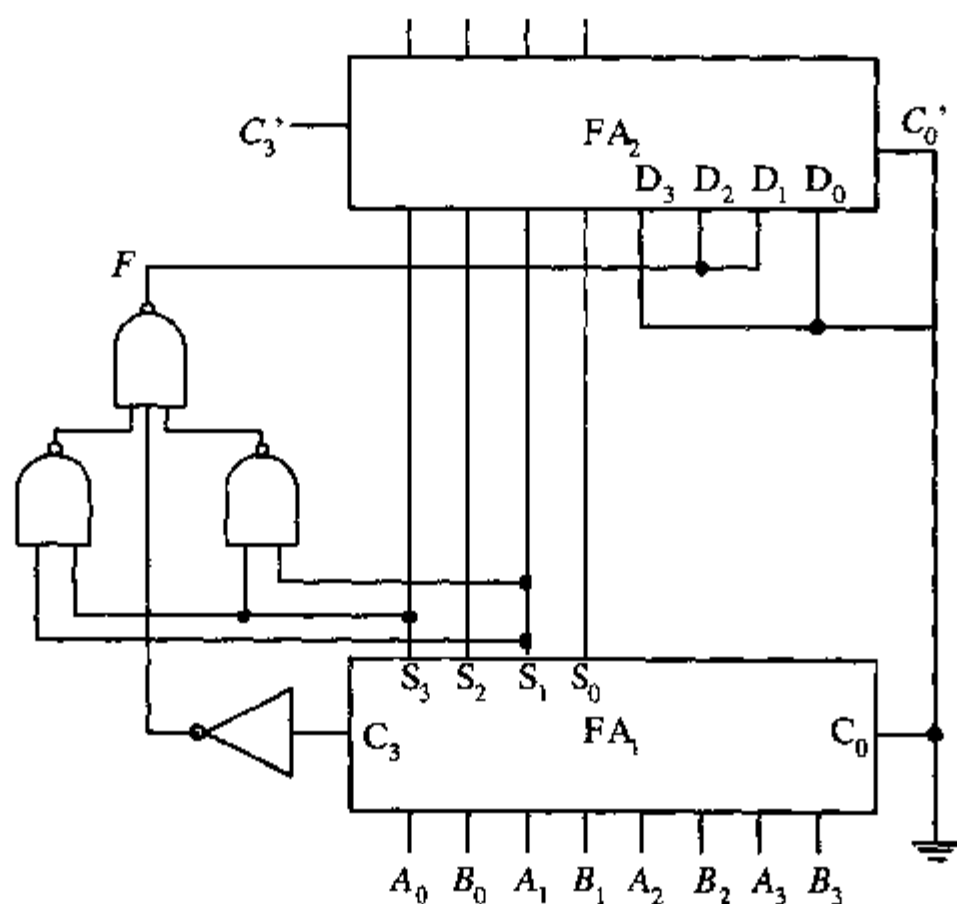


图 10-6

点评与拓展:

解题前必须明确 8421 码的定义,可参见本题分析中的内容。随后由分析所得的逻辑关系连接电路。这类题目比较灵活,要求比较高。

【真题 5】北方交通大学 2001 年

// 本题 15 分 //

1. 分析如图 10-7 所示的电路图,判断电路是否有冒险,如何克服。写出克服冒险后的电

路输出的逻辑表达式。

2. 图 10-7 所示为八选一数据选择器，写出 F 的表达式，化简 F ，说出电路功能，并用与非门画出电路。

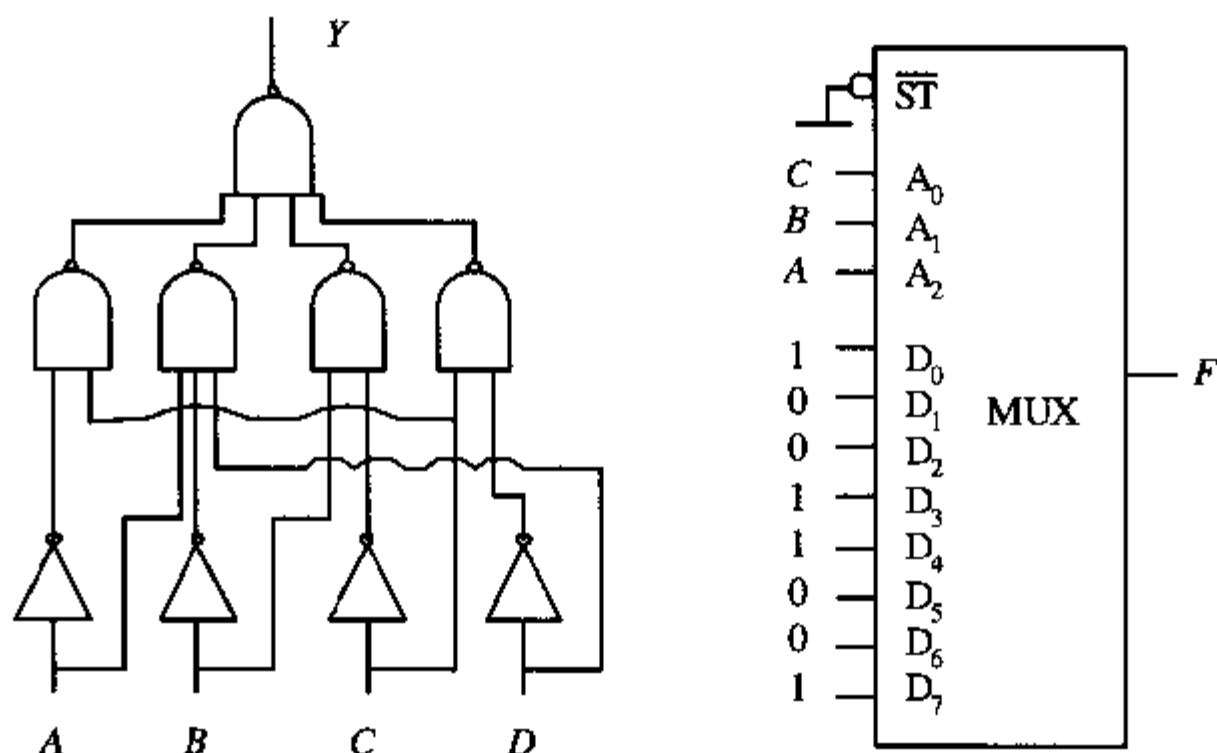


图 10-7

1.

分析：

判断电路是否有竞争冒险，一般是看电路中是否有互补项，一般有互补项的都存在竞争 - 冒险。消除竞争 - 冒险最常用的方法是增加冗余项，消去互补变量。这项操作在卡诺图中进行很简单，只要在各个最小项的圈图之间增加交叉项即可。

解答：

写出函数 Y 的逻辑表达式： $Y = \overline{\overline{A}C} \cdot \overline{\overline{A}BD} \cdot \overline{BC} \cdot \overline{CD} = \overline{A}C + \overline{A}BD + \overline{B}C + \overline{C}D$

当 $A=D=1$, $C=0$ 时, $Y = \overline{B} + B$, 存在互补项, 所以电路存在竞争 - 冒险。

画出 Y 的卡诺图如图 10-8 所示。

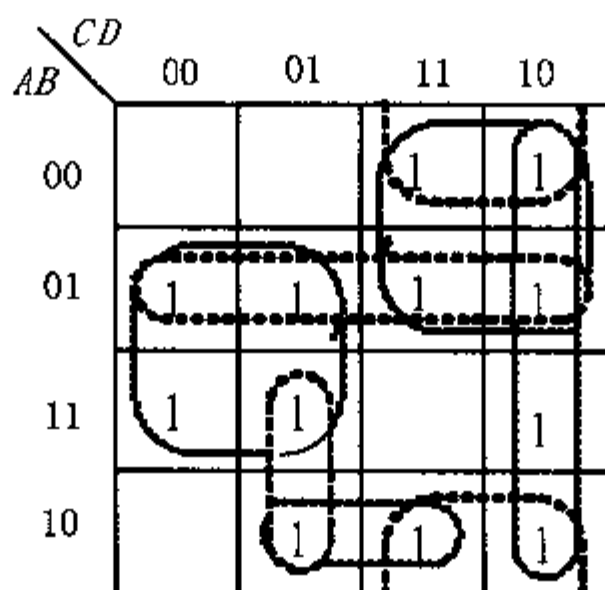


图 10-8

在四个最小项的圈图中增加冗余项,使相邻两个圈图有交叉项,如图中虚线所示,增加三个冗余项就消除了竞争-冒险,此时 Y 可写为:

$$Y = \overline{A}C + \overline{A}BD + \overline{B}C + \overline{C}D + \overline{B}C + \overline{A}B + \overline{A}CD$$

点评与拓展:

只要电路中有非门,存在原量和非量的运算, $A \cdot \overline{A}$ 或 $A + \overline{A}$,电路就可能存在竞争-冒险。要消除,可以增加冗余项或者在输出端并联电容,本题采用增加冗余项的方法。除了图中采用的三个冗余项,我们还可以选择 $\overline{B}D$ 来代替 $\overline{A}B$,目的都是为了使相邻最小项之间有交叉项。

2.

分析:

多路选择器在一定条件下可以作为函数发生器,通过比较多路选择器的输出函数和要实现的功能函数,由多路选择器各个端置为不同位可以实现。反之,由置位的多路选择器可以推出它所实现的函数。

解答:

写出8-1MUX的功能表:

$$F = \overline{A}\overline{B}\overline{C}D_0 + \overline{A}\overline{B}CD_1 + \overline{A}B\overline{C}D_2 + \overline{A}BCD_3 + A\overline{B}\overline{C}D_4 + A\overline{B}CD_5 + AB\overline{C}D_6 + ABCD_7$$

其中, D_0 、 D_3 、 D_4 、 D_7 均为1,其余各位为0,代入上式:

$$F = \overline{A}\overline{B}\overline{C} + \overline{A}BC + A\overline{B}\overline{C} + ABC$$

用与非门实现,如图10-9所示:

$$= BC + \overline{B}\overline{C} = \overline{\overline{BC} \cdot \overline{\overline{B} \cdot \overline{C}}}, \text{可见 } F \text{ 实现了同或功能。}$$

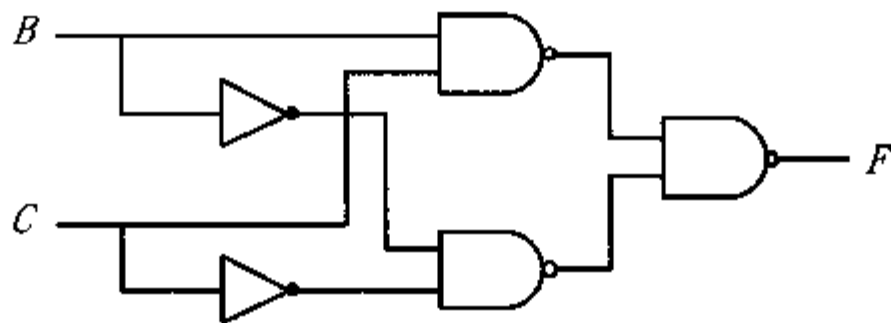


图 10-9

点评与拓展:

本题考察了多路选择器的内容,该元件在电路中应用的也是非常多的,需要注意。

【真题6】 清华大学1999年

|| 本题15分 ||

门电路及其输入端波形如图10-10所示。

1. 写出输出函数 $Y_1 \sim Y_4$ 的逻辑函数关系。

2. 画出输出端 $Y_1 \sim Y_4$ 的波形。

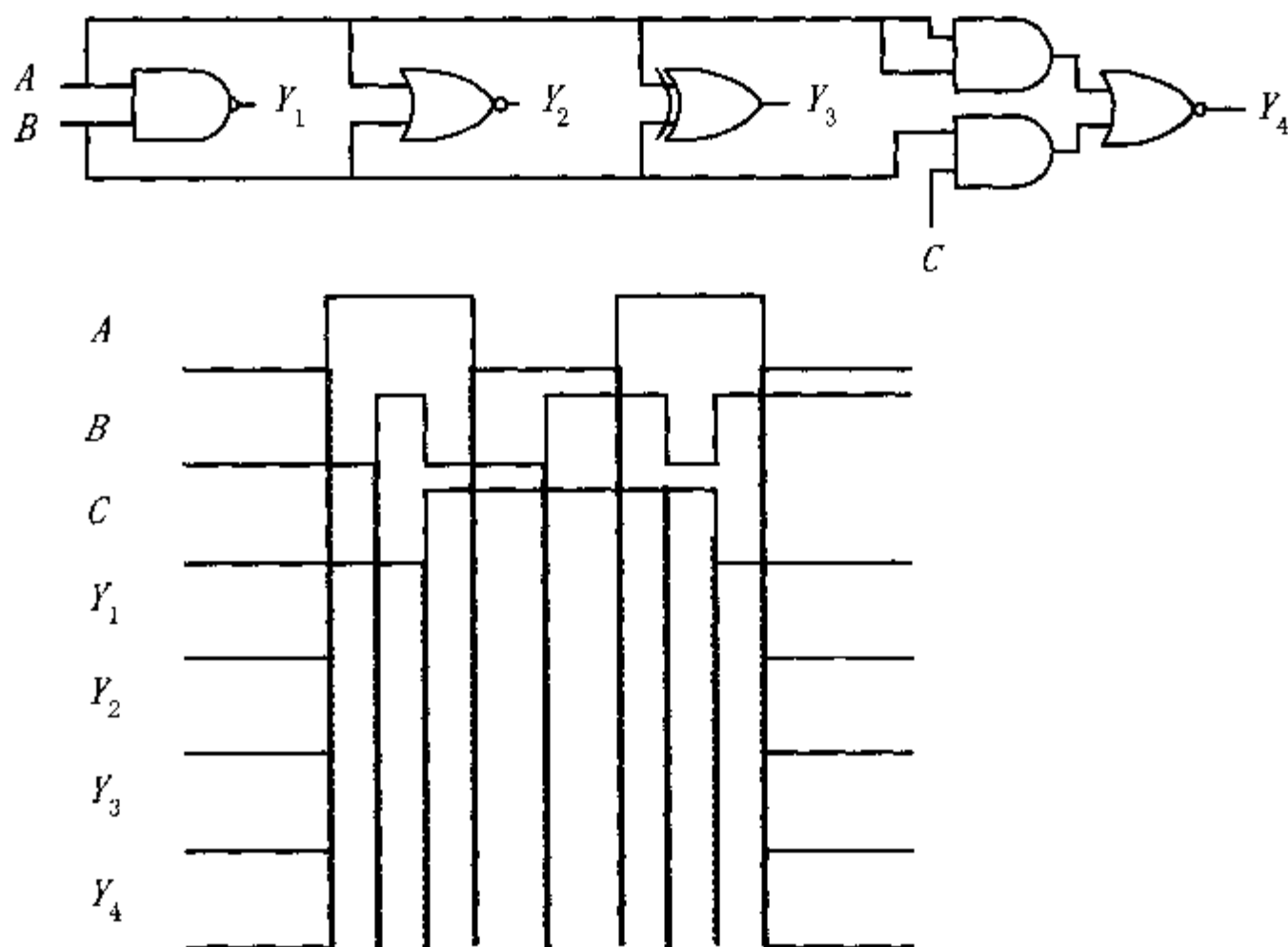


图 10-10

分析：

由逻辑图可以很容易地写出 $Y_1 \sim Y_4$ 的逻辑函数。由逻辑函数列出真值表，由真值表画出波形图。

解答：

$Y_1 = \overline{A \cdot B}$; $Y_2 = \overline{A + B}$; $Y_3 = A \oplus B$; $Y_4 = \overline{A + BC}$ 。列出真值表，如表 10-2 所示。

表 10-2

| A | B | C | Y_1 | Y_2 | Y_3 | Y_4 |
|---|---|---|-------|-------|-------|-------|
| 0 | 0 | 0 | 1 | 1 | 1 | 1 |
| 0 | 0 | 1 | 1 | 1 | 1 | 1 |
| 0 | 1 | 0 | 1 | 0 | 1 | 1 |
| 0 | 1 | 1 | 1 | 0 | 1 | 0 |
| 1 | 0 | 0 | 1 | 0 | 1 | 0 |
| 1 | 0 | 1 | 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 | 0 | 0 | 0 |
| 1 | 1 | 1 | 0 | 0 | 0 | 0 |

各端波形图如图 10-11 所示。

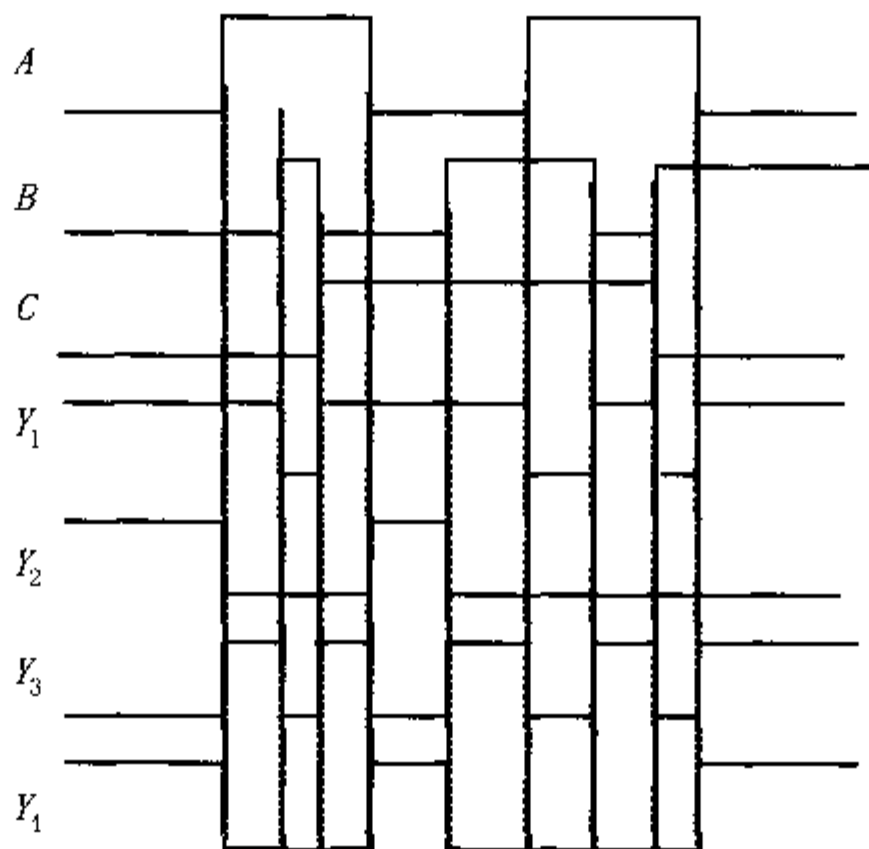


图 10-11

点评与拓展:

本题电路是一个多输出的电路结构,同时考察了与门、与非门、或非门、异或门逻辑,不过这些都是基本内容,需要掌握。

【真题 7】 北京大学 2000 年

// 本题 10 分 //

如图 10-12 所示为权排队电路的框图,它也可以组成链式电路,该图给系统的信号为 F_1F_0 。 $F_1F_0=00$ 表示本级不申请; $F_1F_0=01$ 表示 A_1 申请; $F_1F_0=10$ 表示 A_2 申请; $F_1F_0=11$ 表示 A_3 申请。请画出该电路的逻辑图。注: EI 是高级优先权排队电路给出的信号, EO 是输出给低级优先权排队电路的信号。

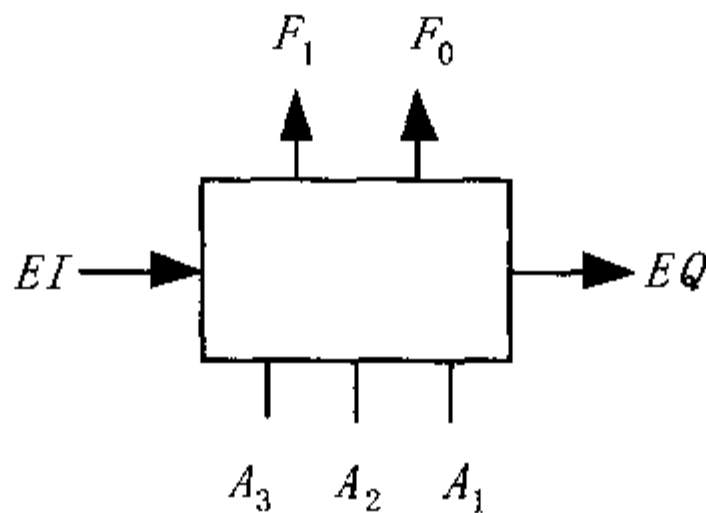


图 10-12

分析:

本题关键是确定哪些是输入量,哪些是输出量,以及本级申请和高级申请、低级申请之间的关系,列出真值表,写出逻辑函数,画出逻辑图。

解答:

由题目可知, A_3 、 A_2 、 A_1 、 EI 为输入端, F_1 、 F_0 、 EO 为输出端。列出真值表如表 10-3

所示。

表 10-3

| EI | A_3 | A_2 | A_1 | EO | F_1 | F_0 |
|------|-------|-------|-------|------|-------|-------|
| 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 0 | 0 | 1 | 0 | 0 |

列出逻辑函数如下：

$$EO = \overline{EI} + \overline{A_3}\overline{A_2}\overline{A_1} = \overline{EI + A_3 + A_2 + A_1}$$

$$F_1 = \overline{EI}\overline{A_3}A_2\overline{A_1} + \overline{EI}A_3\overline{A_2}\overline{A_1} = \overline{\overline{EI}\overline{A_3}A_2\overline{A_1}} \cdot \overline{\overline{EI}A_3\overline{A_2}\overline{A_1}}$$

$$F_0 = \overline{EI}\overline{A_2}\overline{A_3}A_1 + \overline{EI}A_3\overline{A_3}\overline{A_1} = \overline{\overline{EI}\overline{A_2}\overline{A_3}A_1} \cdot \overline{\overline{EI}A_3\overline{A_3}\overline{A_1}}$$

电路连接图如图 10-13 所示。

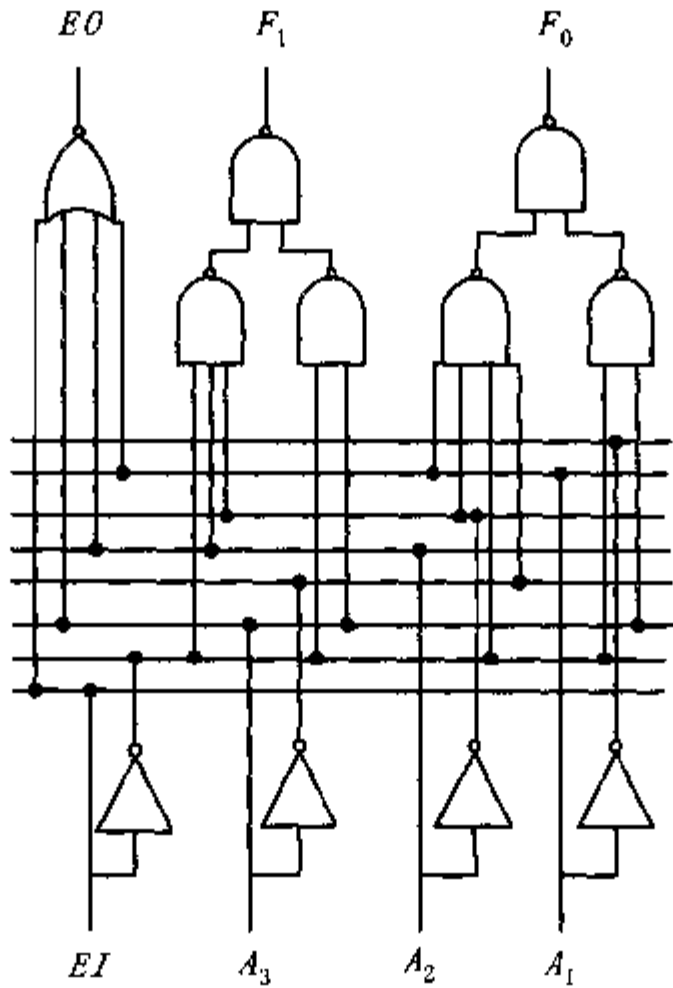


图 10-13

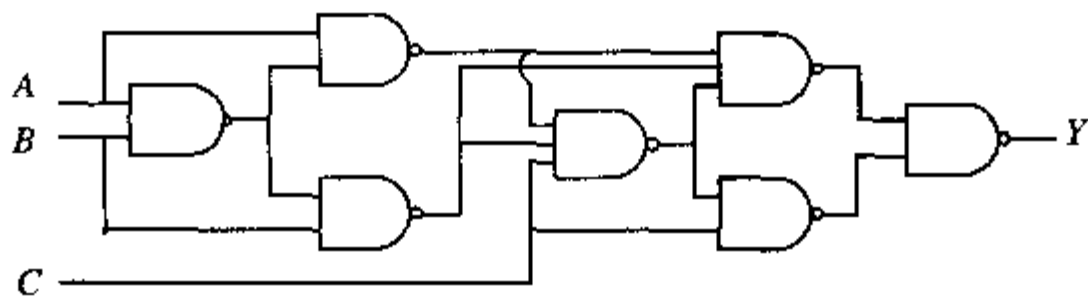
点评与分析：

权排队逻辑电路也是数字电路中常用的电路，需要掌握。

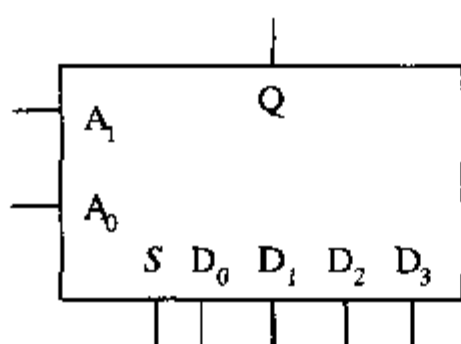
【真题8】 哈尔滨工业大学 2000 年

// 解题 8 分 //

分析图 10-14 所示的电路的逻辑功能, 写出输出 Y 的逻辑表达式, 列出真值表, 说明其逻辑功能。然后改用四选一数据选择器和适当的门电路实现 (要求步骤完整)。 X 表示任意值。



“四选一”真值表



| S | A_1 | A_2 | Q |
|-----|-------|-------|-------|
| 1 | X | X | 0 |
| 0 | 0 | 0 | D_0 |
| 0 | 0 | 1 | D_1 |
| 0 | 1 | 0 | D_2 |
| 0 | 1 | 1 | D_3 |

图 10-14

分析:

由逻辑门之间的连接关系, 可以很容易地列出逻辑表达式、真值表, 并分析其逻辑功能。关键是用四选一数据选择器实现的。四选一数据选择器有两个通道选择端, 而逻辑函数中有三个输入变量, 我们可令其中两个变量分别连到数据选择器的通道选择端, 把逻辑函数写成这两个变量的四个最小项的或, 对比数据选择器的输出函数, 找出第三个变量与数据选择器的数据输入端的关系。

解答:

由逻辑图写出逻辑函数:

$$\begin{aligned}
 Y &= \overline{AB} \cdot A \cdot \overline{AB} \cdot B \cdot \overline{AB} \cdot A \cdot \overline{AB} \cdot B \cdot C \cdot \overline{AB} \cdot A \cdot \overline{AB} \cdot B \cdot C \cdot C \\
 &= \overline{AB} \cdot A \cdot \overline{AB} \cdot B \cdot \overline{AB} \cdot A \cdot \overline{AB} \cdot B \cdot C + \overline{AB} \cdot A \cdot \overline{AB} \cdot B \cdot C \cdot C \\
 &= \overline{AB} \cdot A \cdot \overline{AB} \cdot B \cdot (\overline{AB} \cdot A + \overline{AB} \cdot B + \overline{C}) + (\overline{AB} \cdot A + \overline{AB} \cdot B + \overline{C}) \cdot C \\
 &= (\overline{AB} + \overline{A}) \cdot (\overline{AB} + \overline{B}) \cdot (\overline{AB} \cdot A + \overline{AB} \cdot B + \overline{C}) + (\overline{AB} \cdot A + \overline{AB} \cdot B + \overline{C}) \cdot C \\
 &= \overline{ABC} + \overline{ABC} + \overline{ABC} + \overline{ABC}
 \end{aligned}$$

真值表如表 10-4 所示。

由真值表可以看出, 函数 Y 是一个偶检验器, 当输入为偶数个“1”时, $Y=1$, 输入奇数个“1”时, $Y=0$ 。令 A 、 B 分别接 A_1 、 A_0 , S 置为 0, 由于:

$$Q = \overline{S}\overline{A_1}\overline{A_0}D_0 + \overline{S}\overline{A_1}A_0D_1 + \overline{S}A_1\overline{A_0}D_2 + \overline{S}A_1A_0D_3$$

则 $D_0 = D_3 = \overline{C}$, $D_1 = D_2 = C$ 。

表 10-4

| A | B | C | Y |
|-----|-----|-----|-----|
| 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 0 |

电路连接如图 10-15 所示。

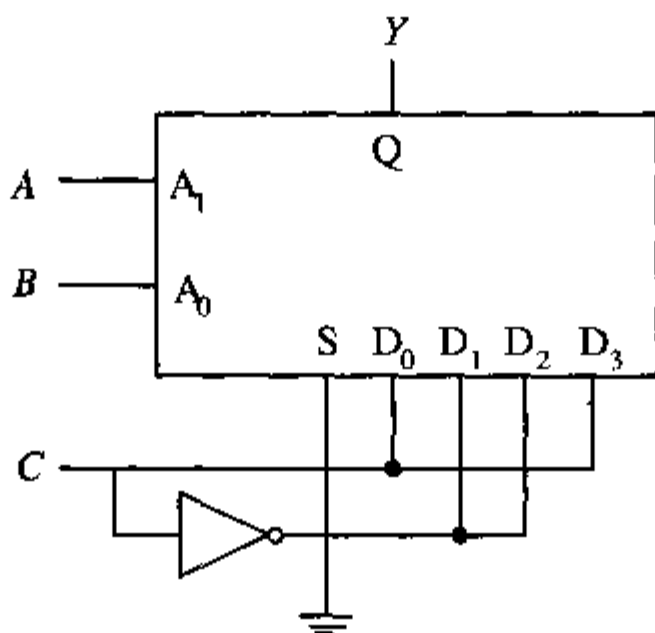


图 10-15

点评与拓展:

本题比较灵活, 是设计型的题目。在数字电路中特别要注意此类题目, 比较容易失分。

【真题 9】 上海交通大学 2001 年

|| 本题 10 分 ||

组合逻辑电路如图 10-16 所示。

1. 写出 F_1 和 F_2 的逻辑表达式;

2. 用卡诺图法将 F_1 化为最简与或式。若 A_1A_0 和 B_1B_0 分别表示二进制数 A 和 B , 指出 $F_1=0$ 时 A 与 B 之间的大小关系。

分析:

F_1 和 F_2 为与或门和非门组成的简单的组合逻辑, 将 F_1 化为最简与或式后, 若 F_1 为 0, 则其中每项都应为 0, 由此可以决定 A 和 B 的大小。

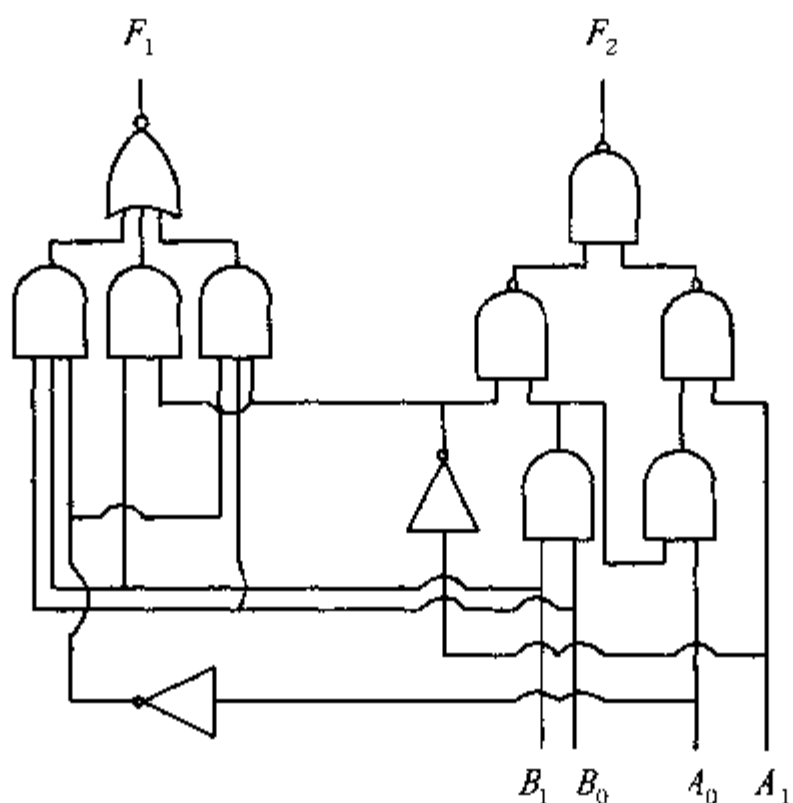


图 10-16

解答:

$$\begin{aligned}
 1. \quad F_1 &= \overline{B_1 B_0 A_0} + \overline{B_1 A_1} + \overline{B_0 A_1 A_0} = \overline{B_0 A_0} \cdot (B_1 + \overline{A_1}) + \overline{B_1 A_1} \\
 &= \overline{B_0 A_0} \cdot (B_1 + \overline{A_1}) \cdot \overline{B_1 A_1} = (\overline{B_0} + A_0 + \overline{B_1} \cdot A_0) \cdot (\overline{B_1} + A_1) \\
 &= \overline{B_0} \overline{B_1} + \overline{B_0} A_1 + A_0 \overline{B_1} + A_0 A_1 + A_0 \overline{B_1} + A_0 A_1 \overline{B_1}
 \end{aligned}$$

$$F_2 = \overline{B_1 B_0 \cdot \overline{A_1} \cdot B_1 B_0 A_1 A_0}$$

2. 卡诺图如图 10-17 所示。

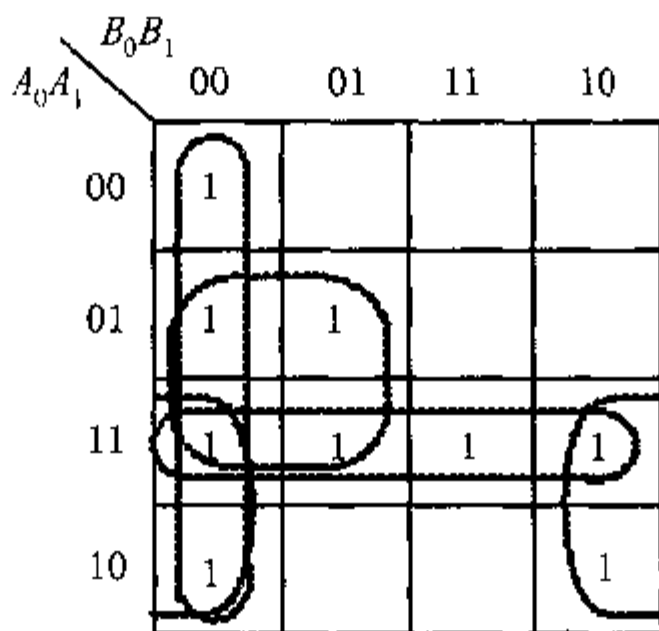


图 10-17

$$F_1 = \overline{B_0} \overline{B_1} + \overline{B_0} A_1 + A_0 \overline{B_1} + A_0 A_1$$

若 $A_1 A_0 = A$, $B_1 B_0 = B$, 当 $F_1 = 0$ 时, 其中每个与项均为 0, 则 $A = 0$, $\overline{B_1} \overline{B_0} = 00$

$B=1$, 所以 $B>A$

点评与拓展:

组合逻辑考题, 关键是求出输出函数, 其他问题就迎刃而解了。

【真题 10】 上海交通大学 2000 年

// 命题 10 分 //

由一位全加器 FA、2-4 译码器及与非门组成的逻辑电路如图 10-18 所示。试写出逻辑函数 $f(a,b,c,d)$ 的表达式。(最小项和的形式, 不用化简)

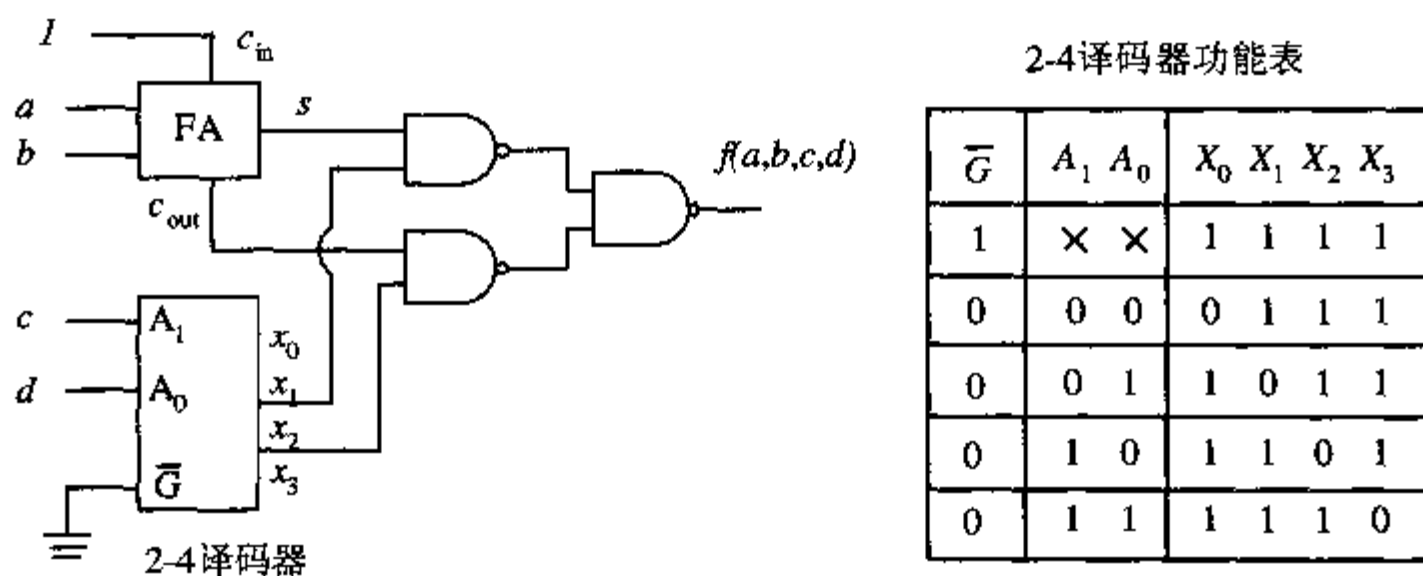


图 10-18

分析:

此题关键是确定全加器和译码器输出, 然后由逻辑关系可以很容易地写出逻辑函数。

解答:

由 2-4 译码器的功能表可知:

$$X_0 = \overline{A_1} \overline{A_0} \overline{G}; \quad X_1 = \overline{A_1} A_0 \overline{G}; \quad X_2 = A_1 \overline{A_0} \overline{G}; \quad X_3 = A_1 A_0 \overline{G}$$

全加器的输出函数为: $s = \overline{a} \overline{b} c_{in} + \overline{a} b \overline{c}_{in} + a \overline{b} \overline{c}_{in} + a b c_{in}$

$$c = \overline{a} \overline{b} c_{in} + \overline{a} b c_{in} + a \overline{b} \overline{c}_{in} + a b c_{in} = \overline{a} \overline{b} c_{in} + \overline{a} b c_{in} + a b$$

输出逻辑函数为: $f = \overline{s \cdot X_2 \cdot c_{out} \cdot X_3} = s \cdot X_2 + c_{out} \cdot X_3$

本题中 $\overline{G} = 1$, $c_{in} = 1$, 因此:

$$\begin{aligned} f &= (\overline{a} \overline{b} + a b) \cdot \overline{c d} + (\overline{a} b + a \overline{b} + a b) \cdot \overline{c d} \\ &= \overline{a} \overline{b} c + \overline{a} \overline{b} \overline{c} + \overline{a} b c + \overline{a} b \overline{c} + a \overline{b} d + a \overline{b} \overline{d} + a b \overline{d} + a b d \end{aligned}$$

点评与拓展:

可以和真题 4 联系起来, 掌握全加器内容。

【真题11】 上海交通大学2000年

// 真题10分 //

如图 10-19 所示, 用四个已连接好的与非门及一个四选一数据选择器实现逻辑函数

$f(Q,R,S,T) = \sum m(4,5,6,7,8,13,14,15)$, 无 0、1 信号, 也无反变量可作为输入, 惟一可用的输入变量是 Q 、 R 、 S 、 T , 四个与非门中只有标有 1、2、3 处可供连接。

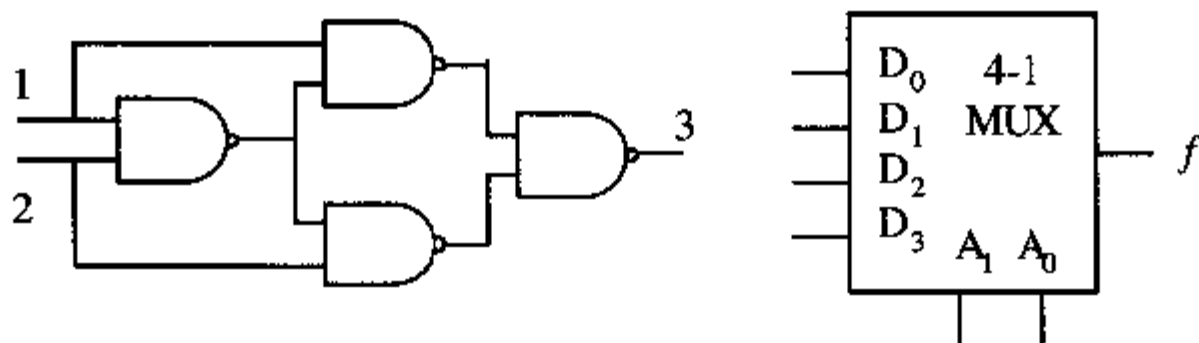


图 10-19

分析:

f 有四个输入变量, 而四选一数据选择器只有两个通道选择端, 可令 Q 、 R 、 S 、 T 中两个变量接到数据选择器的通道选择端作为变量输入, 另外两个变量置 0 还是置 1, 还是与数据输入端 $D_0 \sim D_3$ 有关系, 要通过比较数据选择器的输出函数与 f 函数来决定。经分析可知, 图中所给逻辑电路为异或门, 所以另外两个变量之间一定有异或关系。

解答:

写出 $f(Q,R,S,T)$ 的逻辑表达式:

$$\begin{aligned} f &= \overline{Q}R\overline{S}\overline{T} + \overline{Q}R\overline{S}T + \overline{Q}RST + \overline{Q}R\overline{S}\overline{T} + QR\overline{S}\overline{T} + QR\overline{S}T + QRST + QRST \\ &= (\overline{Q}R + QR)\overline{S}\overline{T} + (\overline{Q}R + QR)\overline{S}T + (\overline{Q}R + QR)ST + (\overline{Q}R + QR)ST \\ &= (\overline{Q}R + QR)\overline{S}\overline{T} + R\overline{S}\overline{T} + R\overline{S}T + RST \end{aligned}$$

而 4-1 MUX 的输出函数为: $F = \overline{A_1}\overline{A_0}D_0 + \overline{A_1}A_0D_1 + A_1\overline{A_0}D_2 + A_1A_0D_3$

比较两个函数, 可令 $S = A_1, T = A_0, D_1 = D_2 = D_3 = R$, 则 $D_0 = \overline{Q}R + QR = Q \oplus R$

所以, 使 Q 、 R 分别接 1、2, 输出 3 接 D_0 , D_1 、 D_2 、 D_3 都接 2 即可实现, 电路连接如图 10-20 所示。

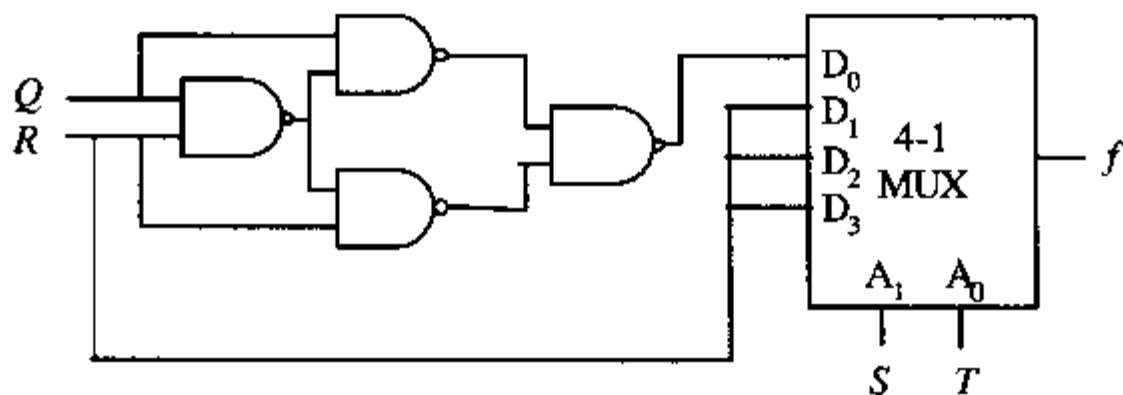


图 10-20

点评与拓展：

本题是令 S, T 分别对应 A_1, A_0 ，因为四个变量中只有 S, T 出现了其四种最小项的组合，当函数变量有多个时，可能有多种最小项组合的方案，这时要根据其他条件选取合适的变量连接到 MUX 的通道选择端。

【真题 12】 西安交通大学 2001 年

// 本题 10 分 //

试分析本题所示的电路图 10-21，写出逻辑表达式，列出真值表，分析电路具有什么逻辑功能？

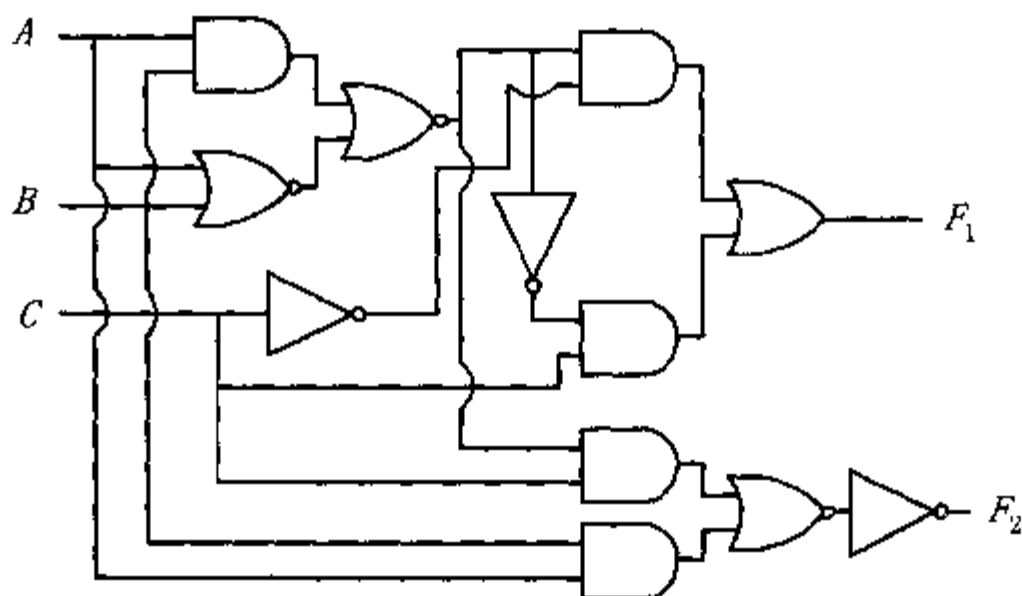


图 10-21

解答：

由逻辑图可写出逻辑表达式：

$$\begin{aligned}
 F_1 &= \overline{AB} + \overline{A+B} \cdot \overline{C} + (AB + \overline{A+B}) \cdot C = \overline{AB} \cdot (A+B) \cdot \overline{C} + (AB + \overline{AB}) \cdot C \\
 &= (\overline{AB} + \overline{AB}) \cdot C + (AB + \overline{AB}) \cdot C = (A \oplus B) \cdot \overline{C} + \overline{A \oplus B} \cdot C
 \end{aligned}$$

$$F_2 = AB + C \cdot \overline{AB} + \overline{A+B} = AB + A \oplus B \cdot C$$

列出真值表，如表 10-5 所示。

表 10-5

| A | B | C | F_1 | F_2 |
|---|---|---|-------|-------|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 1 |
| 1 | 1 | 0 | 0 | 1 |
| 1 | 1 | 1 | 1 | 1 |

由真值表可以看出:

F_1 函数的功能是奇校验器, 输入为奇数个“1”时, $F_1=1$; 否则 $F_1=0$ 。

F_2 函数的功能是判断输入的“1”个数是否大于1, 大于1时, $F_2=1$; 否则 $F_2=0$ 。

【真题 13】 北方交通大学 2001 年

// 本题 10 分 //

分析如图 10-22 所示的电路图, 判断电路是否有冒险, 若有应如何克服。写出克服冒险后的电路输出逻辑表达式。

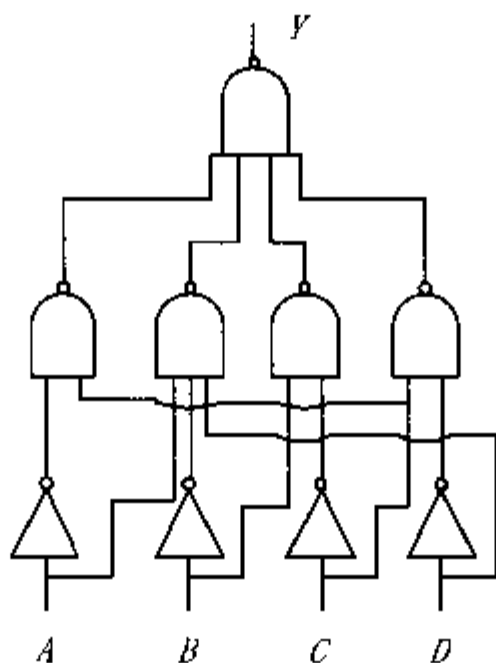


图 10-22

分析:

一般通过逻辑函数来判断是否有险象发生, 观察表达式中哪几个变量出现了原量及其非量, 当其余变量取定值时, 表达式中可形成 $X + \bar{X}$ 或 $X\bar{X}$ 形式, 这两种形式都有可能产生险象。判断这两种形式是否发生, 一般是用卡诺图, 如果卡诺图中出现两个相邻的最小项, 并且它们之间没有交叉项, 这时就会发生冒险。

解答:

写出 Y 的函数表达式: $Y = \overline{AC} \cdot \overline{ABD} \cdot \overline{BC} \cdot \overline{CD} = \bar{A}C + \bar{A}\bar{B}D + \bar{B}\bar{C} + \bar{C}\bar{D}$,

画出卡诺图, 如图 10-23 所示。

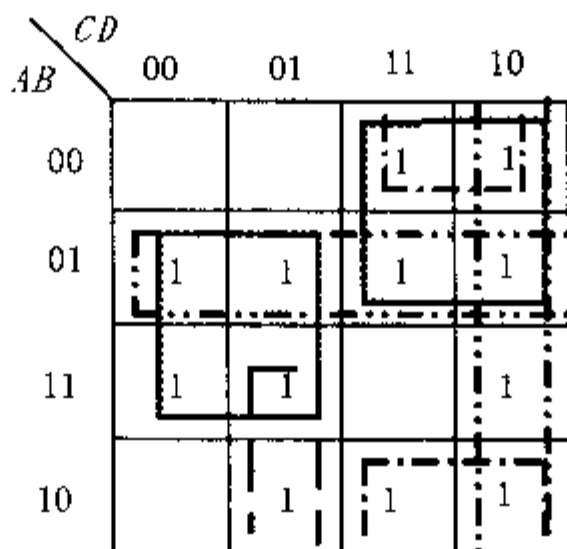


图 10-23

所以，需要再加四项冗余项（图中用粗实线表示）即：

$$Y = \overline{A}C + \overline{A}BD + \overline{B}C + \overline{C}D + \overline{B}C + \overline{A}CD + \overline{B}D + \overline{A}B$$

点评与拓展：

本题考察的是冒险的内容，在逻辑电路特别是复杂的逻辑电路设计中，冒险和竞争问题非常重要。小则会使信号出现毛刺，严重的话会破坏整个逻辑，所以在设计时需要特别考虑，尽量避免这些现象。

【真题 14】 浙江大学 2000 年

// 本题 14 分 //

根据由图 10-24 所示的波形图，用原变量和反变量：

1. 写出逻辑关系表达式 $Z=f(A,B,C)$ ；
2. 把上述表达式简化成最简与或非表达式；
3. 把上述表达式简化成最简或非-或非表达式。

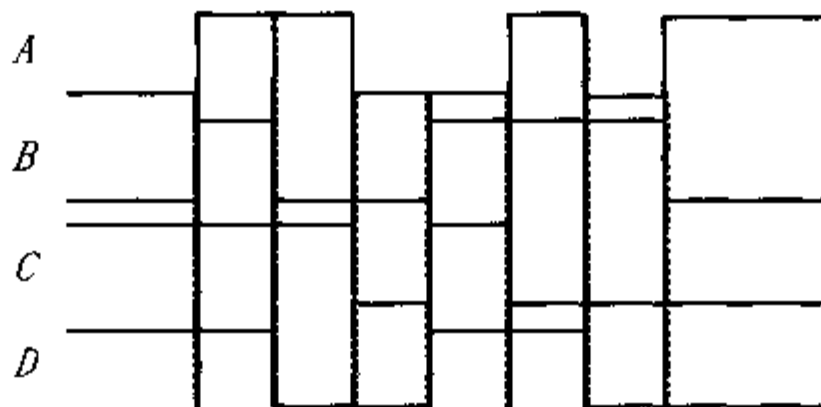


图 10-24

解答：

由波形图可列出真值表，如表 10-6 所示。

表 10-6

| A | B | C | Z |
|---|---|---|---|
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 |

1. 可写出逻辑函数： $Z = \overline{A}\overline{B}C + \overline{A}BC + A\overline{B}C + ABC = \overline{A}C + AB$

2. 化成最简与或非表达式： $Z = \overline{A}C + AB = \overline{\overline{\overline{A}C} \cdot \overline{AB}} = \overline{\overline{A}C} \cdot \overline{AB}$

$$= \overline{(A + \overline{C}) \cdot (\overline{A} + \overline{B})} = \overline{A\overline{B}} + \overline{\overline{A}C}$$

3. 化成最简或非-或非表达式: $Z = \overline{AC} + AB = (C + A)(B + \overline{A}) = \overline{\overline{C + A + B + \overline{A}}}$

点评与拓展:

这是另一类题型,由波形图得出逻辑关系。中间若是直接求解比较困难,我们可以借助真值表进行过渡,更容易得到输出的逻辑表达式。

以练代考训练题

【训练题1】 上海交通大学 2002 年

// 本题 13 分 //

已知逻辑函数 $L(ABCD) = \sum m(0, 2, 7, 8, 10, 13)$ 。

1. 试用八选一数据选择器 74151 实现该逻辑函数;
2. 试用四选一数据选择器及少量的门实现该逻辑函数。

【训练题2】 西安交通大学 2002 年

// 本题 15 分 //

设计一个多数表决电路。要求 A、B、C 三人中只要有两人以上同意,则决议就能通过。但 A 还有决定权,即只要 A 同意,即使其他人不同意也能通过。

1. 列出真值表并写出逻辑函数;
2. 化简逻辑函数,用与非门实现设计并画出电路图;
3. 用 MUX74153 实现(双 4-1 数据选择器,低电平有效片选信号)。

【训练题3】 西安电子科技大学 2002 年

// 本题 11 分 //

电路及输入 A、B 的波形如图 10-25 所示。

1. 根据已给出的电路写出函数表达式, $F = ?$
2. 根据已给出的 A、B 波形图,画出输出 F 的波形图。

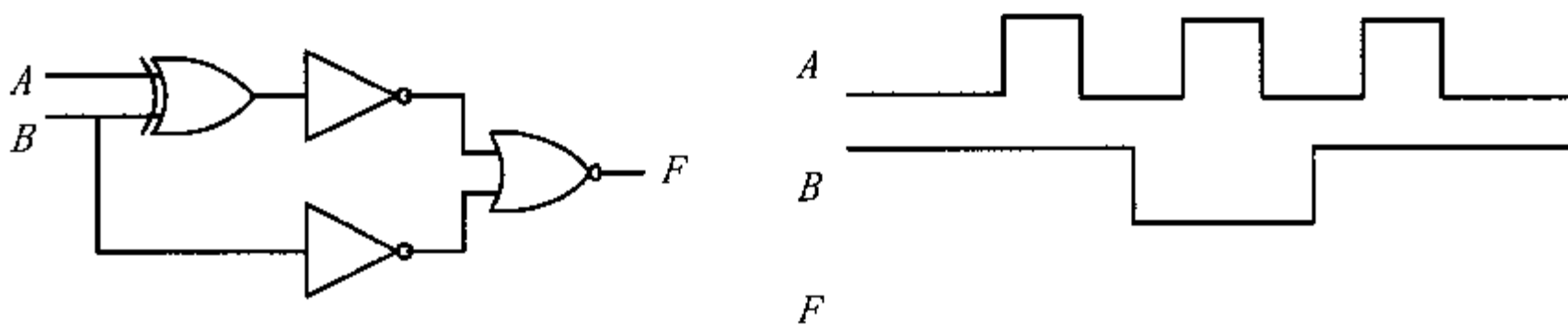


图 10-25

以练代考训练题答案与解析

【训练题1】 答案与解析

解答: L 的最小项表达式:

$$L = \overline{A}\overline{B}\overline{C}\overline{D} + \overline{A}\overline{B}C\overline{D} + \overline{A}B\overline{C}\overline{D} + \overline{A}BC\overline{D} + \overline{A}B\overline{C}D + \overline{A}BCD$$

1. 用八选一数据选择器 74151 实现，八选一数据选择器 74151 的输出函数为：

$$F = \overline{A}_2\overline{A}_1\overline{A}_0D_0 + \overline{A}_2\overline{A}_1A_0D_1 + \overline{A}_2A_1\overline{A}_0D_2 + \overline{A}_2A_1A_0D_3 + A_2\overline{A}_1\overline{A}_0D_4 + A_2\overline{A}_1A_0D_5 \\ + A_2A_1\overline{A}_0D_6 + A_2A_1A_0D_7$$

L 可写为：

$$L = (\overline{A}\overline{B}\overline{C})\overline{D} + (\overline{A}\overline{B}C)\overline{D} + \overline{A}B\overline{C} \times 0 + (\overline{A}BC)\overline{D} + (\overline{A}B\overline{C})D + (\overline{A}BC)D + (ABC)\overline{D} \\ + ABC \times 0$$

比较可知： $D_0 = D_1 = D_4 = D_5 = \overline{D}$ ； $D_3 = D_6 = D$ ； $D_2 = D_7 = 0$

2. 用四选一数据选择器及少量的门实现。四选一数据选择器的输出函数为：

$$F = \overline{A}_2\overline{A}_1D_0 + \overline{A}_2A_1D_1 + A_2\overline{A}_1D_2 + A_2A_1D_3$$

将 L 化简成： $L = \overline{B}\overline{D} + \overline{A}B\overline{C}D + \overline{A}BCD = \overline{B}\overline{D} + \overline{B}D \times 0 + \overline{B}D \times 0 + BD(\overline{A}C + \overline{A}C)$

比较可知： $B = A_2, D = A_1$ ； $D_0 = 1, D_1 = D_2 = 0$ ； $D_3 = \overline{A}C + \overline{A}C$ 。

【训练题 2】 答案与解析

分析：这是一个优先权排队电路。令“1”表示同意，“0”表示不同意。 $S=0$ 时表示决议不能通过， $S=1$ 时表示决议通过。如图 10-26 所示。

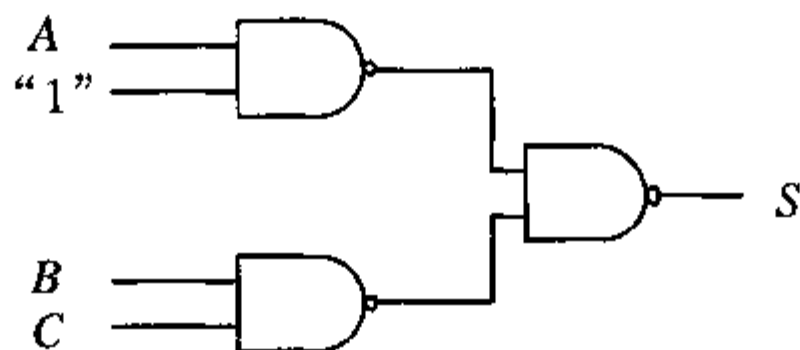


图 10-26

解答：

1. 真值表如表 10-7 所示。

表 10-7

| A | B | C | S |
|---|---|---|---|
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 |

(续表)

| | | | |
|---|---|---|---|
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 |

2. 写出逻辑函数: $S = \overline{A}BC + A\overline{B}\overline{C} + A\overline{B}C + ABC\overline{C} + ABC = BC + A = \overline{\overline{BC} \cdot \overline{A} \cdot 1}$

3. 用 MUX74153 实现时, 写出输出函数: $W = \overline{A_2}\overline{A_1}D_0 + \overline{A_2}A_1D_1 + A_2\overline{A_1}D_2 + A_2A_1D_3$

S 可写为: $S = \overline{A}\overline{B} \times 0 + \overline{A}BC + A\overline{B} \times 1 + AB \times 1$

比较可知: $A = A_2$ $B = A_1$ $D_0 = 0$ $D_1 = C$, $D_2 = D_3 = 1$

当然, 此题也可以使 $2\overline{E} = 0$, 使用另一片 4-1MUX, 电路连接如图 10-27 所示。

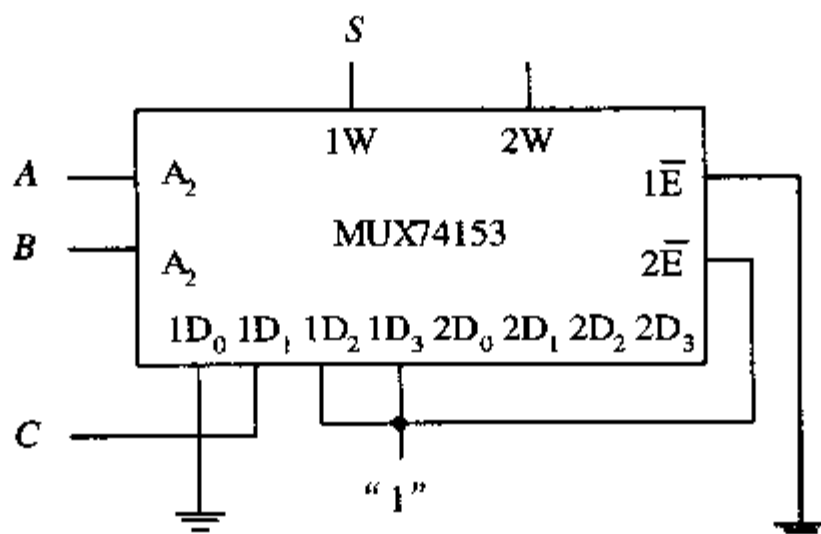


图 10-27

【训练题 3】 答案与解析

解答: 1. 由已知电路写出函数表达式: $F = \overline{\overline{A \oplus B} + \overline{B}} = (A \oplus B) \cdot B = \overline{A}B$

2. F 波形图如图 10-28 所示。

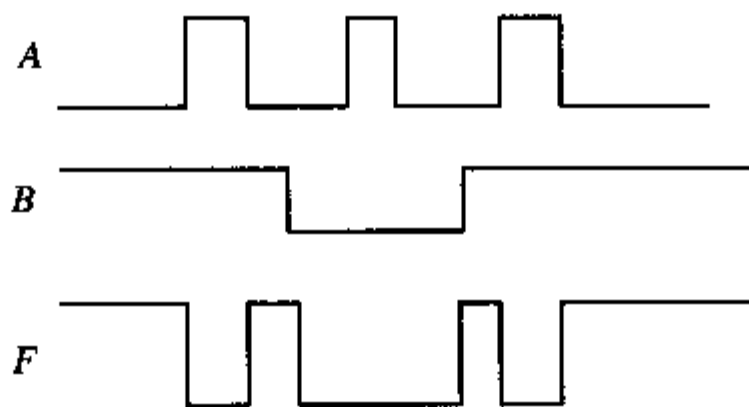


图 10-28

第11章 触 发 器

重点难点精解

触发器具有存储二进制数码的能力,故常在时序逻辑电路中作为数据或状态存储元件。触发器的种类很多,包括RS触发器、D触发器、T触发器和JK触发器等,电路分析要紧扣逻辑功能和触发方式进行。熟练掌握各种触发器的功能及其不同的表示形式,是进行时序逻辑电路分析与设计的必需条件。

触发器是时序逻辑电路的基本单元,与组合电路不同,通常采用特征方程、状态真值表、状态图、时序图等方法进行描述,这些方法在本质上是相同的,因此可以相互转换。

知识点 1: 基本 RS 触发器

由门电路加反馈构成的基本RS触发器是构成其他各类触发器的基本单元,其状态改变直接取决于数据输入信号。由两个与非门交叉耦合组成的基本RS触发器有两个输入端 \bar{S} 和 \bar{R} ;由两个或非门交叉耦合组成的基本RS触发器有两个输入端S和R。这两种结构的触发器的逻辑功能相同,但输入的有效电平状态不同。以高电平有效的RS触发器为例,其特征方程和约束条件分别为:

$$Q^{n+1} = S + \bar{R}Q^n; \quad SR = 0$$

应当知道如何避免基本RS触发器出现不定状态,这可通过条件加以限制。基本RS触发器采用电平触发方式。

知识点 2: D 触发器

D触发器为数据延迟触发器,输入数据D经过时钟同步作用后传递到输出端,其特征方程为:

$$Q^{n+1} = D$$

知识点 3: T 触发器

T触发器为状态翻转触发器,输出Q的状态取决于输入信号T,当T=1时,输出状态翻转,否则维持输出状态不变,其特征方程为:

$$Q^{n+1} = T\bar{Q}^n + \bar{T}Q^n$$

知识点 4: JK 触发器

当 $J=K$ 时, JK 触发器等效于 T 触发器, 当 $J \neq K$ 时, 则 JK 触发器的输出与过去的状态无关, 仅由输入信号 J 或 K 决定, 因此, JK 触发器的特征方程为:

$$Q^{n+1} = J\overline{Q}^n + \overline{K}Q^n$$

知识点 5: 钟控触发器及其触发方式

钟控触发器又称同步触发器。钟控触发器状态的改变不仅取决于数据输入信号, 还取决于时钟脉冲信号。钟控触发器的触发方式可分为三种: 电平触发、主从触发和边沿触发。

高(或低)电平触发的触发器, 在 $CP=1$ (或 $CP=0$) 期间触发器的状态直接跟随输入信号改变; 而在 $CP=0$ (或 $CP=1$) 期间, 触发器不接收信号, 状态维持不变。

主从触发方式的工作特点是: 接收数据输入信号和输出状态改变在时钟控制下分为两拍进行, 主从 JK 触发器存在“一次翻转”现象。

边沿触发方式又分为上跳变边沿触发与下跳变边沿触发两种类型, 上升沿(或下降沿触发)的触发器, 仅在 $CP \uparrow$ (或 $CP \downarrow$) 改变状态。维持-阻塞型为上沿触发, 即在 $CP \uparrow$ 到达时状态翻转, 触发器的次态取决于上升沿跳变前瞬态时输入端的状态。下降沿跳变触发器在 $CP \downarrow$ 到达时状态翻转, 触发器的次态仅与触发沿前瞬时输入端的状态有关。

知识点 6: 不同功能触发器之间的相互转换

给一种功能的触发器加上合适的输入驱动信号, 通过在原触发器的输入信号端之前加一个组合逻辑电路, 由该逻辑电路与原触发器一起构成具有另一种功能的触发器。根据功能相同的原则可令两者具有相等的特性方程, 或具有相同的功能真值表来求得, 转换前后触发器的触发方式并不改变。

知识点 7: 异步置位

触发器的输出状态受时钟控制, 且与过去的历史有关, 因此, 触发器初始状态的设置显得尤其重要。置位信号就是为设置输出状态而设立的, 且应不受时钟的控制, 称为异步置位。从功能上看, 异步置位可置 1 或置 0, 从置位方式上看, 可以是高电平有效置位, 也可以是低电平有效置位。信号前若有一小圈, 通常表示低电平有效, 或下降沿有效, 否则, 表示高电平有效或上升沿有效。

全真试题解析

【真题 1】 东北大学 2000 年

// 本题 24 分 //

试对应 CP 和 A 、 B 的波形, 画出如图 11-1 (a) 所示的电路 Q 端的波形。

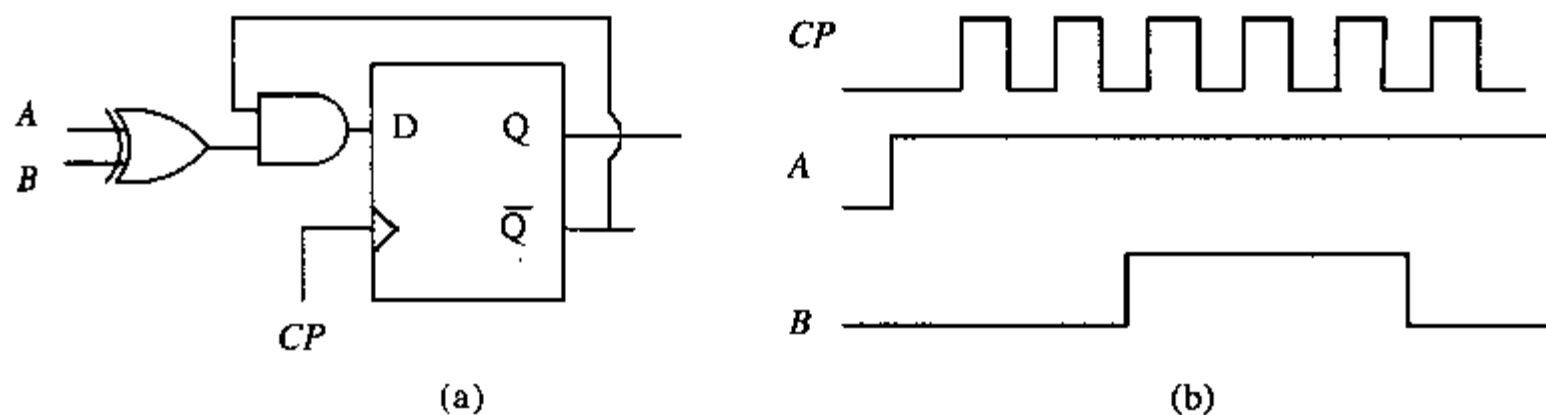


图 11-1

分析:

本题考察对触发器输出波形的分析能力。关键要抓住三点: 触发器的特性方程、触发器的触发方式及触发器的激励方程。

解答:

D 触发器的特性方程: $Q^{n+1} = D$; 触发器的激励方程: $D = (A \oplus B) \cdot \bar{Q}^n$; 触发器的触发方式为上升沿触发。综上, 有: $CP \uparrow$, 触发器状态遵循 $Q^{n+1} = (A \oplus B) \cdot \bar{Q}^n$ 改变; 在其他时刻, 触发器状态保持。设初态 $Q^n = 0$, 得波形如图 11-1 (b) 所示。

点评与拓展:

本题比较简单, 属于触发器基本类型的题目。

【真题 2】 西北工业大学 2000 年

|| 本题 10 分 ||

主从式 JK 触发器构成的电路如图 11-2 所示。已知 CP 和 A 的波形。

1. 画出 Q 的波形 (设初态为 0);
2. 结合 CP、A 和 Q 的波形, 说明电路的功能。

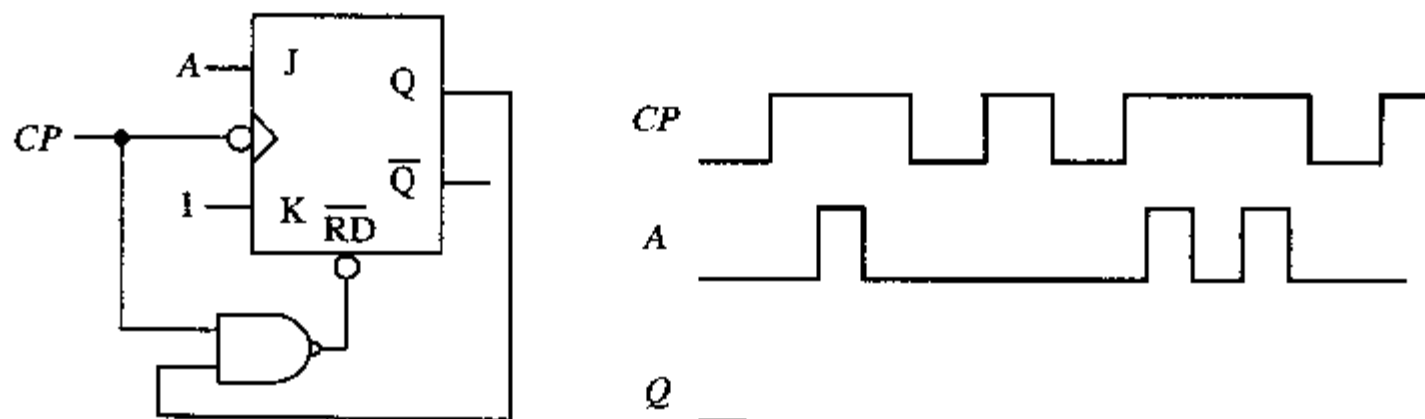


图 11-2

分析:

本题考察主从式触发器的触发特点、触发器的两种置零方式、对触发器输出波形的分析能力, 以及通过输出波形对电路功能的综合归纳能力。

如果 J、K 在主触发器接收信号期间不变, 则有: 正电平触发的主从 JK 触发器与下降沿触发的 JK 触发器有相同的功能, 而本题中的负电平触发的主从 JK 触发器则与上升沿触发的 JK 触发器功能相同。

如果 J 、 K 在主触发器接收信号期间有变化，则要考虑主从 JK 触发器的“一次翻转”现象：若初态 $Q^n=0$ ，则 K 信号被封锁，主触发器只能接收 J 信号，换言之，此时 $J=1$ 则主触发器置 1， $J=0$ 则主触发器保持。分析可得，如果主触发器状态改变过一次，则此后本时钟内无论输入信号怎样改变，主触发器的状态都不再改变；类似地，若初态 $Q^n=1$ ，则 J 信号被封锁，主触发器只能接收 K 信号。“一次翻转”现象使主触发器一旦改变状态，就没有可能再返回原来的状态，从而使主从触发器的抗干扰能力下降。

图中主从式触发器的触发特点：在 $CP=0$ 期间，主触发器状态随输入信号改变，从触发器状态保持；在 $CP=1$ 期间，主触发器状态保持，这其中在 CP 上升沿时刻，从触发器状态跟随主触发器状态改变。由此可见，在 CP 信号的一周期内，从触发器只可能发生一次翻转。

触发器的两种置零方式：同步置零指在时钟作用下将输入信号置零；而由 \overline{RD} 信号作用的置零称为异步置零，它不受时钟控制地将主、从触发器都置零。

解答：

1. 由波形图可见在 $CP=0$ 时触发器的输入信号 J 、 K 都无变化，所以触发器的特性方程

可表示为 $Q^{n+1} = J\overline{Q}^n + \overline{K}Q^n (CP \uparrow)$ ，结合触发器的激励方程组 $\begin{cases} J = A \\ K = 1 \end{cases}$ 得触发器的输出方程为

$$Q^{n+1} = A \cdot \overline{Q}^n (CP \uparrow);$$

$$Q^n = 0 (\overline{RD} = 0);$$

由图另有 $\overline{RD} = \overline{CP \cdot Q^n}$ 。画出初态为 0 的波形图如图 11-3 示。

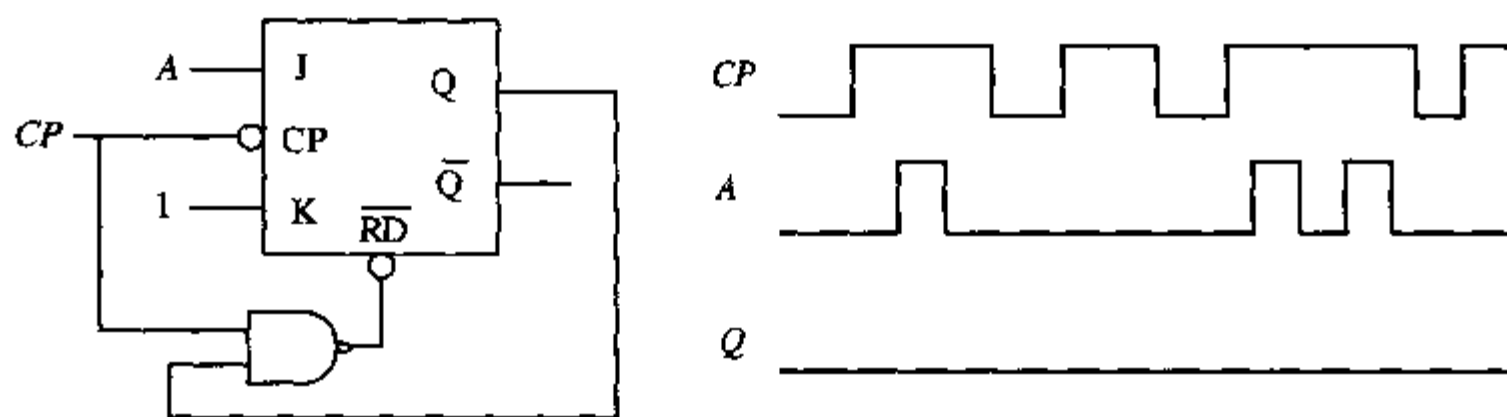


图 11-3

2. 电路功能：由 CP 、 A 和 Q 的波形可得出，当 $A=0$ 时，触发器输出为 0，且能抑制出现在 $CP=1$ 期间的正脉冲干扰。

点评与拓展：

本题使用了控制较为复杂的 JK 触发器，在分析中有其具体的情况，需要好好掌握。

【真题 3】 北方交通大学 2001 年

// 本题 7 分 //

负边沿 JK 触发器组成的电路和输入波形如图 11-4 所示，画出输出 Q_1 、 Q_2 的波形，并说出电路功能。

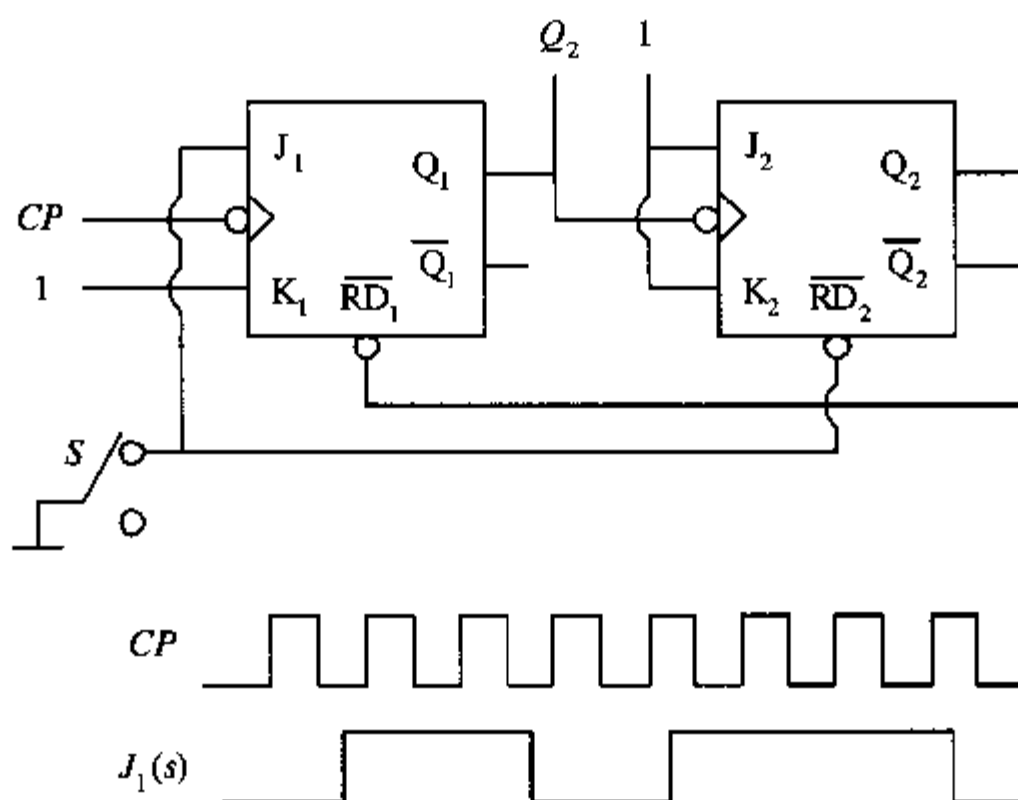


图 11-4

分析:

本题属于 JK 触发器级联的情况。

解答:

1. 列出各触发器的输出状态方程如下:

$$Q_1^{n+1} = J_1 \overline{Q_1^n} + \overline{K_1} Q_1^n = J_1(s) \overline{Q_1^n};$$

$$Q_2^{n+1} = J_2 \overline{Q_2^n} + \overline{K_2} Q_2^n = \overline{Q_2^n}$$

另有 $\overline{RD_1} = \overline{Q_2^n}$; $\overline{RD_2} = J_1(s)$, 设初态 $Q_1^n = Q_2^n = 0$, 可得波形图如图 11-5 所示。

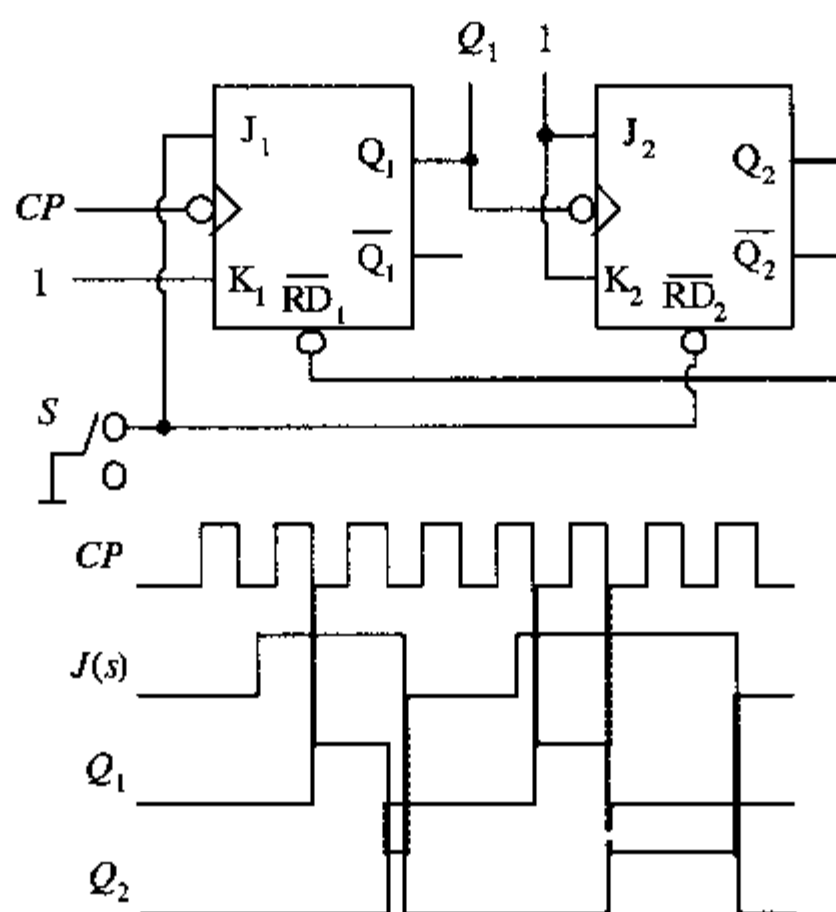


图 11-5

2. 电路功能: $J_1(s) = 0$ 时电路置零; $J_1(s) = 1$ 时电路由 $Q_2Q_1 = 00$ 开始递增计数, 至 $Q_2Q_1 = 10$ 停止计数, 并保持该状态。

点评与拓展:

在实际使用中, 经常会有触发器级联的情况, 在考题中也经常出现, 值得重视。

【真题 4】 武汉大学 2000 年

// 本题 6 分 //

某计数器的状态转换图如图 11-6 所示, 试问它是几进制加法计数器, 采用什么编码?

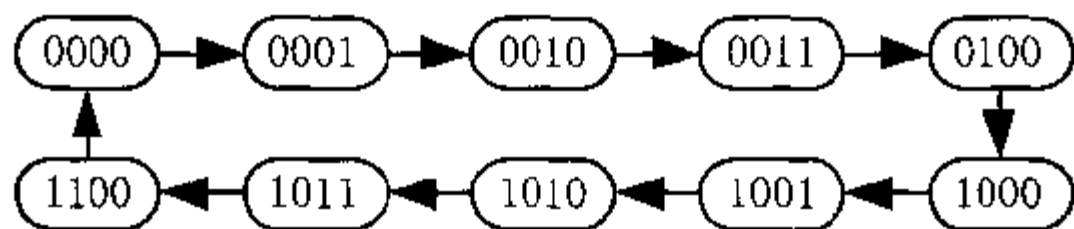


图 11-6

分析:

由状态图包含 10 个稳定状态可确定为十进制计数器。

编码可分为有权码和无权码, 常用的有权码有 8421 编码、5421 编码; 常用的无权码有循环码、余三码。

解答:

它是采用 5421 编码的十进制加法计数器。

点评与拓展:

本题属于编码问题。解决这类题目的时候关键是在状态图的变换中找出相互间转换的规律, 特别是环形状态图中的初始和最后一个状态之间的关系, 往往就是关键的突变点, 本题中从 1100 到 0000 的变化就是这种情况, 由此决定了编码的类型。

【真题 5】 浙江大学 2000 年

// 本题 16 分 //

如图 11-7 所示的电路, 设移位寄存器和 D 触发器的初始状态都为零。根据下面 CP 、 C_r 、 D_1 的波形, 画出 D 触发器 FF_1 、 FF_2 输出端 X 、 Y 的波形, 要求时间坐标对齐, 其中 CP 是移位寄存器的时钟, C_r 既是移位寄存器的异步清除端, 也是 D 触发器的时钟, D_1 为移位寄存器的数据输入。

分析:

本题考查 3-8 译码器在实现三变量的组合逻辑函数方面的应用。

解答:

移位寄存器的输出方程: $Q_2^n = Q_1^n = Q_0^n = 0 (C_r = 1)$, $Q_2^{n+1} = Q_1^n$

$Q_1^{n+1} = Q_0^n (C_r = 0 \ \& \ CP \uparrow)$, $Q_0^{n+1} = D_1$

由图 11-7 有: $D_X = Y_7 + Y_4 + Y_2 + Y_1$,

$$D_Y = Y_7 + Y_6 + Y_5 + Y_3$$

再考虑到 D 触发器的特性方程, 可得 C_r 上跳变时输出 X 、 Y 的表达式如下: $X = D_X$,

$$Y = D_Y。$$

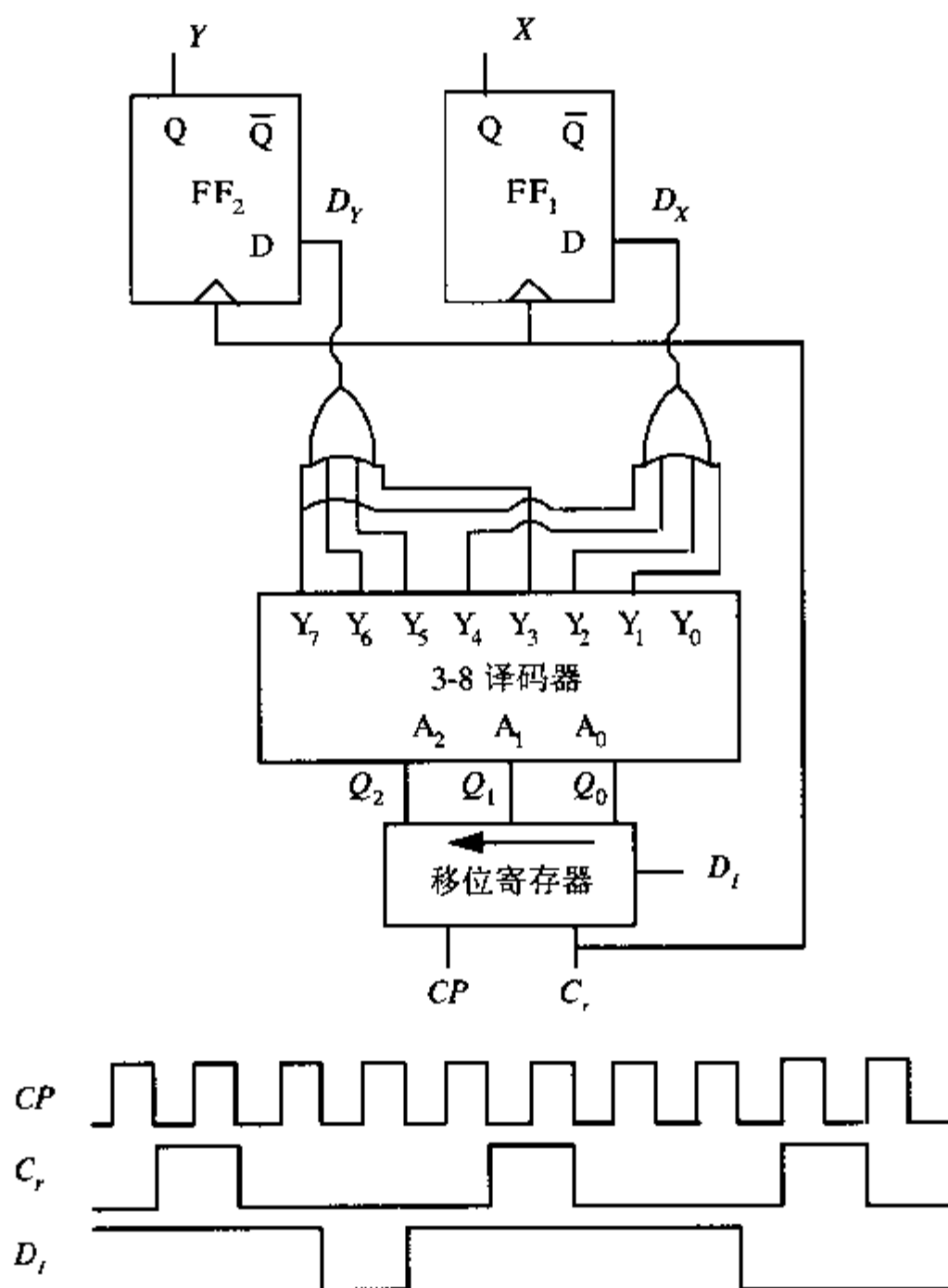


图 11-7

而在其他时刻保持原状态。3-8 译码器的输出方程:

$$\begin{aligned} Y_0 &= \overline{Q_2^n} \overline{Q_1^n} \overline{Q_0^n} & Y_4 &= \overline{Q_2^n} \overline{Q_1^n} Q_0^n \\ Y_1 &= \overline{Q_2^n} Q_1^n \overline{Q_0^n} & Y_5 &= \overline{Q_2^n} Q_1^n Q_0^n \\ Y_2 &= Q_2^n \overline{Q_1^n} \overline{Q_0^n} & Y_6 &= Q_2^n \overline{Q_1^n} Q_0^n \\ Y_3 &= Q_2^n Q_1^n \overline{Q_0^n} & Y_7 &= Q_2^n Q_1^n Q_0^n \end{aligned}$$

综合上述方程, 分析结果如表 11-1 所示。说明如下: 在 $2CP\uparrow$ 、 $6CP\uparrow$ 到来的时刻, 同时 $C_r=1$, 移位计数器并不工作在移位方式, 而是处于异步清零方式; 在两个时刻 $3C_r\uparrow$ 和 $9CP\uparrow$ 时刻、以及 $3C_r\downarrow$ 和 $10CP\uparrow$ 时刻, 虽然电路存在竞争, 但并不影响稳定状态。

表 11-1

| 时刻 | $Q_2 Q_1 Q_0$ | Y_7 | Y_6 | Y_5 | Y_4 | Y_3 | Y_2 | Y_1 | Y_0 | D_X | D_Y | X | Y |
|--------------|---------------|-------|-------|-------|-------|-------|-------|-------|-------|-------|-------|-----|-----|
| 初态 | 0 0 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 |
| 1CP↑ | 0 0 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 0 | 0 |
| 1Cr↑ | 0 0 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 |
| *2CP↑ | 0 0 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 |
| 3CP↑ | 0 0 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 |
| 4CP↑ | 0 1 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 1 | 0 |
| 5CP↑ | 1 0 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 |
| 2Cr↑ | 0 0 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 |
| *6CP↑ | 0 0 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 |
| 7CP↑ | 0 0 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 0 | 1 |
| 8CP↑ | 0 1 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | 1 |
| **3Cr↑ | 0 0 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 |
| **9CP↑ | 0 0 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 |
| *** 10CP↑ | 0 0 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 |

点评与拓展:

本题是触发器和译码器以及组合电路相结合的电路, 比较复杂, 有一定难度, 需要把握。

【真题 6】 浙江大学 2001 年

// 本题 5 分 //

试画出如图 11-8 所示电路的输出 (Q_1 、 Q_2 和 Z) 的时序图, 设初态 $Q_1=Q_2=0$ 。

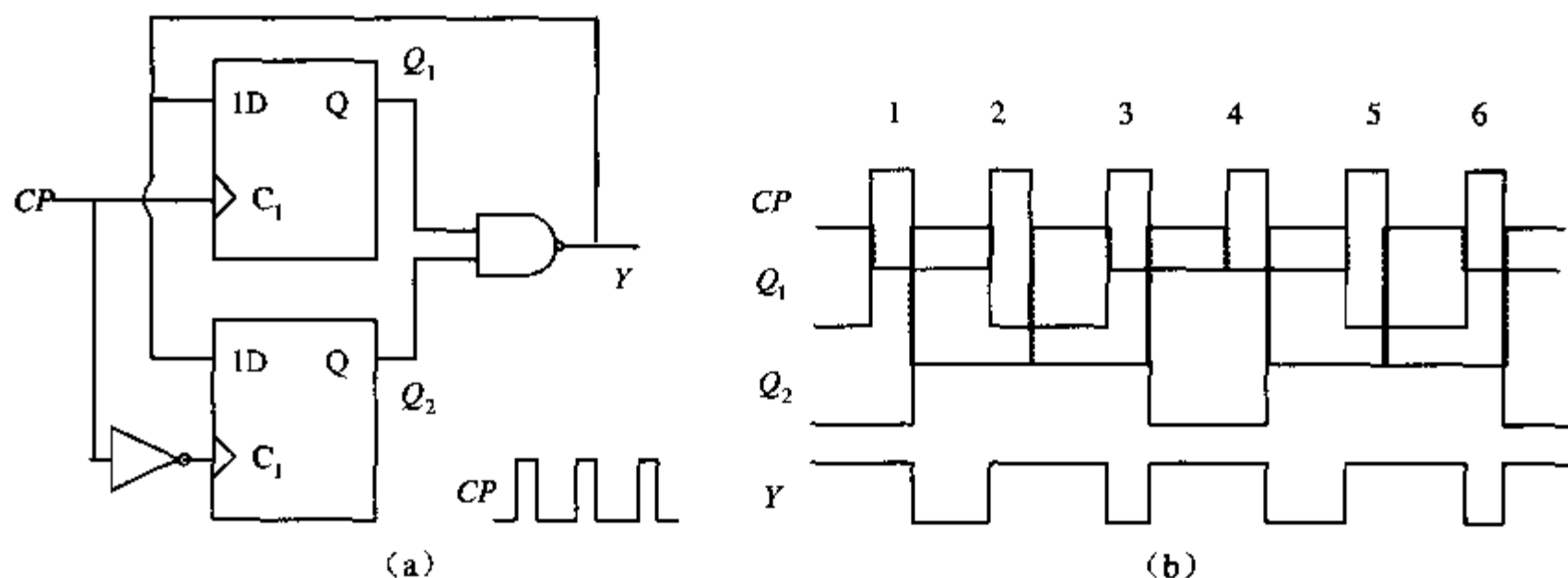


图 11-8

分析:

本题考查对时序电路的输出波形的分析能力。解此类题的关键是由触发器的特性方程和驱动方程综合出触发器的输出方程, 并结合触发器的触发方式进行分析。

解答: 由图列出电路的输出方程组:

$$Q_1^{n+1} = Y = \overline{Q_1^n} \cdot Q_2^n (CP \uparrow)$$

$$Q_2^{n+1} = Y = \overline{Q_1^n \cdot Q_2^n} (CP \downarrow)$$

$$Y = \overline{Q_1 \cdot Q_2}$$

画出波形如图 11-8 (b) 所示。本题要注意 Q_1 、 Q_2 为触发器输出，受时钟控制；而 Y 为组合逻辑电路部分的输出， Q_1 、 Q_2 信号的改变会立即引起 Y 的变化。

点评与拓展：

本题比较简单，只是两个 D 触发器对时序信号的作用。

【真题 7】 清华大学 2001 年

// 本题 12 分 //

由主从型 JK 触发器组成的电路和输入波形如图 11-9 所示。设初始状态为 $Q_1=Q_2=0$ ，试画出 Q_1 和 Q_2 的波形。

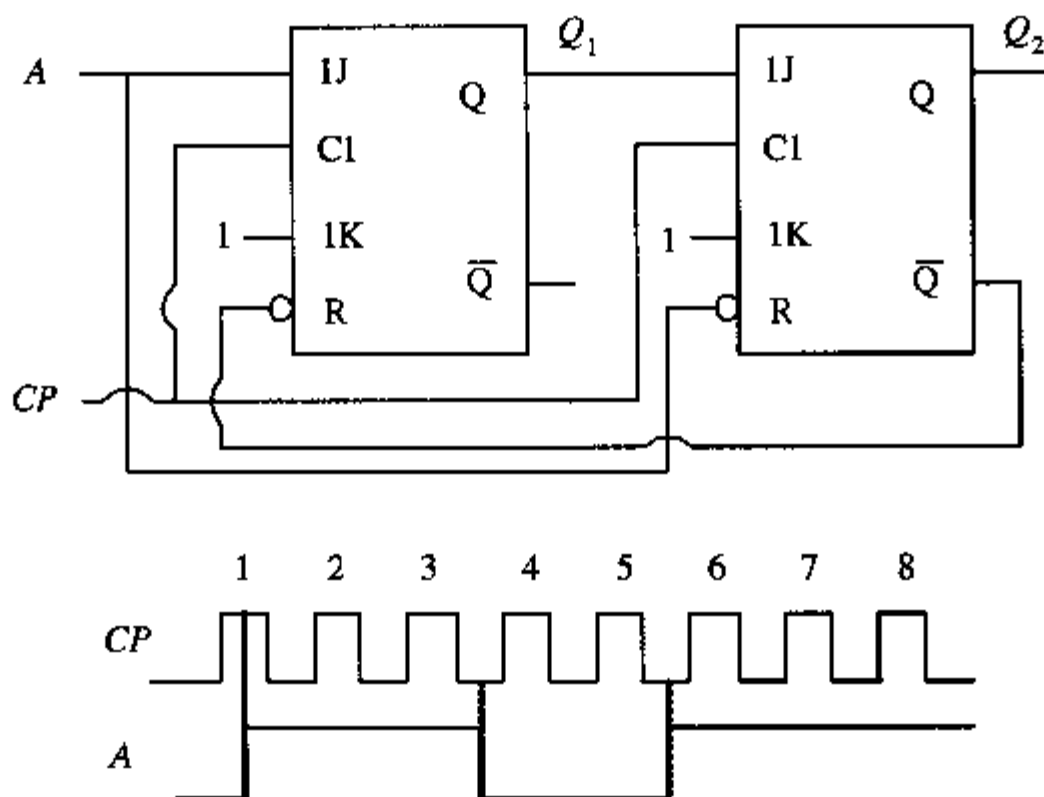


图 11-9

分析：

本题考查主从 JK 触发器的触发特点。

解答：

在第 1 个时钟的 $CP=1$ 期间 $J_1=A$ 信号有变化，考虑到初态 $Q_1^n=0$ ， K 信号被封锁，所以主触发器功能随 A 信号由 0 至 1 而由“保持”至“置 1”；到 $CP=0$ 时，从触发器输出 Q_1 为 1；

由以上分析可见在第 1 个时钟的 $CP=1$ 期间 $J_2=Q_1=0$ 、 $K_2=1$ 不变，所以当 $CP=0$ 到来时 Q_2 置零。

在第 2 个时钟及以后，各触发器的输入信号 J 、 K 在 $CP=1$ 期间不变化，主从触发器属于 CP 下降沿触发。两触发器的驱动方程组如下：

$$\begin{cases} J_1 = A \\ K_1 = 1 \end{cases} ; \quad \begin{cases} J_2 = Q_1^n \\ K_2 = 1 \end{cases}$$

由 JK 触发器的特性方程 $Q^{n+1} = J\overline{Q}^n + \overline{K}Q^n$ ，可得触发器的输出方程组：

$$\begin{cases} Q_1^{n+1} = A \cdot \overline{Q_1}^n \\ Q_2^{n+1} = Q_1^n \cdot \overline{Q_2}^n \end{cases} (CP \downarrow);$$

另有两触发器的异步清零信号 $\overline{R_1} = \overline{Q_2}^n$ ， $\overline{R_2} = A$ ，即有当 $Q_2=1$ 时 $Q_1=0$ ；当 $A=0$ 时 $Q_2=0$ 。

综上可画出波形如图 11-10 所示。

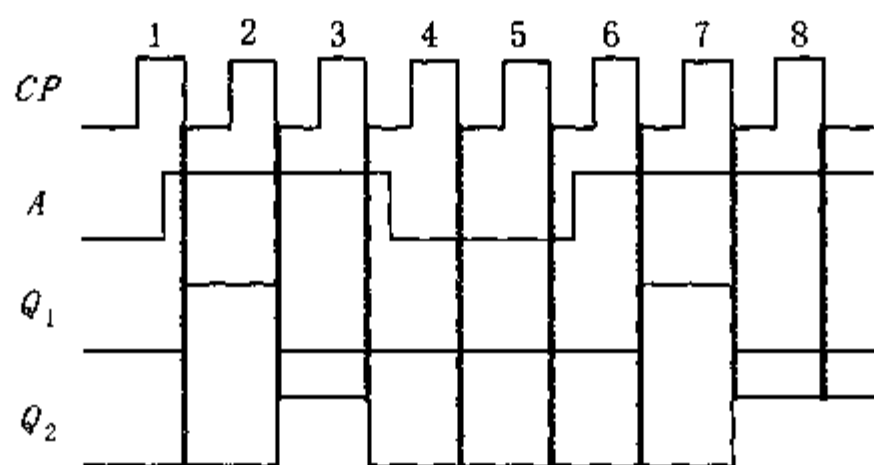


图 11-10

点评与拓展：

本题又是 JK 触发器的级联问题，可以参考真题 3。

【真题 8】 清华大学 1999 年

// 本题 8 分 //

上升沿触发的 D 触发器的触发时钟 CP 和 D 的波形如图 11-11 所示，画出其输出端 Q 的波形。

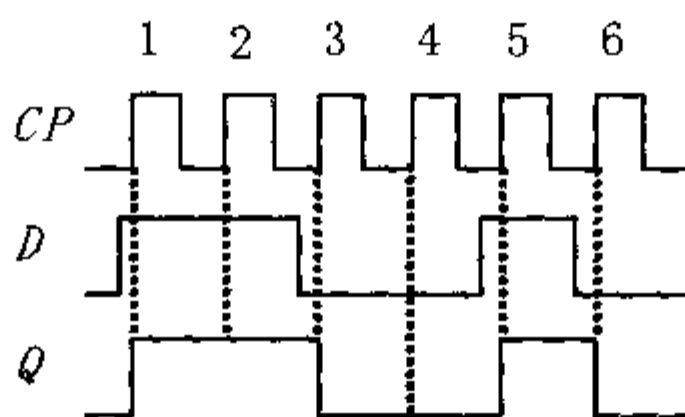


图 11-11

分析：

考察边沿触发器的内容。

解答：

上升沿触发的 D 触发器的特性方程为 $Q^{n+1} = D(CP \uparrow)$ ，即在每个 CP 的上升沿，触发器

的状态随该时刻的 D 信号改变：若 $D=1$ ，则 $Q^{n+1}=1$ ；若 $D=0$ ，则 $Q^{n+1}=0$ 。而在其他时刻，

触发器状态保持不变。设初态 $Q^n = 0$ ，画出 Q 端波形如图 11-11 所示。

【真题 9】 清华大学 1999 年

// 命题 8 分 //

下降沿触发的 JK 触发器的触发时钟 CP 和 J 、 K 的波形如图 11-12 所示，画出其输出端 Q 的波形。

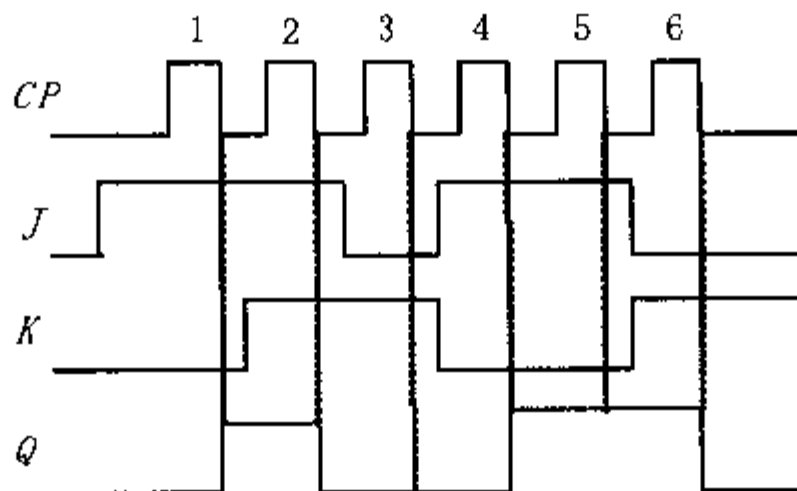


图 11-12

分析:

考察 JK 触发器。

解答:

下降沿触发的 JK 触发器的特性方程为: $Q^{n+1} = J\overline{Q^n} + \overline{K}Q^n (CP \downarrow)$

在每个 CP 的下降沿，触发器状态依据 J 、 K 信号为 00、01、11、10 而分别保持、置零、翻转、置 1；而在其他时刻，触发器状态保持。

设初态 $Q^n = 0$ ，画出 Q 波形如图 11-12 所示。

点评与拓展:

与上题类似，也是对触发器的考察，但本题换成 JK 触发器，难度不大。

【真题 10】 中国科学技术大学 2002 年

// 命题 9 分 //

分析如图 11-13 所示的电路，画出输出信号 Q 的输出波形（设 Q 的初始状态为逻辑“0”）。

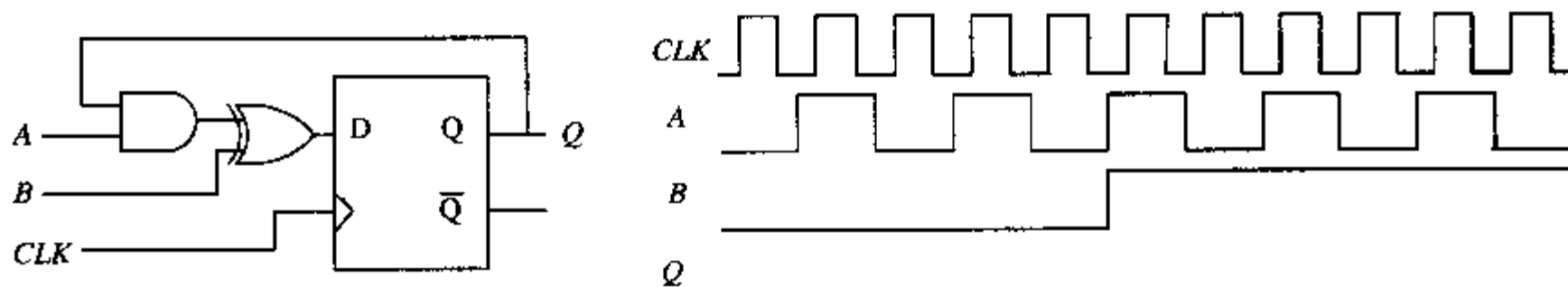


图 11-13

分析:

由图 11-13 知 D 触发器为上升沿触发方式，再结合触发器的输入信号端所加的驱动方程以及 D 触发器的特性方程，输出波形即可得。

解答：

综合 D 触发器的特性方程 $Q^{n+1} = D$ 和从图中得出的驱动方程 $D = (A \cdot Q^n) \oplus B$ ，可得输出方程为 $Q^{n+1} = (A \cdot Q^n) \oplus B$ 。触发方式为上升沿触发，画出初态 $Q^n = 0$ 条件下输出信号 Q 的波形如图 11-14 所示。

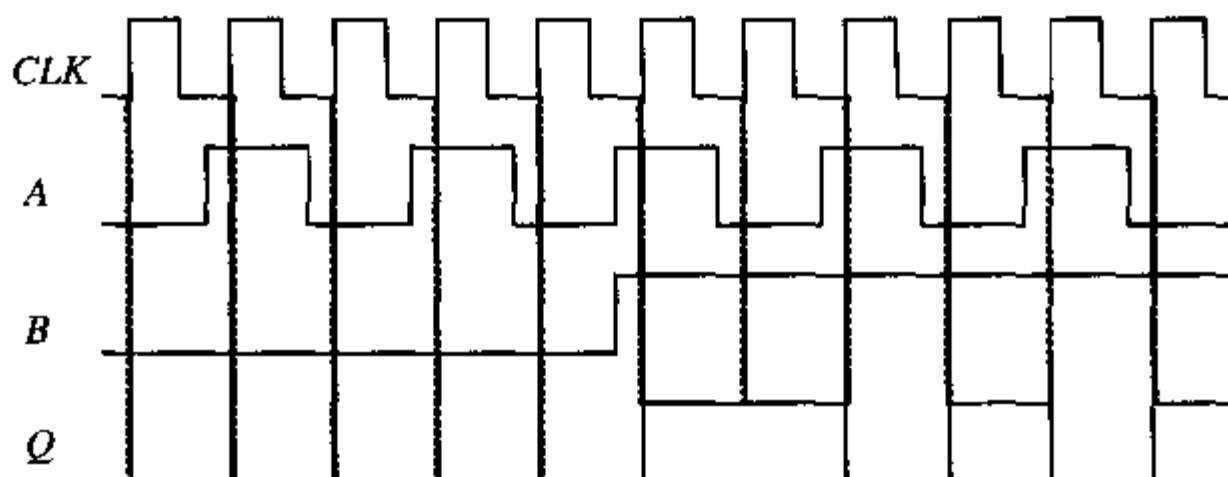


图 11-14

点评与拓展：

本题与真题 1 非常类似，可以相互比较，全面掌握此类型的题目。

以练代考训练题

【训练题 1】北方交通大学 2001 年

// 命题 10 分 //

填空题：

- 下列触发器中克服了空翻现象的有_____。
A. 边沿 D 触发器 B. 主从 JK 触发器 C. 钟控 RS 触发器 D. 主从 RS 触发器
- 同步时序逻辑电路中，所有触发器状态的变化都是在_____操作下进行的；异步时序逻辑电路中，各触发器的时钟信号_____发生的。
- 由于 D 触发器有_____个稳定状态，它可记录_____位二进制码，存储 8 位二进制信息需要_____个触发器。

【训练题 2】南京理工大学 2000 年

// 命题 5 分 //

填空题：

- 有门控 RS 锁存器_____、维持阻塞 D 触发器、主从 JK 触发器，其中抗干扰能力最强的是_____；具有约束条件的是_____；具有空翻现象的是_____。
- 欲将 RS 触发器转换成 D 触发器， $R=$ ____、 $S=$ _____。
- 用 T 触发器做一个同步三位二进制加法计数器，则触发器 F_2 的驱动输入端最简表达式为 $T_2=$ _____；如果用上升沿触发的边沿型 D 触发器构成异步三位二进制加法计数器，则 $CP_2=$ ____， $D_2=$ _____；（触发器 F_2 、 F_1 、 F_0 ， F_2 为高位）。

第 12 章 时序逻辑电路

重点难点精解

知识点 1: 时序逻辑电路的性质

时序电路与组合电路的根本区别在于,时序电路的输出不仅与输入有关,而且还与电路当前各结点状态有关,因此也就与电路过去的历史有关。换言之,时序电路具有记忆功能,能够保存历史状态并对当前状态的改变产生影响。实际上,时序电路就是采用记忆存储单元与组合电路模块相互配合而形成的。

时序电路的一种特例是电路的输出与输入无关(没有输入),而只与电路的状态有关,这种时序电路称为米里(Mealy)型时序电路,而与输入有关的时序电路称为摩尔(Moore)型时序电路。

知识点 2: 时序逻辑的实现

时序电路原理上可采用反馈控制结构加以实现,将当前部分输出信号的状态保留在存储电路如寄存器中,并在下一时刻反馈到电路的输入端,参与决策下一时刻电路的输出状态,周而复始。因此,时序电路为保持电路状态的有序变化,必需置于统一的步调或控制下,这种控制作用是依靠时钟信号而实现的。根据控制方式的差异,时序逻辑存在电平触发和沿(上升或下降)触发两种不同的方式。

与触发器的描述相同,时序电路可以采用逻辑方程组、状态表、状态图和时序图等方式,其中逻辑方程组包含激励方程、输出方程、状态方程等。各种描述方法本质相同,可以相互转换。

知识点 3: 基本的时序逻辑电路

根据时钟控制的差异,时序电路包括同步时序逻辑和异步时序逻辑两类。同步时序逻辑是指电路中的所有时序元件都在同一个时钟信号触发下发生状态的变化。异步时序逻辑则包含两个或两个以上不同的时钟信号,用来触发电路状态的变化。异步时序逻辑的分析与设计比同步时序逻辑更加复杂。

基本的时序逻辑电路包括寄存器(移位寄存器)、计数器、分频器等,应了解并熟悉其基本原理、结构和分析及设计方法。

移位寄存器:将寄存器中存放的代码在移位时钟脉冲的作用下,依次实现左移或右移,移位寄存器具有存储二进制代码的功能。移位寄存器常用 D 触发器级联后构成。

计数器记录输入时钟脉冲的个数,计数器的模是指在计数范围内的状态总数,计数器由 n 个触发器构成,触发器决定的状态总数为 2^n ,计数器的模最大不能超出此值。计数器种类繁多,结构多样。根据时钟控制方式,有同步和异步计数器;根据计数增减方向分,有加法、减

法与可逆计数器；按模值量分，有二进制、十进制、任意进制计数器。

分频器：与计数器工作方式类似，但关心的对象和具体要求不同。分频目的在于降低信号的输出频率，对状态的编码及顺序没有特殊要求，分频电路的分析比计数器的分析简单，两者的电路结构是类似的。

知识点 4：时序逻辑电路的分析

时序电路的性质决定了其比组合逻辑电路的分析与设计更为复杂。时序电路分析方法的一般步骤为：首先根据电路所采用的时序元件写出其状态方程；然后根据电路各元件的连接关系，即信号之间的相互依存关系，写出电路的驱动方程和输出方程；最后，在给定时钟信号的控制节拍下，写出状态转换表、画出状态转换图或时序图。其中状态表、状态图和时序图三者是等价的、本质相同，只是表现形式不同，因此可相互转换。三者中又以时序图和状态图更为直观。

知识点 5：时序逻辑电路的设计

时序电路的设计与相应的分析过程相反。首先应根据实际问题总结出系统的状态数、得到状态之间的转移及其条件，据此写出系统状态转移方程或状态转移表，进行状态的简化，并将此状态进行编码或分配，由此确定时序电路的规模及状态数，根据选定的时序电路（触发器）的类型，写出其状态方程，再根据已知的状态转移方程，即可得到电路的状态方程，根据该方程，连接相应的信号后，即可完成一般时序电路的设计。

时序电路的设计应注意电路状态的启动问题。由于电路有效的使用状态总是小于触发器系统的状态容量总数，因此可能存在无效的冗余态。有两种方法可消除这些冗余态的影响，一是修改逻辑设计，迫使系统一旦处于冗余态下，便可进入有效电路状态；或者直接预置初始有效态，避免系统进入无效态，即通常所说的系统自启动。

全真试题解析

【真题 1】 东南大学 2003 年

（本题 14 分）

电路如图 12-1 所示。

1. 写出各触发器 CP 信号的方程和驱动方程；
2. 写出电路的状态方程和输出方程；
3. 画出状态表及状态图；
4. 画出电路的时序图。

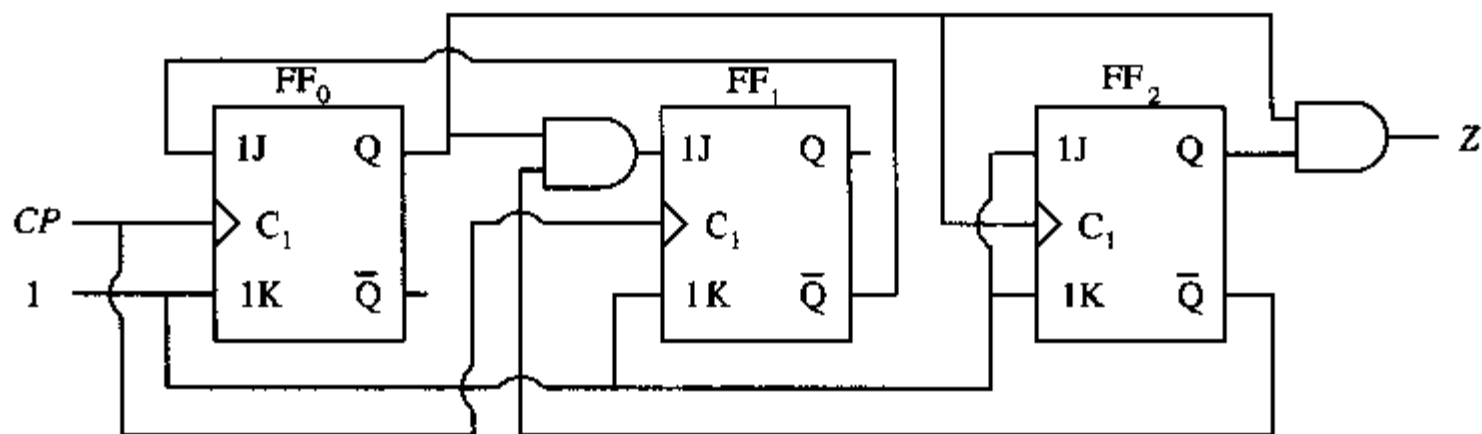


图 12-1

分析:

此题为时序电路分析的考核题, 主要考核对 JK 触发器状态方程的概念理解, 以及同步和异步时序逻辑的设计方法, 要求熟悉基本时序电路如 RS、D、JK 等触发器 Flip-Flop 的状态方程, 并采用状态驱动法求出电路中各结点电压信号随时间的变化。

解答:

1. FF0 与 FF1 为同步逻辑, 与 FF2 为异步逻辑, FF0 和 FF1 的时钟由外部时钟信号直接提供, FF2 的时钟由 FF0 输出 Q 提供, 采用下降沿电平触发, CP 信号方程为:

$$CP0 = CP1 = CP, \quad CP2 = Q_0^{n+1}$$

电路驱动方程是指 FF 前后级信号之间的相互连接关系, 由图可得:

$$\begin{cases} J_0 = \overline{Q_1} \\ J_1 = \overline{Q_0} \cdot \overline{Q_2} \\ J_2 = 1 \end{cases} \quad \begin{cases} K_0 = 1 \\ K_1 = 1 \\ K_2 = 1 \end{cases}$$

2. 根据 JK 触发器的功能定义 (真值表), 可写出其状态特性方程为 $Q^{n+1} = J\overline{Q}^n + \overline{K}Q^n$,

代入以上驱动方程和时钟信号后, 可得状态方程和最后的输出 (Q 不标上标表示现态)

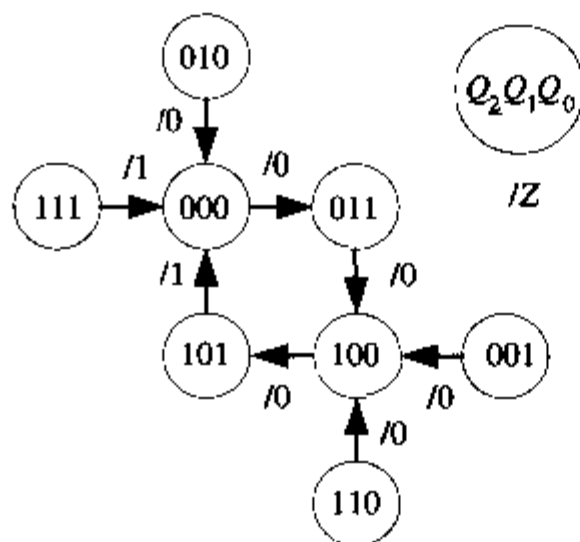
$$\begin{cases} Q_0^{n+1} = \overline{Q_1} \cdot \overline{Q_0} \cdot CP \\ Q_1^{n+1} = \overline{Q_0} \cdot \overline{Q_2} \cdot \overline{Q_1} \cdot CP \\ Q_2^{n+1} = \overline{Q_2} \cdot CP2 \end{cases} \quad Z = Q_0 Q_2$$

3 和 4. 电路的状态转换表、状态图和时序图如图 12-2 所示。设各点初始状态为 0。

状态转移表

| $Q_2^n Q_1^n Q_0^n$ | 000 | 001 | 010 | 011 | 100 | 101 | 110 | 111 |
|---------------------------------------|-----------|-----------|-----------|-----------|-----------|-----------|-----------|-----------|
| $Q_2^{n+1} Q_1^{n+1} Q_0^{n+1}$ /z | 011/ 0 | 100/ 0 | 000/ 0 | 100/ 0 | 101/ 0 | 000/ 1 | 100/ 0 | 000/ 1 |

状态转移图



电路时序图

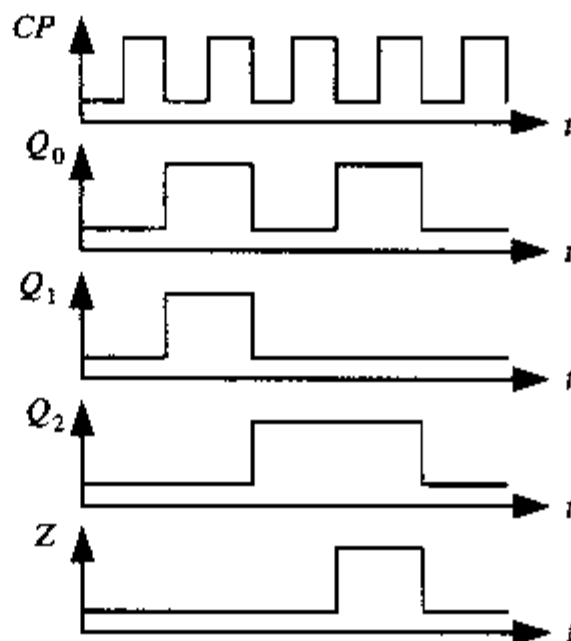


图 12-2

点评与拓展：

本题是触发器的级联问题，在时序电路中是常见题型，需要掌握。

【真题 2】 东北大学 2000 年
// 本题 10 分 //

如图 12-3 所示的电路， X 为控制信号， Q_1 和 Q_2 为输出， CP 为连续时钟脉冲。

1. 写出该电路的驱动方程和状态方程。
2. 画出状态转换图。
3. 说明电路的逻辑功能。

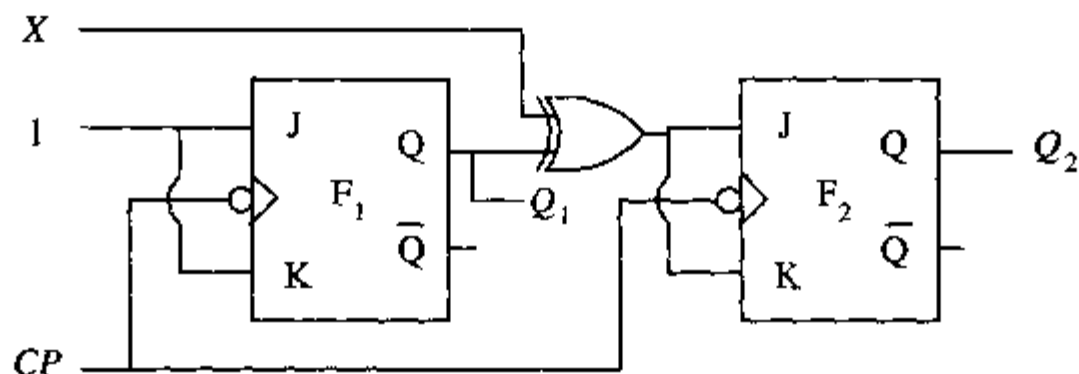


图 12-3

分析：

这是一个同步时序逻辑电路，采用下降沿触发，由于输出只和电路当时的状态有关，所以是一个摩尔型电路。

解答：

1. 由逻辑图可写出驱动方程为： $J_1 = K_1 = 1$ ； $J_2 = K_2 = X \oplus Q_1^n$

对应的卡诺图如图 12-4 所示。

| | | X | | |
|---------------|----|-----|----|-----------|
| | | 0 | 1 | |
| $Q_2^n Q_1^n$ | 00 | 11 | 11 | $J_1 K_1$ |
| | 01 | 11 | 11 | |
| | 11 | 11 | 11 | |
| | 10 | 11 | 11 | |

| | | X | | |
|---------------|----|-----|----|-----------|
| | | 0 | 1 | |
| $Q_2^n Q_1^n$ | 00 | 00 | 11 | $J_2 K_2$ |
| | 01 | 11 | 00 | |
| | 11 | 11 | 00 | |
| | 10 | 00 | 11 | |

| | | X | | |
|---------------|----|-----|----|-----------------------|
| | | 0 | 1 | |
| $Q_2^n Q_1^n$ | 00 | 01 | 11 | $Q_2^{n+1} Q_1^{n+1}$ |
| | 01 | 10 | 00 | |
| | 11 | 00 | 10 | |
| | 10 | 11 | 01 | |

图 12-4

根据卡诺图可以得到该电路的状态图,如图12-5所示。

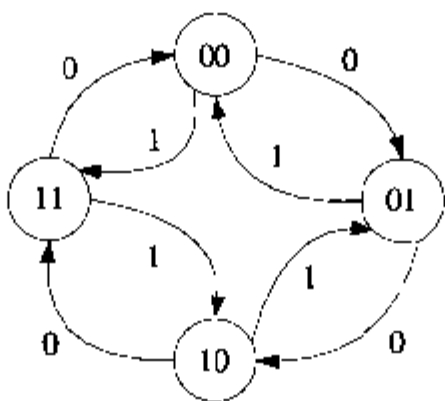


图 12-5

由状态图可得状态方程:

$$Q_1^{n+1} = \overline{Q_1^n};$$

$$\begin{aligned} Q_2^{n+1} &= \overline{Q_2^n} \overline{Q_1^n} X + \overline{Q_2^n} Q_1^n \overline{X} + Q_2^n \overline{Q_1^n} X + Q_2^n Q_1^n \overline{X} \\ &= \overline{Q_2^n} (X \oplus Q_1^n) + Q_2^n (\overline{X} \oplus Q_1^n) \end{aligned}$$

2. 状态转换图如图12-5所示。

3. 由状态转换图可以看出,当输入 $X=0$ 时,在脉冲 CP 的作用下 Q_2Q_1 从 $00 \rightarrow 01 \rightarrow 10 \rightarrow 11 \rightarrow 00 \rightarrow \dots$, 实现了一个模4加法计数器的功能;当输入 $X=1$ 时,在脉冲 CP 的作用下 Q_2Q_1 从 $00 \rightarrow 11 \rightarrow 10 \rightarrow 01 \rightarrow 00 \rightarrow \dots$, 实现了一个模4减法计数器的功能。由此可见,图示逻辑电路是一个同步可逆模4计数器, X 是用来确定计数方式的控制信号。

【真题3】 南开大学 2002 年

// 真题 10 分 //

74LS160 是同步十进制计数器,它的功能如图12-6所示。用它设计一个带进位的七进制计数器。

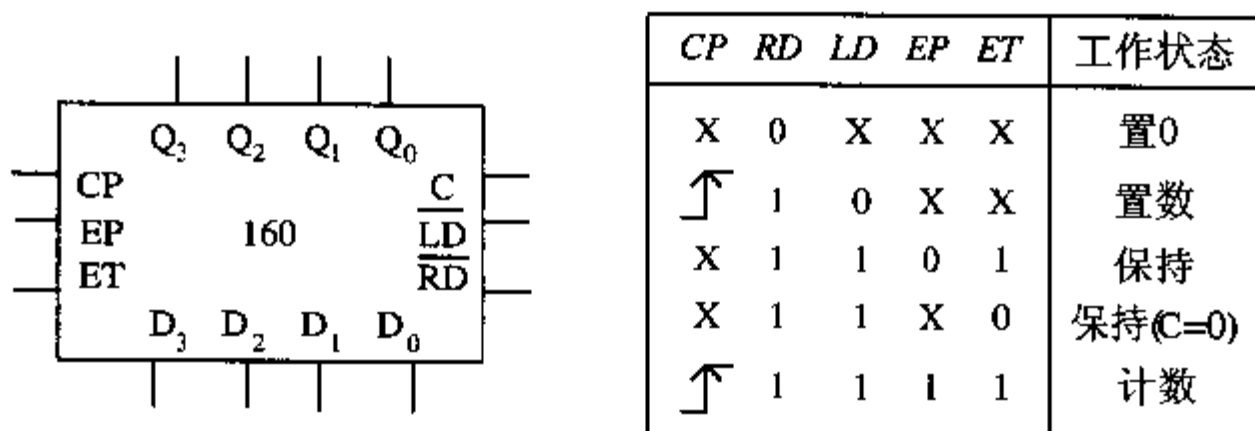


图 12-6

分析:

当 $Q_3Q_2Q_1Q_0$ 从 0000 开始计数到 0110 时,对 RD 置 1,对 LD 置 0,在下一个脉冲的上升沿,将事先预置的 $D_3D_2D_1D_0=1000$ 置给 $Q_3Q_2Q_1Q_0$,实现进位功能,同时对 RD 置 0,使

$Q_3Q_2Q_1Q_0=0000$ ，重新开始计数。

解答：

根据上面的分析，EP 和 ET 应始终为 1，当 $Q_2Q_1=11$ 时，RD 和 LD 从 11 变为 10，当 Q_3 由 0 变为 1 时，RD 由 1 变为 0。所以可得： $LD=\overline{Q_2} \cdot \overline{Q_1}$ ， $RD=\overline{Q_3}$ 。

设计结果如图 12-7 所示。

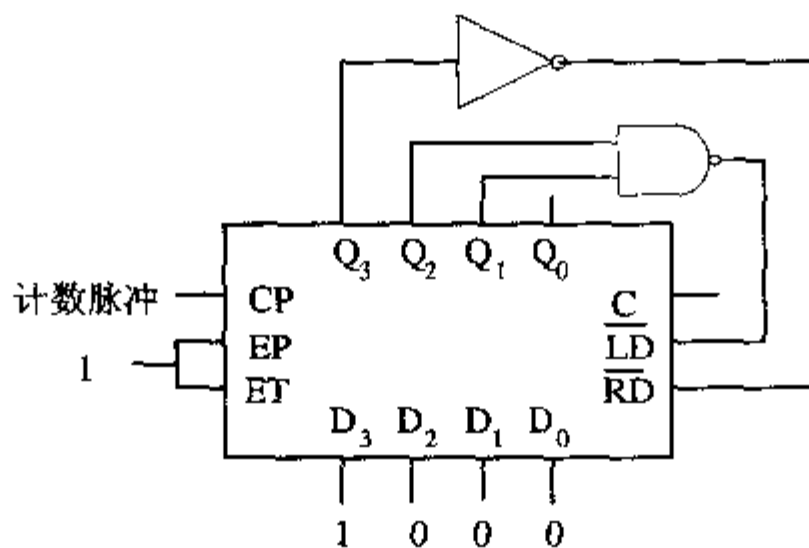


图 12-7

点评与拓展：

本题属于设计型题目，灵活性比较大。但只要根据 7 位计数的规律，利用 LD 和 RD 的功能，不难得到电路连接。

【真题 4】 南开大学 2000 年

// 本题 8 分 //

按图 12-8 给定的状态转换表，用主从型 JK 触发器设计同步计数器。

分析：

JK 触发器应用题目。

解答：

根据上面的表可以得到状态表如表 12-1 所示，再由状态表根据主从 JK 触发器的激励表，可以得到下列关于触发器的卡诺图，如图 12-9 所示。

表 12-1

| Num | A | B | C | D |
|-----|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 |
| 1 | 1 | 1 | 1 | 1 |
| 2 | 1 | 1 | 1 | 0 |
| 3 | 1 | 1 | 0 | 1 |
| 4 | 1 | 1 | 0 | 0 |
| 5 | 0 | 1 | 1 | 1 |
| 6 | 0 | 1 | 1 | 0 |
| 7 | 0 | 0 | 1 | 1 |
| 8 | 0 | 0 | 1 | 0 |
| 9 | 0 | 0 | 0 | 1 |

| $Q_4Q_3Q_2Q_1$ | A | B | C | D |
|----------------|---|---|---|---|
| 0000 | 1 | 1 | 1 | 1 |
| 1111 | 1 | 1 | 1 | 0 |
| 1110 | 1 | 1 | 0 | 1 |
| 1101 | 1 | 1 | 0 | 0 |
| 1100 | 0 | 1 | 1 | 1 |
| 0111 | 0 | 1 | 1 | 0 |
| 0110 | 0 | 0 | 1 | 1 |
| 0011 | 0 | 0 | 1 | 0 |
| 0010 | 0 | 0 | 0 | 1 |
| 0001 | 0 | 0 | 0 | 0 |

图 12-8

| $Q_4Q_3 \backslash Q_2Q_1$ | | 00 | 01 | 11 | 10 |
|----------------------------|----|------------|------------|------------|------------|
| | | 00 | 01 | 11 | 10 |
| Q_4Q_3 | 00 | 1 ϕ | ϕ 1 | ϕ 1 | 1 ϕ |
| | 01 | $\phi\phi$ | $\phi\phi$ | ϕ 1 | 1 ϕ |
| | 11 | 1 ϕ | ϕ 1 | ϕ 1 | 1 ϕ |
| | 10 | $\phi\phi$ | $\phi\phi$ | $\phi\phi$ | $\phi\phi$ |

J_1K_1

| $Q_4Q_3 \backslash Q_2Q_1$ | | 00 | 01 | 11 | 10 |
|----------------------------|----|------------|------------|------------|------------|
| | | 00 | 01 | 11 | 10 |
| Q_4Q_3 | 00 | 1 ϕ | 0 ϕ | ϕ 0 | ϕ 1 |
| | 01 | $\phi\phi$ | $\phi\phi$ | ϕ 0 | ϕ 0 |
| | 11 | 1 ϕ | 0 ϕ | ϕ 0 | ϕ 1 |
| | 10 | $\phi\phi$ | $\phi\phi$ | $\phi\phi$ | $\phi\phi$ |

J_2K_2

| $Q_4Q_3 \backslash Q_2Q_1$ | | 00 | 01 | 11 | 10 |
|----------------------------|----|------------|------------|------------|------------|
| | | 00 | 01 | 11 | 10 |
| Q_4Q_3 | 00 | 1 ϕ | 0 ϕ | 0 ϕ | 0 ϕ |
| | 01 | $\phi\phi$ | $\phi\phi$ | ϕ 0 | ϕ 1 |
| | 11 | ϕ 0 | ϕ 0 | ϕ 0 | ϕ 0 |
| | 10 | $\phi\phi$ | $\phi\phi$ | $\phi\phi$ | $\phi\phi$ |

J_3K_3

| $Q_4Q_3 \backslash Q_2Q_1$ | | 00 | 01 | 11 | 10 |
|----------------------------|----|------------|------------|------------|------------|
| | | 00 | 01 | 11 | 10 |
| Q_4Q_3 | 00 | 1 ϕ | 0 ϕ | 0 ϕ | 0 ϕ |
| | 01 | $\phi\phi$ | $\phi\phi$ | 0 ϕ | 0 ϕ |
| | 11 | ϕ 1 | ϕ 0 | ϕ 0 | ϕ 0 |
| | 10 | $\phi\phi$ | $\phi\phi$ | $\phi\phi$ | $\phi\phi$ |

J_4K_4

图 12-9

由上面的卡诺图可知: $J_1 = 1$; $K_1 = 1$

$$J_2 = \overline{Q_1}; \quad K_2 = \overline{Q_1} \cdot \overline{Q_3} + Q_4 \cdot \overline{Q_1} \cdot (Q_2 + Q_3)$$

$$J_3 = \overline{Q_1} \cdot \overline{Q_2}; \quad K_3 = \overline{Q_4} \cdot \overline{Q_1} \cdot (Q_2 + Q_3)$$

$$J_4 = \overline{Q_1} \cdot \overline{Q_2}; \quad K_4 = \overline{Q_1} \cdot \overline{Q_2}$$

点评与拓展:

可以看出 JK 触发器在时序电路中出现频率非常高, 属于必须掌握的内容。

【真题 5】 山东大学 2001 年

// 本题 9 分 //

如图 12-10 所示电路中, FA 为全加器, A、B 为与 CP 同步的二进制加数输入端, CO 为向高位进位, CI 为低位来的进位。S 为全加和, 分析该电路并指出其逻辑功能。当 $M=1101$, $N=1011$ 时, $S=?$

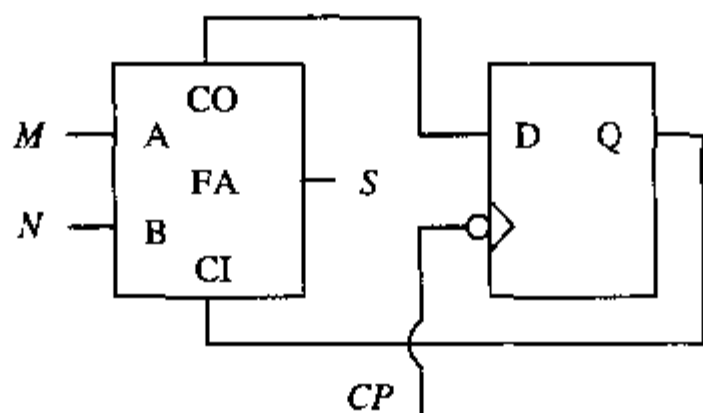


图 12-10

分析：

全加器和触发器结合的问题。

解答：

由逻辑图可写出驱动方程如下：

$D = CO$; $CI = Q^n$; $A = M$; $B = N$ 根据全加器的真值表可以得到状态（如表 12-2 所示）及等价的状态图（如图 12-11 所示）。

表 12-2

| Q^n | MN | | | | Q^{n+1} |
|-------|------|----|----|----|-----------|
| | 00 | 01 | 11 | 10 | |
| 0 | 0 | 0 | 1 | 0 | |
| 1 | 0 | 1 | 1 | 1 | |

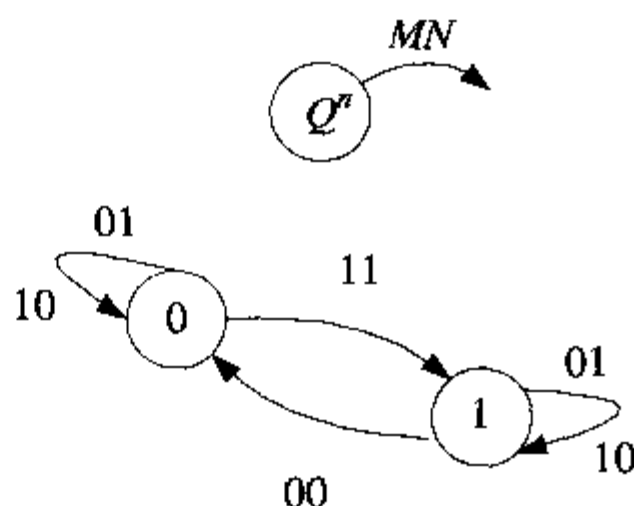


图 12-11

由图 12-11 可见, 当 $MN = 11$ 时触发器从 0 跳转到 1 (原来为 1 则保持 1 不变), $MN = 00$ 时触发器从 1 跳转到 0 (原来为 0 则保持 0 不变), MN 为其他状态时, 触发器保持当前状态不变。根据上面的分析, 可知当 $M = 1101$, $N = 1101$ 时, $S = 1101$ 。

【真题 6】 山东大学 2001 年

// 本题 9 分 //

分析如图 12-12 所示的电路, 画出在 CP 作用下 $Q_2Q_1Q_0$ 和 RD 的波形图, 指出 $Q_2Q_1Q_0$ 是否都能作为分频输出, 如不能请说明理由。

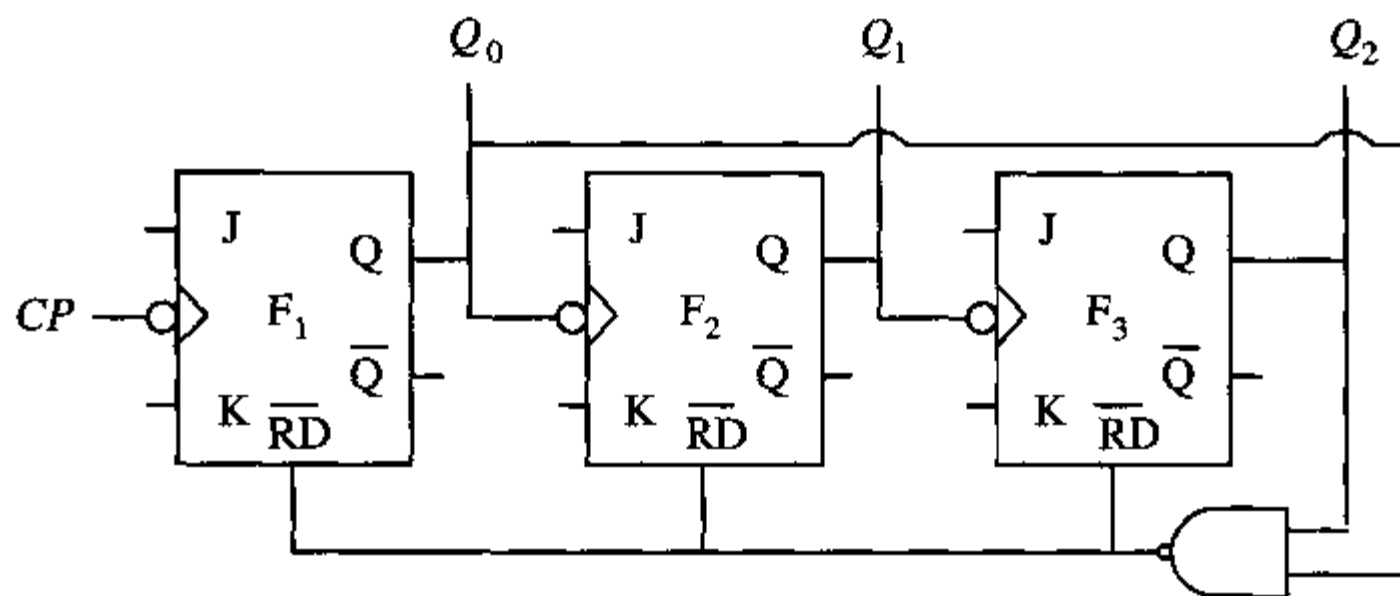


图 12-12

分析：

JK 触发器的级联。

解答:

上图是一个异步计数器的原理图,设计数器的初始状态是 $Q_2Q_1Q_0 = 000$, 在计数脉冲的作用下开始计数, 在第 4 个脉冲后 $Q_2Q_1Q_0 = 100$, 在第 5 个脉冲的下降沿, 先有 $Q_2Q_1Q_0 = 101$, 然后由于 $\overline{RD} = \overline{Q_2} \cdot \overline{Q_0} = 0$, 使得计数器的状态变回 000。波形图如图 12-13 所示。

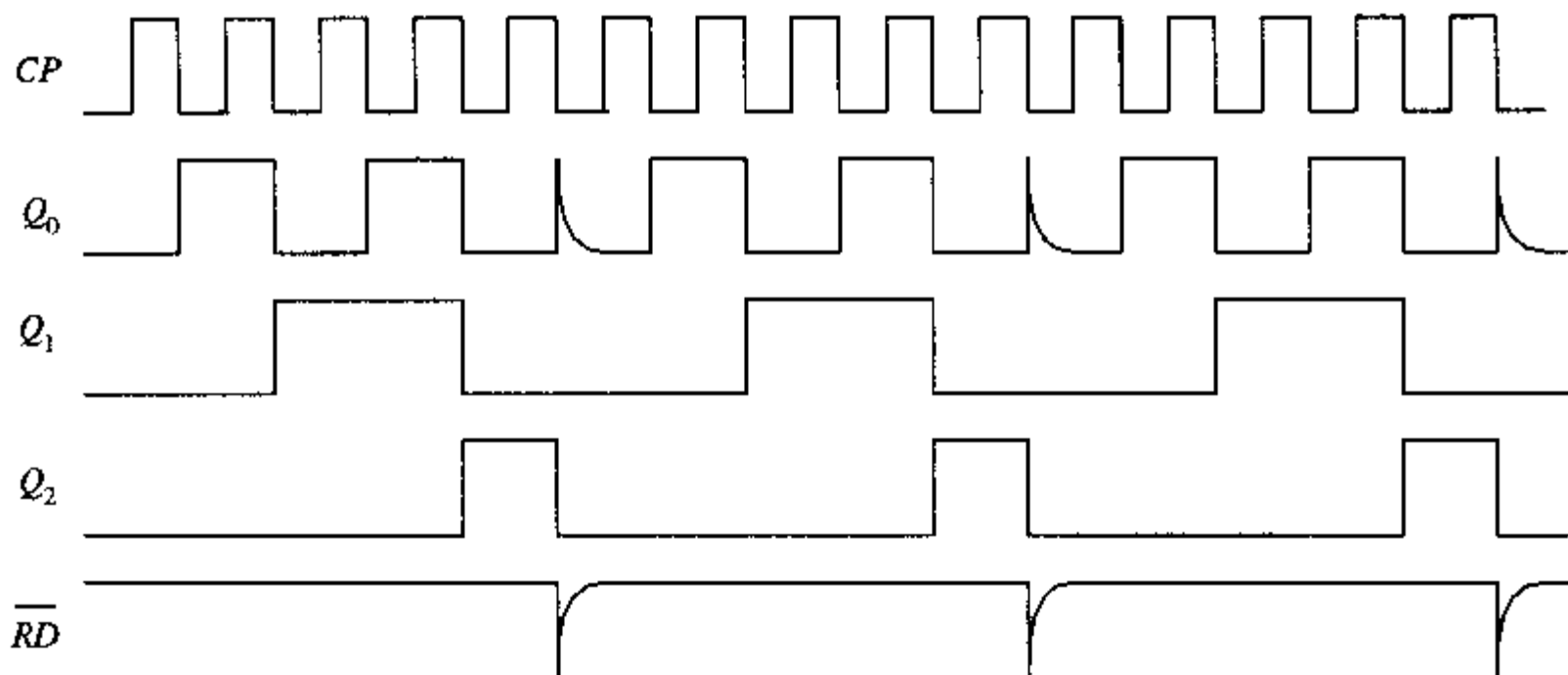


图 12-13

由波形图可以看出 Q_2 和 Q_1 均能作为分频输出, 而 Q_0 由于毛刺的出现, 无法作为稳定的分频输出。

点评与拓展:

此类题目一再出现, 真题 1 也是, 可进行对照比较。

【真题 7】 浙江大学 2002 年

// 本题 15 分 //

用 D 或 JK 触发器设计一套同步时序电路, 已知 $X=0$ 时, 电路以六进制方式记数, 当 $X=1$ 时, 电路以七进制方式记数, 并在计到 101 ($X=0$) 或 110 ($X=1$) 时, 有进位输出 $Z=1$ 。要求:

1. 画出状态转换图;
2. 写出状态转换真值表;
3. 写出状态转换方程;
4. 写出激励方程和输出方程。

分析:

题中已经给出了设计的思路, 但需要利用状态图求出转换的突变点。

解答:

1. 根据题意可画出状态图如图 12-14 所示。

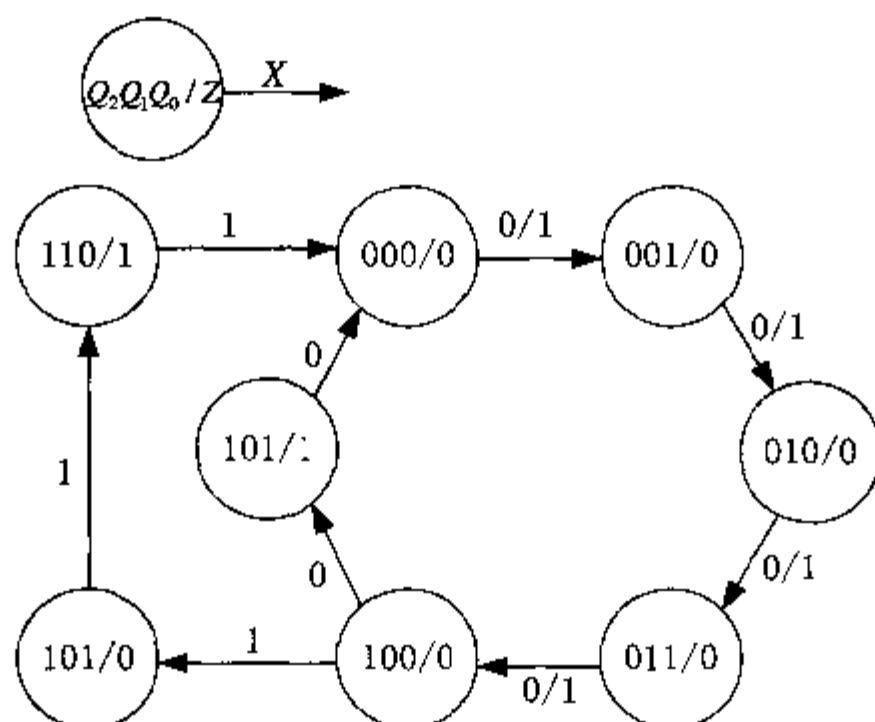


图 12-14

2. 由状态图可得到以下状态转换真值表，如表 12-3 所示。

表 12-3

| $Q_2Q_1 \backslash Q_0X$ | | Q_0X | | | |
|--------------------------|-------------------------------|----------------|-----|----------------|----------------|
| | | 00 | 01 | 11 | 10 |
| 00 | $Q_2^{n+1}Q_1^{n+1}Q_0^{n+1}$ | 001 | 001 | 010 | 010 |
| 01 | | 011 | 011 | 100 | 100 |
| 11 | | $\phi\phi\phi$ | 000 | $\phi\phi\phi$ | $\phi\phi\phi$ |
| 10 | | 101 | 101 | 110 | 000 |

| $Q_2Q_1 \backslash Q_0X$ | | Q_0X | | | |
|--------------------------|-----|--------|----|--------|--------|
| | | 00 | 01 | 11 | 10 |
| 00 | Z | 0 | 0 | 0 | 0 |
| 01 | | 0 | 0 | 0 | 0 |
| 11 | | ϕ | 1 | ϕ | ϕ |
| 10 | | 0 | 0 | 0 | 1 |

3. 状态转换方程：

$$Q_2^{n+1} = Q_2^n \overline{Q_1^n} (\overline{Q_0^n} + X) + Q_0^n Q_1^n;$$

$$Q_1^{n+1} = Q_1^n \overline{Q_0^n} \overline{Q_2^n} + Q_0^n \overline{Q_1^n} \overline{Q_2^n} + Q_0^n \overline{Q_1^n} X;$$

$$Q_0^{n+1} = \overline{Q_0^n} \overline{Q_2^n} + \overline{Q_0^n} Q_1^n;$$

4. 激励方程和输出方程如下，如果选用 D 触发器，则卡诺图如图 12-15 所示。

| $Q_2Q_1 \backslash Q_0X$ | | Q_0X | | | |
|--------------------------|-------------|----------------|-----|----------------|----------------|
| | | 00 | 01 | 11 | 10 |
| 00 | $D_2D_1D_0$ | 001 | 001 | 010 | 010 |
| 01 | | 011 | 011 | 100 | 100 |
| 11 | | $\phi\phi\phi$ | 000 | $\phi\phi\phi$ | $\phi\phi\phi$ |
| 10 | | 101 | 101 | 110 | 000 |

图 12-15

$$D_0 = \overline{Q_0}^n \overline{Q_2}^n + \overline{Q_0}^n \overline{Q_1}^n \quad D_1 = \overline{Q_1}^n \overline{Q_0}^n \overline{Q_2}^n + \overline{Q_0}^n \overline{Q_1}^n \overline{Q_2}^n + \overline{Q_0}^n \overline{Q_1}^n X$$

$$D_2 = \overline{Q_2}^n \overline{Q_1}^n (\overline{Q_0}^n + X) + \overline{Q_0}^n \overline{Q_1}^n$$

如果选用 JK 触发器, 则卡诺图如图 12-16 所示。

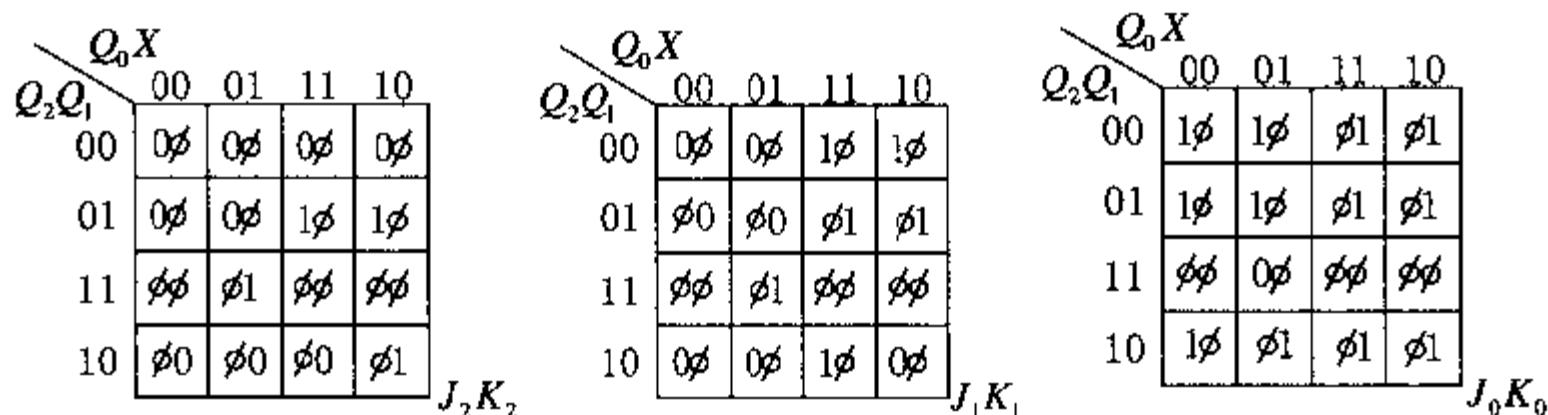


图 12-16

$$J_0 = \overline{Q_1} + \overline{Q_2}, \quad K_0 = 1; \quad J_1 = \overline{Q_0}X + \overline{Q_0}\overline{Q_2}, \quad K_1 = \overline{Q_0} + \overline{Q_2}; \quad J_2 = \overline{Q_1}\overline{Q_0},$$

$$K_2 = \overline{Q_0}\overline{X} + \overline{Q_2}\overline{Q_1}. \text{ 输出方程为: } Z = \overline{Q_2}^n \overline{Q_1}^n + \overline{Q_2}^n \overline{Q_0}^n \overline{X}.$$

点评与拓展:

本题是触发器的设计型题目, 参见北大 2001 年试题, 复旦 1999 年试题也有类似题目。

【真题 8】 清华大学 2001 年

// 本题 18 分 //

设计一个可变进制的同步计数器。它有一个控制端 M : 当 M 为 0 时, 实现七进制计数器; 当 $M=1$ 时, 实现五进制计数器。请用 D 触发器和门电路 (门电路类型不限) 实现, 画出最简逻辑图, 并验证能否自启动 (若不能自启动, 不必修改成自启动电路)。

分析:

计数器设计型题目。

解答:

根据题意可画出状态转移图如图 12-17 所示。

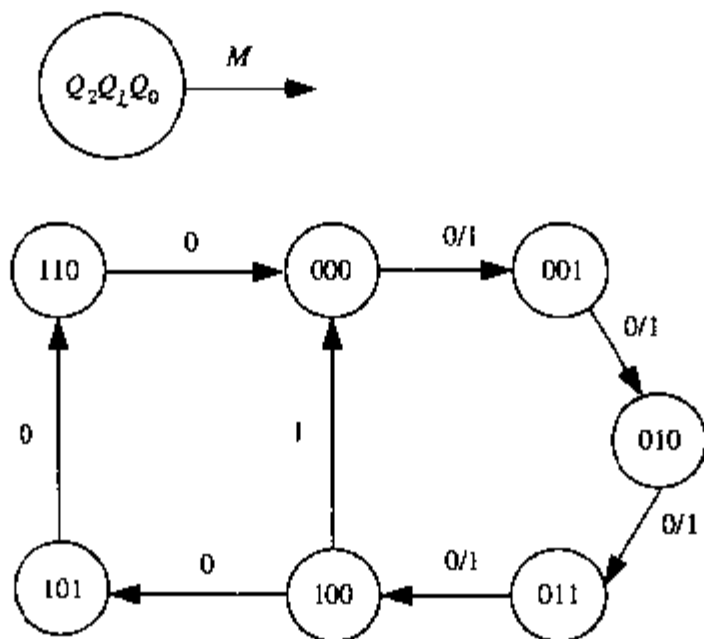


图 12-17

状态转换真值表如表 12-4 所示。

D 触发器激励方程的卡诺图如图 12-18 所示。

表 12-4

| Q_2Q_1 \ Q_0M | | 00 | 01 | 11 | 10 |
|-------------------|--|-----|----------------|----------------|----------------|
| | | 00 | 01 | 11 | 10 |
| 00 | | 001 | 001 | 010 | 010 |
| 01 | | 011 | 011 | 100 | 100 |
| 11 | | 000 | $\phi\phi\phi$ | $\phi\phi\phi$ | $\phi\phi\phi$ |
| 10 | | 101 | 000 | $\phi\phi\phi$ | 110 |

| Q_2Q_1 \ Q_0M | | 00 | 01 | 11 | 10 |
|-------------------|--|-----|----------------|----------------|----------------|
| | | 00 | 01 | 11 | 10 |
| 00 | | 001 | 001 | 010 | 010 |
| 01 | | 011 | 011 | 100 | 100 |
| 11 | | 000 | $\phi\phi\phi$ | $\phi\phi\phi$ | $\phi\phi\phi$ |
| 10 | | 101 | 000 | $\phi\phi\phi$ | 110 |

图 12-18

可写出以下表达式：

$$D_2 = Q_1Q_0 + Q_2Q_0 + Q_2\overline{Q_1}M; \quad D_1 = Q_2Q_0 + \overline{Q_1}Q_0 + Q_1\overline{Q_2}Q_0;$$

$$D_0 = \overline{Q_0}Q_2 + \overline{Q_0}Q_1M;$$

经验证发现，当电路处于 111 ($M=0/1$)、101 ($M=1$)、110 ($M=1$) 这些无效状态时，能够回到有效状态，如图 12-19 所示。因此这个电路是可以实现自启动功能的。

点评与拓展：

与上题一样，是利用触发器组成计数器的设计型题目。

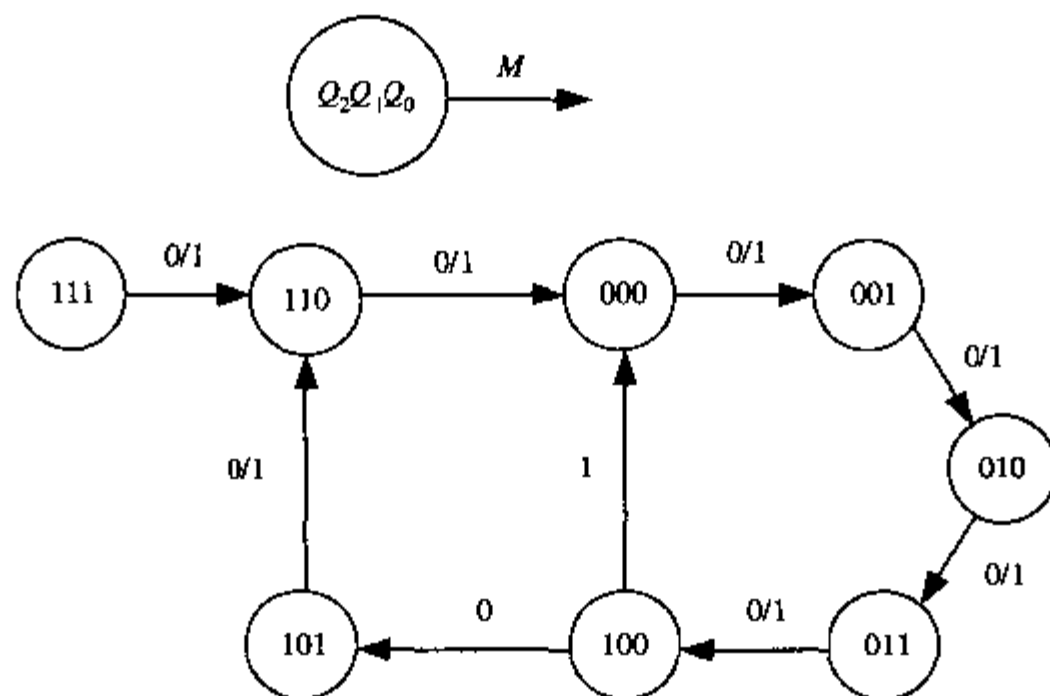


图 12-19

【真题 9】 北京大学 2002 年

// 本题 10 分 //

用 JK 触发器和与非门设计一个实现表 12-5 中所示的逻辑功能的同步计数器型序列信号发生器。该电路要求具有自启动能力。

1. 画出状态转换图；
2. 列出状态转换真值表；
3. 写出表达式；

4. 画出逻辑图。

解答:

1. 根据题意画出状态转换图, 如图 12-20 所示。

2. 状态转换真值表如表 12-6 所示。

表 12-5

| CP 的 顺序 | FF 状态 | | | 输出 | |
|------------|-------|-------|-------|-------|-------|
| | Q_2 | Q_1 | Q_0 | Z_1 | Z_0 |
| 0 | 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | 1 | 0 |
| 2 | 0 | 1 | 1 | 1 | 1 |
| 3 | 1 | 1 | 0 | 1 | 1 |
| 4 | 1 | 0 | 0 | 0 | 1 |

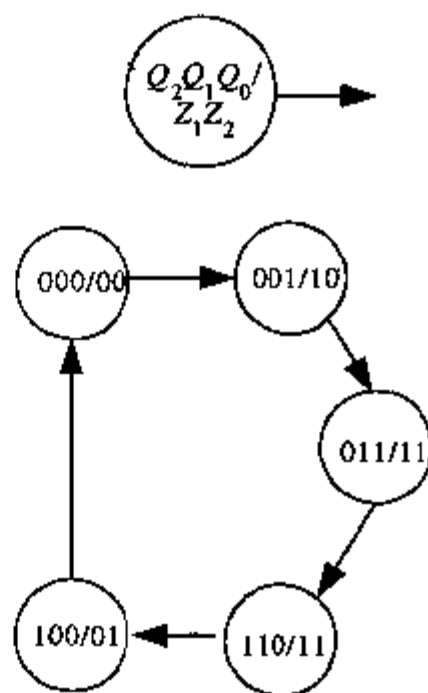


图 12-20

表 12-6

| Q_2Q_1 | | Q_0 | | |
|----------|----|----------------|----------------|-------------------------------|
| | | 0 | 1 | |
| 00 | 00 | 001 | 011 | $Q_2^{n+1}Q_1^{n+1}Q_0^{n+1}$ |
| 01 | 01 | $\phi\phi\phi$ | 110 | |
| 11 | 11 | 100 | $\phi\phi\phi$ | |
| 10 | 10 | 000 | $\phi\phi\phi$ | |
| | | | | |

| Q_2Q_1 | | Q_0 | | |
|----------|----|------------|------------|----------|
| | | 0 | 1 | |
| 00 | 00 | 00 | 10 | Z_1Z_2 |
| 01 | 01 | $\phi\phi$ | 11 | |
| 11 | 11 | 11 | $\phi\phi$ | |
| 10 | 10 | 01 | $\phi\phi$ | |
| | | | | |

3. 根据上面的真值表, 可以得到 JK 触发器激励方程的卡诺图, 如图 12-21 所示。

| Q_2Q_1 | | Q_0 | | |
|----------|----|------------|------------|----------|
| | | 0 | 1 | |
| 00 | 00 | 0ϕ | 0ϕ | J_2K_2 |
| 01 | 01 | $\phi\phi$ | 1ϕ | |
| 11 | 11 | $\phi 0$ | $\phi\phi$ | |
| 10 | 10 | $\phi 1$ | $\phi\phi$ | |
| | | | | |

| Q_2Q_1 | | Q_0 | | |
|----------|----|------------|------------|----------|
| | | 0 | 1 | |
| 00 | 00 | 0ϕ | 1ϕ | J_1K_1 |
| 01 | 01 | $\phi\phi$ | $\phi 0$ | |
| 11 | 11 | $\phi 1$ | $\phi\phi$ | |
| 10 | 10 | 0ϕ | $\phi\phi$ | |
| | | | | |

| Q_2Q_1 | | Q_0 | | |
|----------|----|------------|------------|----------|
| | | 0 | 1 | |
| 00 | 00 | 1ϕ | $\phi 0$ | J_0K_0 |
| 01 | 01 | $\phi\phi$ | $\phi 1$ | |
| 11 | 11 | 0ϕ | $\phi\phi$ | |
| 10 | 10 | 0ϕ | $\phi\phi$ | |
| | | | | |

图 12-21

可写出如下表达式:

$$J_2 = Q_1; \quad K_2 = \overline{Q_1}; \quad J_1 = Q_0; \quad K_1 = \overline{Q_0}; \quad J_0 = \overline{Q_2}; \quad K_0 = Q_1。$$

$$Z_1 = Q_0 + Q_1 = \overline{\overline{Q_0 Q_1}}; \quad Z_2 = Q_2 + Q_1 = \overline{\overline{Q_2 Q_1}};$$

4. 逻辑图如图 12-22 所示。

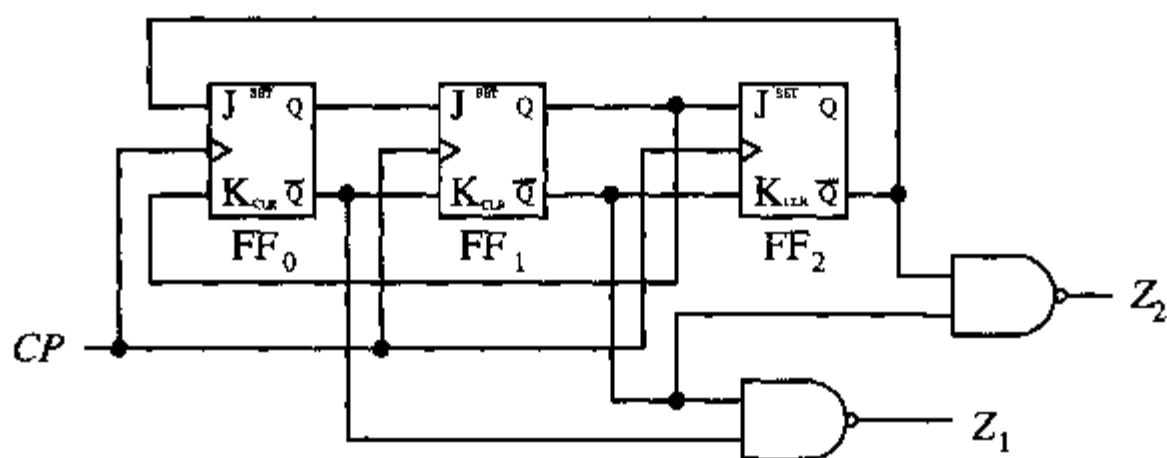


图 12-22

点评与拓展:

本题和真题 7、8 的类型相同。

【真题 10】 浙江大学 2001 年

|| 本题 12 分 ||

设计一套 01101001011100 序列产生电路, 可以选用计数器、移位寄存器和其他任何组合逻辑电路, 写出电路的设计过程, 画出电路图, 电路要求尽量简单。

分析:

略, 见解答部分。

解答:

此题可利用计数器和组合逻辑电路来实现, 也可利用移位寄存器和组合逻辑电路来实现。

1. 利用计数器和组合逻辑电路实现: 根据题意序列长度是 14, 因此利用一个十四进制计数器再加上数据选择器就可以实现。

具体方法如下:

利用一个 4 位十六进制计数器, 当计数器输出为 1101 时, 产生复位信号, 这样就构成一个十四进制计数器, 同时计数器的输出端和数据选择器的地址端相连, 并且把欲产生的序列按一定顺序加在数据选择器的数据输入端。电路图如图 12-23 所示。

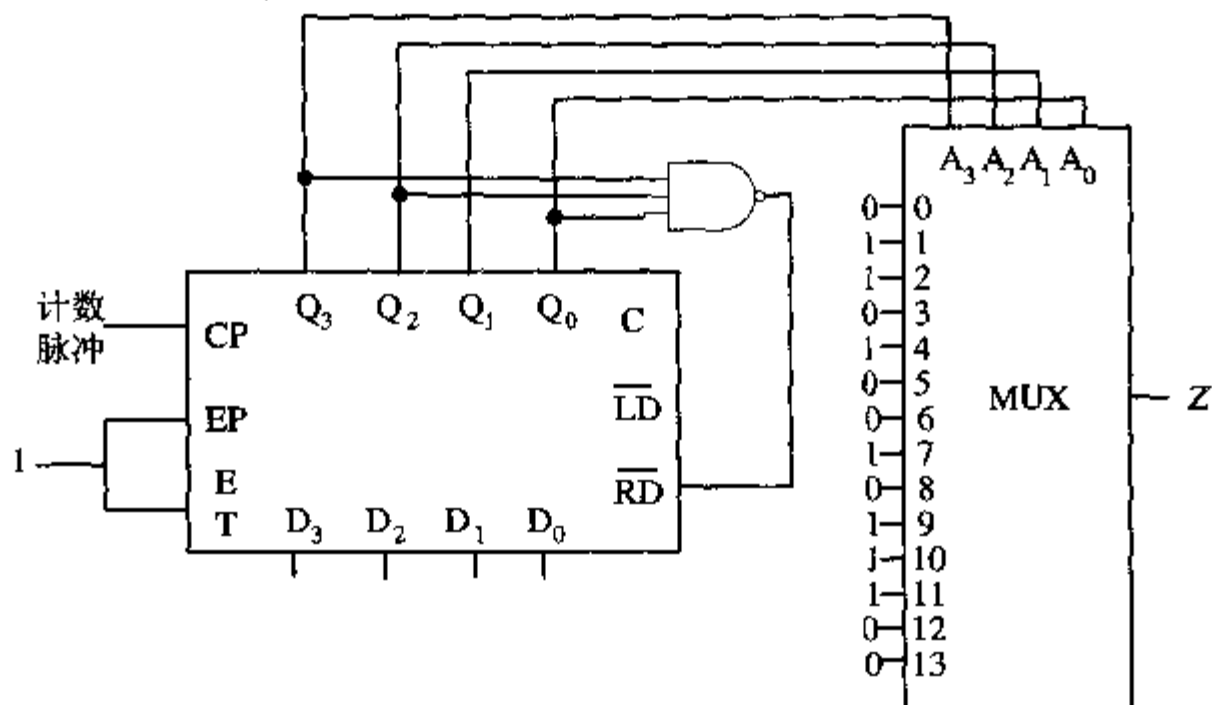


图 12-23

2. 利用移位寄存器和组合逻辑电路来实现。

根据题意,以4位来划分序列,可以得到编码状态图,如图12-24所示。

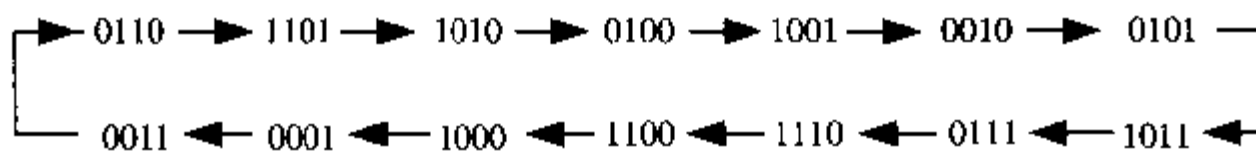


图 12-24

根据上图可以得到SL的卡诺图,如图12-25所示。

| Q_2Q_3 | | Q_0Q_1 | | | |
|----------|----|----------|----|--------|----|
| | | 00 | 01 | 11 | 10 |
| Q_0Q_1 | 00 | ϕ | 1 | 0 | 1 |
| | 01 | 1 | 1 | 0 | 1 |
| | 11 | 0 | 0 | ϕ | 0 |
| | 10 | 1 | 0 | 1 | 0 |

SL

图 12-25

$$\text{表达式为: } SL = \overline{Q_0}Q_2 + \overline{Q_0}Q_3 + \overline{Q_1}Q_2Q_3 + Q_2Q_3Q_0$$

由于初始状态是0110,所以在移位寄存器开始移位之前,需要对其置数0110,然后再开始移位操作,可在 S_0 端加一个启动脉冲来实现上述目的。电路图如图12-26所示。

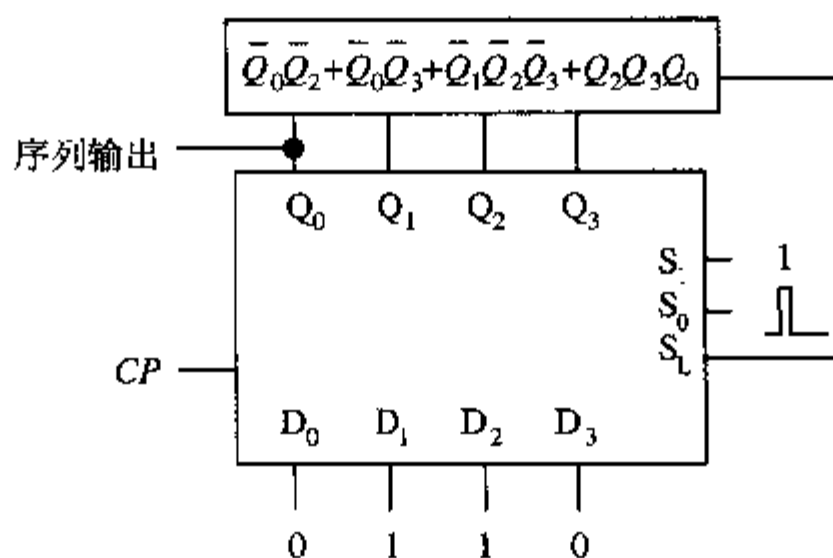


图 12-26

点评与拓展:

本题的设计难度较大,需注意。

【真题11】 复旦大学2000年

|| 本题10分 ||

设计一个同步时序电路,它有一个输入端 x ,输入信号序列出现“1010”时,电路输出为“0”,在其他输入信号序列出现时电路输出为“1”,试画出最简状态图和最简状态表。要求:采用米里模型和摩尔模型分别表示。

解答:

根据题意,电路必须记住的状态是0、1、10、101、1010,可得到米里模型的最简状态图

和最简状态表分别如图 12-27 和表 12-7 所示。

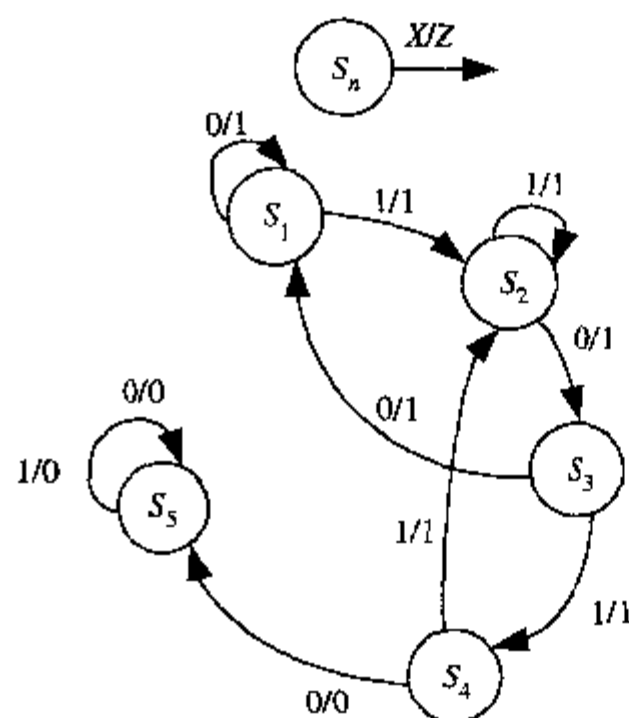


图 12-27

表 12-7

| S_n | X | |
|-------|---------|-------------|
| | 0 | 1 |
| S_1 | $S_1/1$ | $S_2/1$ |
| S_2 | $S_3/1$ | $S_2/1$ |
| S_3 | $S_1/1$ | $S_4/1$ |
| S_4 | $S_5/0$ | $S_2/1$ |
| S_5 | $S_5/0$ | S_{n+1}/Z |

摩尔模型的最简状态图和最简状态表分别如图 12-28 和表 12-8 所示。

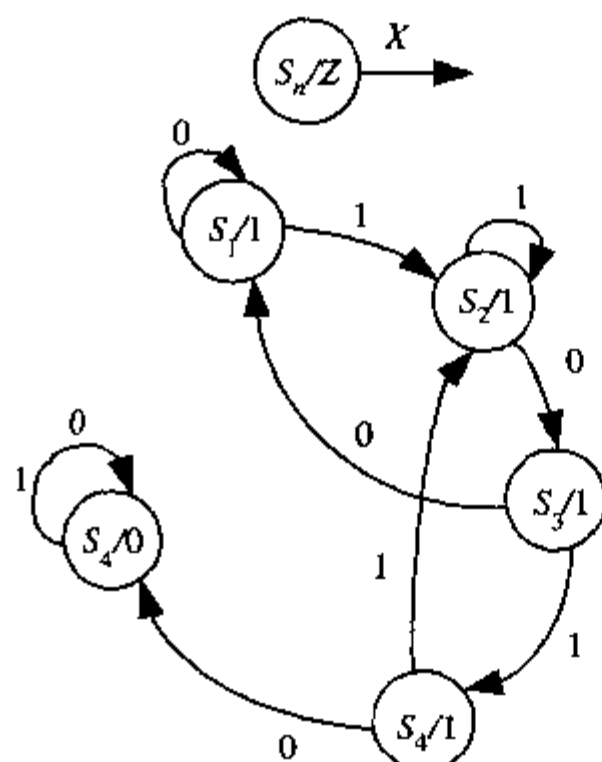


图 12-28

表 12-8

| S_n | X | | |
|-------|-------|-------|---|
| | 0 | 1 | Z |
| S_1 | S_1 | S_2 | 1 |
| S_2 | S_3 | S_2 | 1 |
| S_3 | S_1 | S_4 | 1 |
| S_4 | S_5 | S_2 | 1 |
| S_5 | S_5 | S_5 | 0 |

点评与拓展:

同样是设计型考题, 类似的题目可参见浙大 2001 年、上海交通大学 2000 年的试题。

【真题 12】 武汉大学 2001 年

// 本题 15 分 //

图 12-29 所示为一个时序电路, 已知输入信号 A 、 B 波形。

1. 画出 Q_1 、 Q_2 和 F 的波形图, 假定各触发器初始状态均为 0。
2. 若信号 A 频率较低, 则对 F 有何影响? 若信号 B 频率升高, 但占空比不变, 对 F 有何影响?

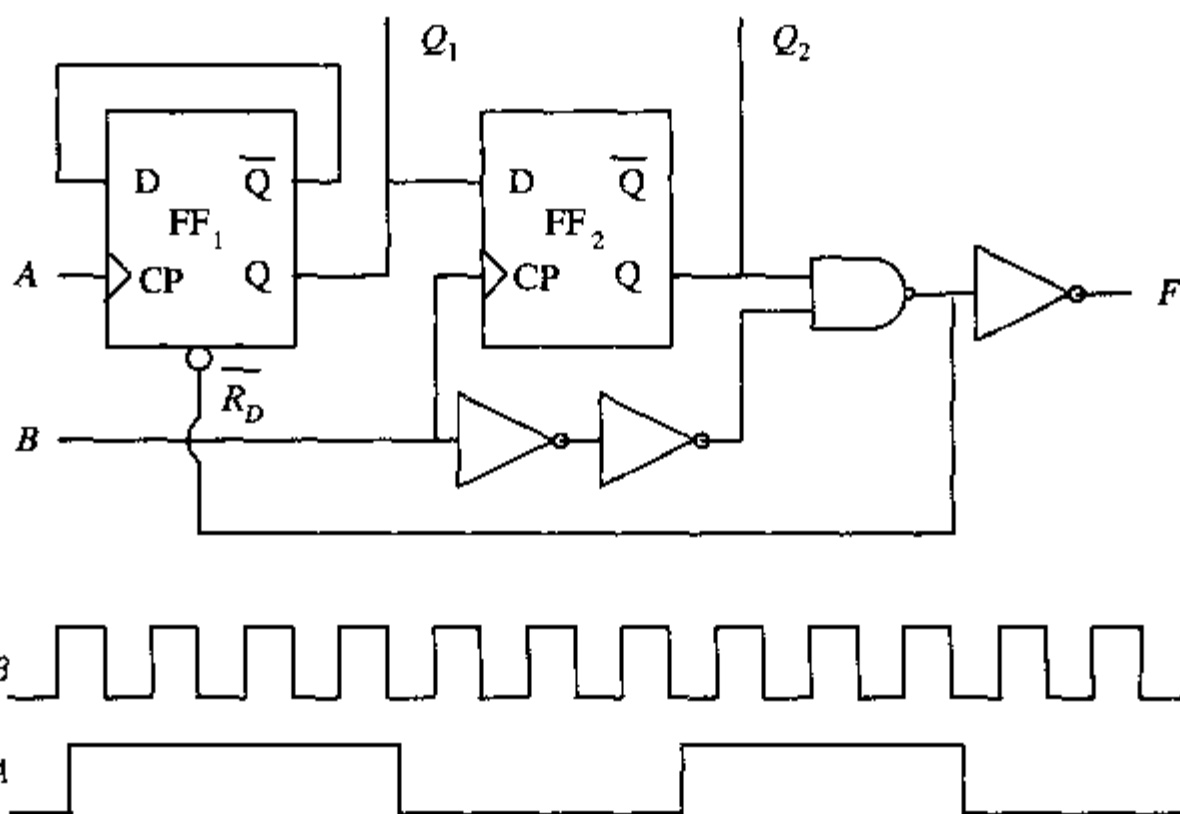


图 12-29

解答:

1. 根据上面的逻辑电路图, 可以写出下列状态方程和输出方程:

$$Q_1^{n+1} = \overline{Q_1^n R_D^n}, \quad Q_2^{n+1} = Q_1^n, \quad \overline{R_D^{n+1}} = \overline{B^n Q_2^n}, \quad F^{n+1} = B^n Q_2^n;$$

可画出 Q_1 、 Q_2 和 F 的波形图, 如图 12-30 所示。

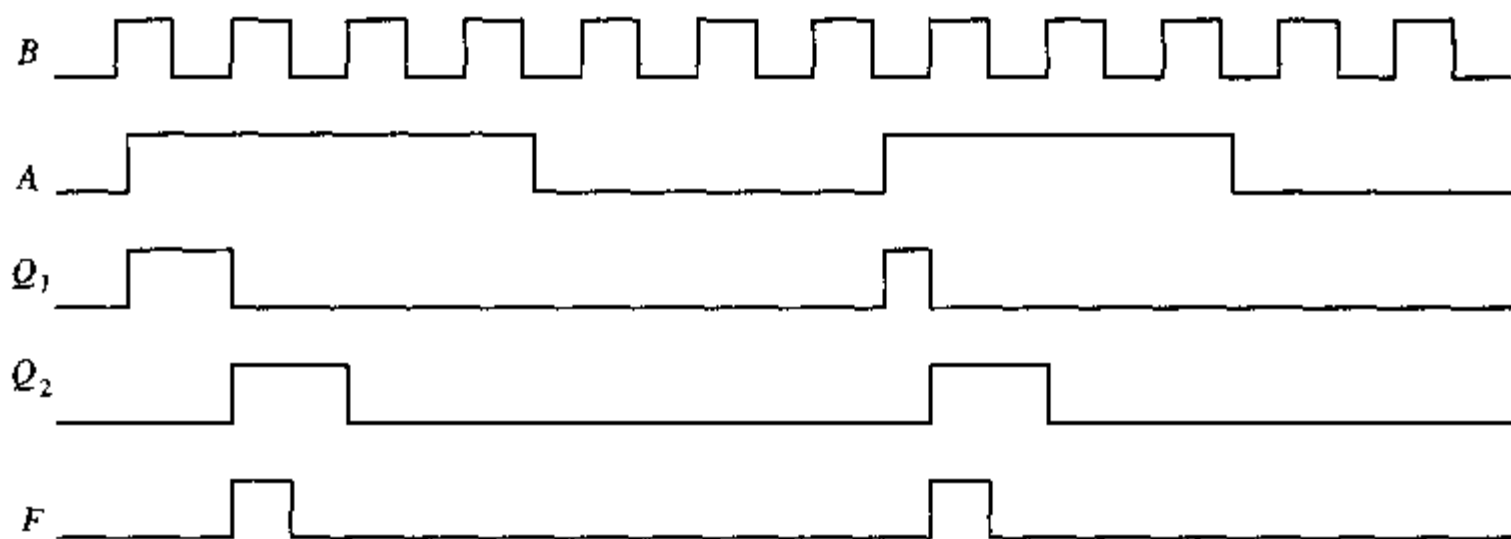


图 12-30

2. 根据上面的波形图可以发现, 如果 A 的频率较低, 则 F 的频率较低, 并且占空比也较小。若信号 B 频率升高, 但占空比不变, 则 F 的频率升高但占空比不变。

点评与拓展:

本题考察了 D 触发器在时序电路中的应用。

【真题 13】 浙江大学 2001 年

// 本题 15 分 //

试用如图 12-31 所示的串行输入/并行输出移位寄存器 (右移) 和少量的非门、与或非门实现如状态图中所示的编码输出功能, 设初态 $Q_A Q_B Q_C Q_D = 0000$ 。

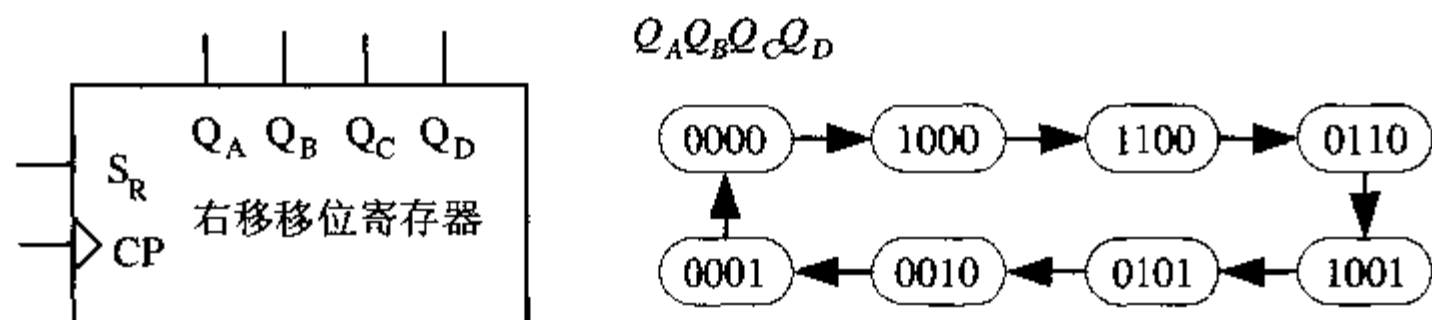


图 12-31

解答:

根据题意可以做出 S_R 的卡诺图如图 12-32 所示。

| | | $Q_C Q_D$ | | | |
|-----------|----|-----------|--------|--------|--------|
| | | 00 | 01 | 11 | 10 |
| $Q_A Q_B$ | 00 | 1 | 0 | ϕ | 0 |
| | 01 | ϕ | 0 | ϕ | 1 |
| | 11 | 0 | ϕ | ϕ | ϕ |
| | 10 | 1 | ϕ | 0 | ϕ |

S_R

图 12-32

化简得: $S_R = Q_B Q_C + \overline{Q_B} Q_C Q_D = \overline{Q_B} Q_C + Q_B Q_C Q_D$ 。电路如图 12-33 所示。

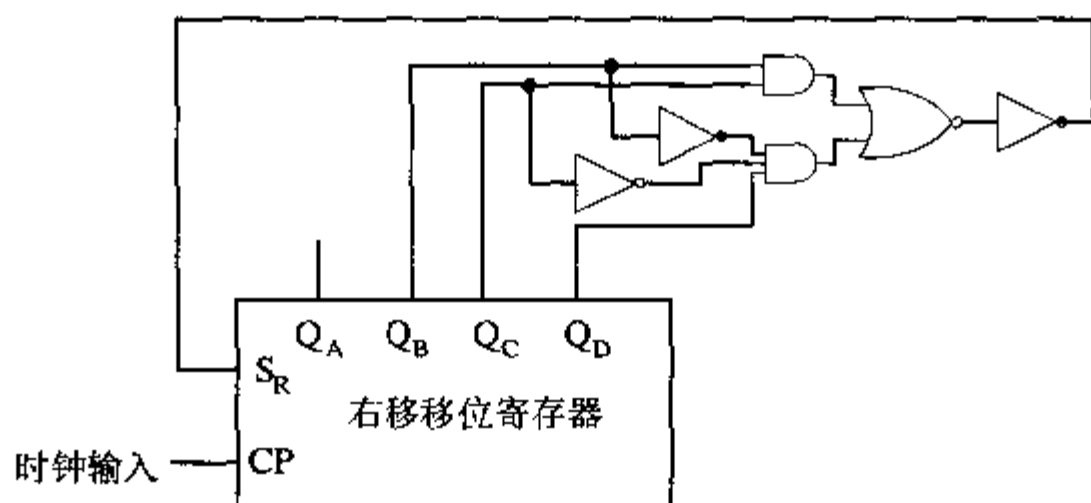


图 12-33

点评与拓展:

此类状态图的转换问题已经出现不止一次了, 也属于数字电路中的常考类型, 如第 11 章的真题 5, 需要重视。

【真题 14】 北京大学 2002 年

|| 本题 10 分 ||

分析图 12-34 所示的逻辑电路的功能。

1. 列出输出函数和驱动函数;
2. 写出存储电路的状态方程;
3. 画出状态转换表和状态转换图;
4. 对电路特性进行描述 (用时序图或文字说明)。

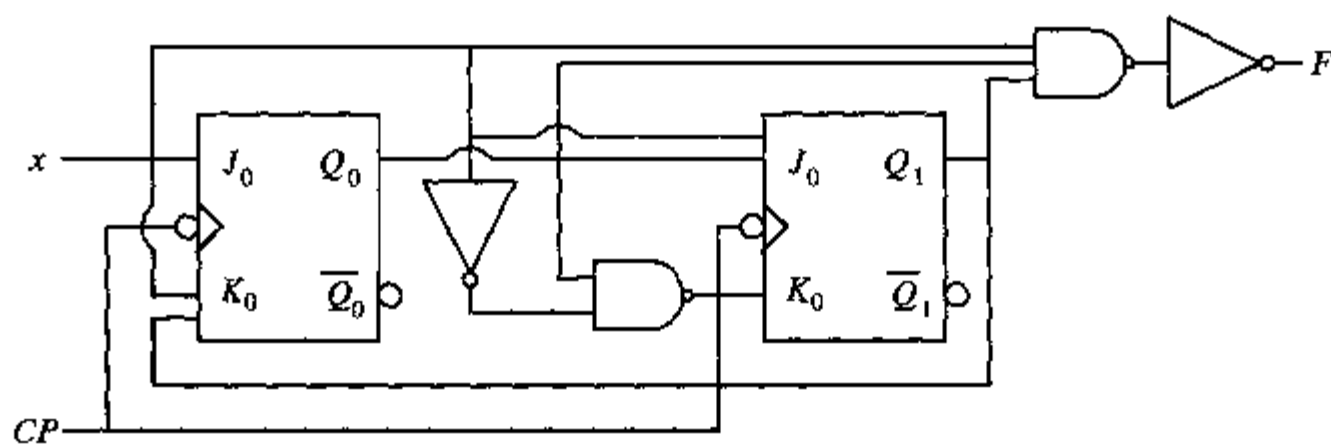


图 12-34

解答:

1. 根据逻辑电路图列出输出函数和驱动函数:

$$J_0 = X; K_0 = XQ_1; J_1 = XQ_0; K_1 = \overline{X}Q_0 = X + \overline{Q_0}; F = XQ_0Q_1$$

2. 根据上面的方程画出卡诺图, 如图 12-35 所示。

化简得到状态方程:

$$Q_0^{n+1} = Q_0^n \overline{X}^n + \overline{Q_0^n} X^n + \overline{Q_1^n} Q_0^n; Q_1^{n+1} = Q_1^n Q_0^n \overline{X}^n + \overline{Q_1^n} Q_0^n X^n$$

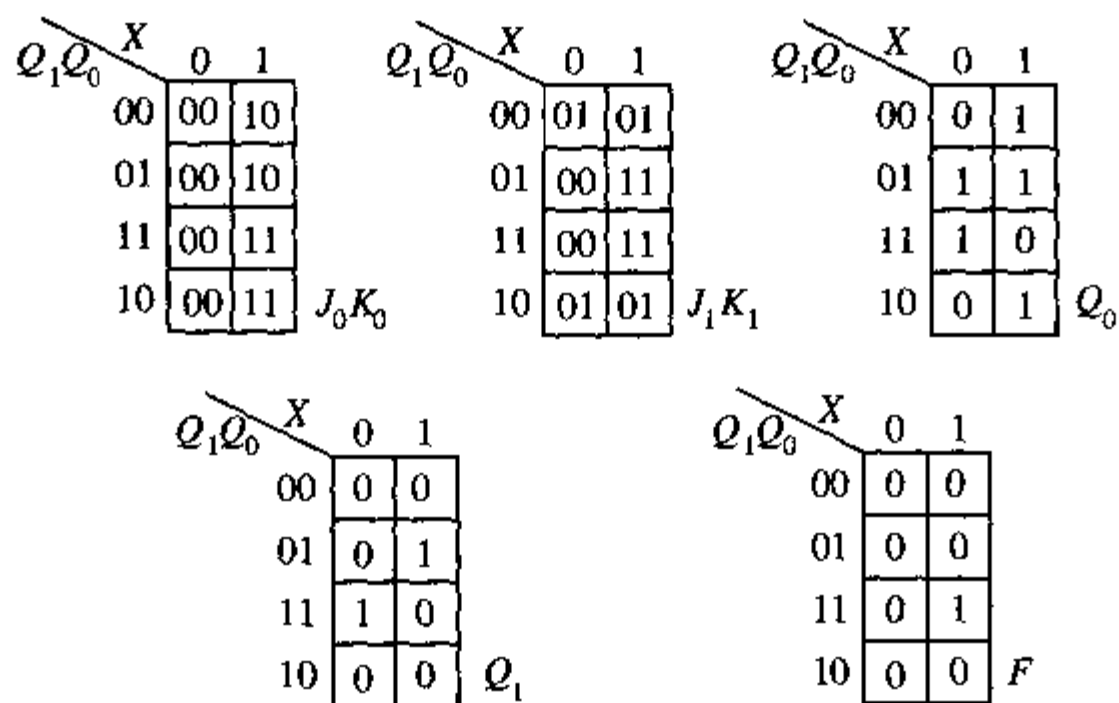


图 12-35

3. 状态表和状态图如图 12-36 所示。

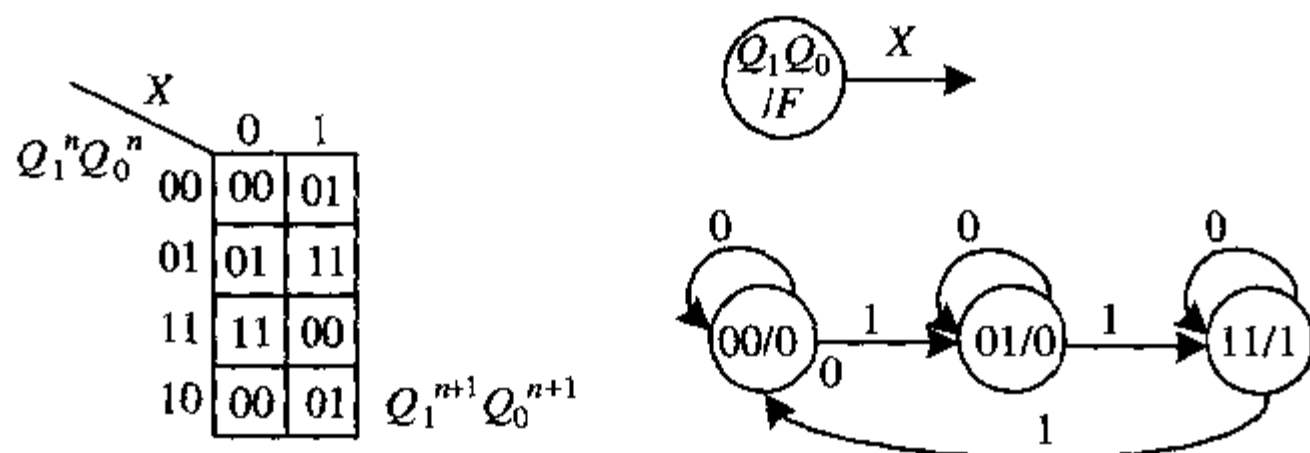


图 12-36

4. 由上面的分析可见, 如果 X 有三个时钟为高电平, 那么输出为 1, 并且电路回到初始状态, 从状态表看出, 此电路具有自启动功能。

点评与拓展:

又是 JK 触发器的题目, 类似的题目有真题 1、2、6。

【真题 15】 西安交通大学 2001 年

11 分 18 分 11

试用 4 片主从 JK 触发器设计一个同步十进制计数器, 并将其输出信号用与非门电路译码后控制交通红 R 、绿 G 和黄 Y 灯。要求一个工作循环为: 红灯亮 30s, 黄灯亮 10s, 绿灯亮 50s, 黄灯亮 10s。要求写出设计过程, 画出 CP 、 R 、 G 和 Y 的波形和逻辑电路图。

解答:

设触发器都是上升沿触发的, CP 的周期为 10s, 输入为 1 的时候灯亮, 输入为 0 的时候灯灭。可画出 CP 、 R 、 G 和 Y 的波形图, 如图 12-37 所示。

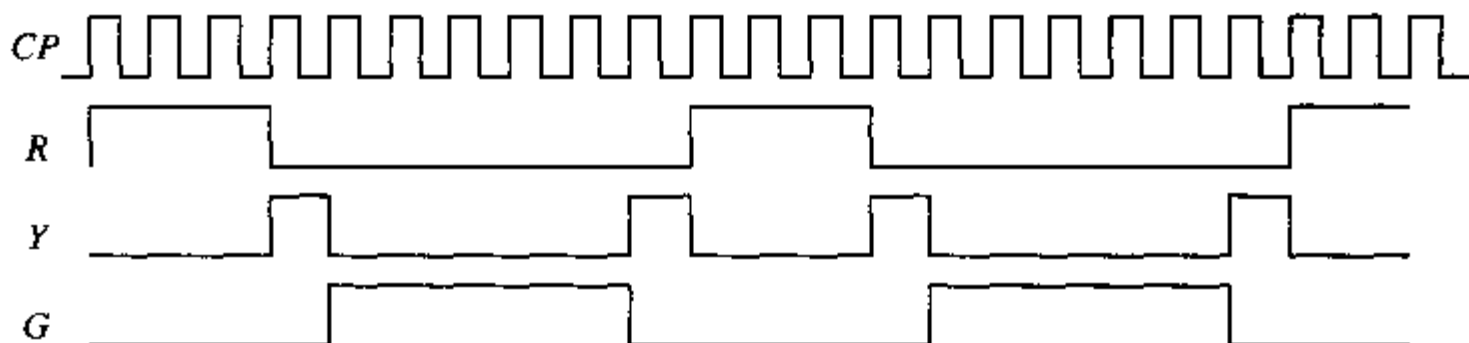


图 12-37

设同步十进制计数器状态表如表 12-9 所示。

根据状态表和主从 JK 触发器的激励表画出各触发器的激励函数的卡诺图, 如图 12-38 所示。

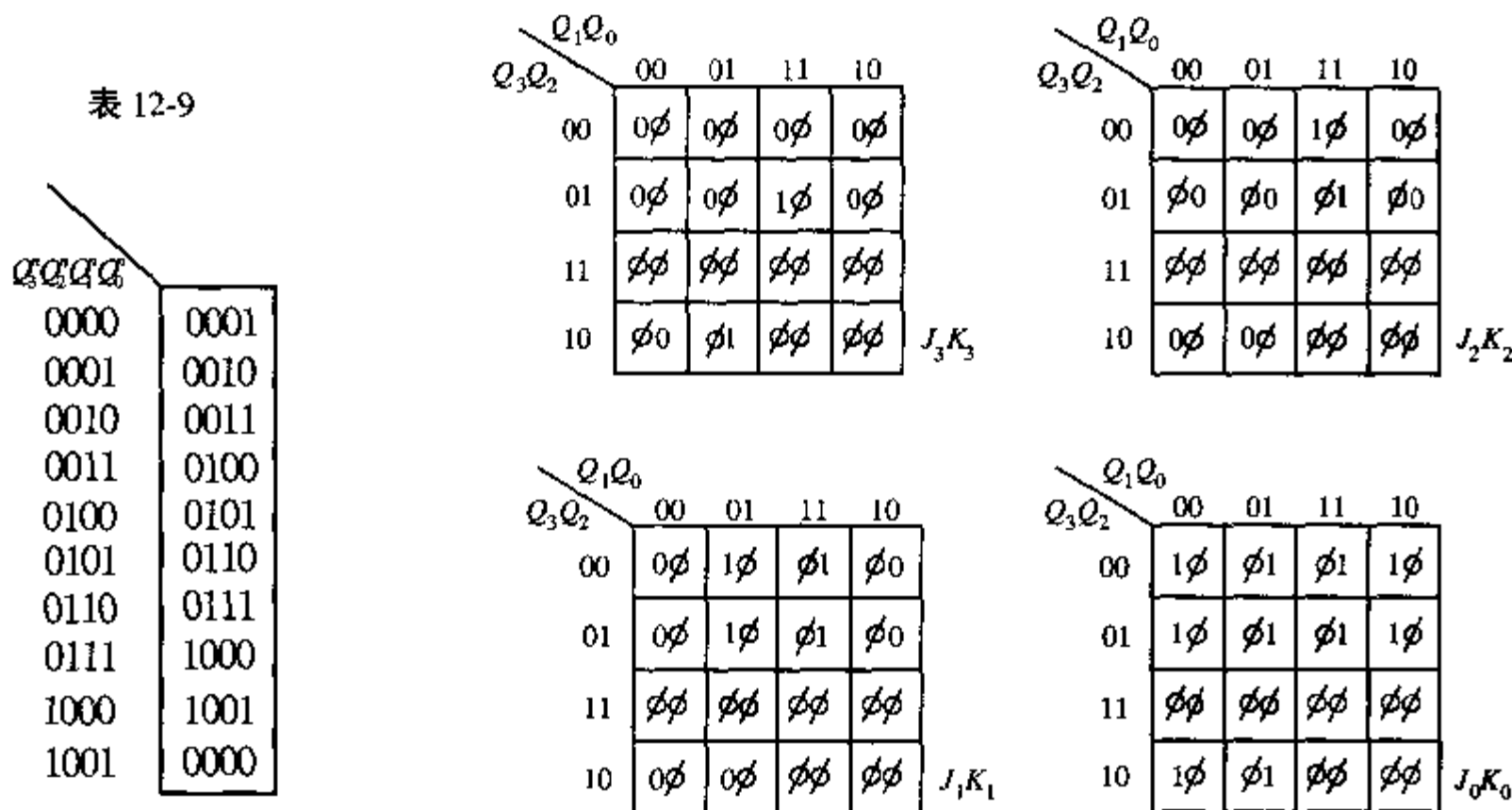


图 12-38

经过化简, 可得到各触发器的激励函数为:

$$J_3 = Q_2 Q_1 Q_0, K_3 = Q_0; J_2 = Q_1 Q_0, K_2 = Q_1 Q_0$$

$$J_1 = \overline{Q_3} Q_0, K_1 = Q_0; J_0 = 1, K_0 = 1$$

根据 CP 、 R 、 G 和 Y 的波形图可以得出 R 、 G 和 Y 的卡诺图, 如图 12-39 所示。

| $Q_3 Q_2$ \ $Q_1 Q_0$ | | $Q_1 Q_0$ | | | | |
|-----------------------|----|-----------|--------|--------|--------|-----|
| | | 00 | 01 | 11 | 10 | |
| 00 | 00 | 1 | 1 | 0 | 1 | R |
| 01 | 01 | 0 | 0 | 0 | 0 | |
| 11 | 11 | ϕ | ϕ | ϕ | ϕ | |
| 10 | 10 | 0 | 0 | ϕ | ϕ | |
| $Q_3 Q_2$ \ $Q_1 Q_0$ | | $Q_1 Q_0$ | | | | |
| | | 00 | 01 | 11 | 10 | |
| 00 | 00 | 0 | 0 | 0 | 0 | G |
| 01 | 01 | 1 | 1 | 1 | 1 | |
| 11 | 11 | ϕ | ϕ | ϕ | ϕ | |
| 10 | 10 | 1 | 0 | ϕ | ϕ | |
| $Q_3 Q_2$ \ $Q_1 Q_0$ | | $Q_1 Q_0$ | | | | |
| | | 00 | 01 | 11 | 10 | |
| 00 | 00 | 0 | 0 | 1 | 0 | Y |
| 01 | 01 | 0 | 0 | 0 | 0 | |
| 11 | 11 | ϕ | ϕ | ϕ | ϕ | |
| 10 | 10 | 0 | 1 | ϕ | ϕ | |

图 12-39

化简得:

$$R = \overline{Q_3} \overline{Q_2} (\overline{Q_1} + \overline{Q_0}) = \overline{Q_3} + \overline{Q_2} + \overline{Q_1} \overline{Q_0} = \overline{\overline{Q_3} Q_2 Q_1 Q_0}$$

$$G = (Q_3 + Q_2)(\overline{Q_3} + \overline{Q_0}) = \overline{Q_3} Q_2 + Q_3 \overline{Q_0} = \overline{\overline{Q_3} Q_2 Q_3 Q_0}$$

$$Y = \overline{Q_2} Q_0 (Q_3 + Q_1) = \overline{Q_2} + \overline{Q_0} + \overline{Q_3} Q_1 = \overline{\overline{Q_2} Q_0 Q_3 Q_1}$$

逻辑电路图如图 12-40 所示。

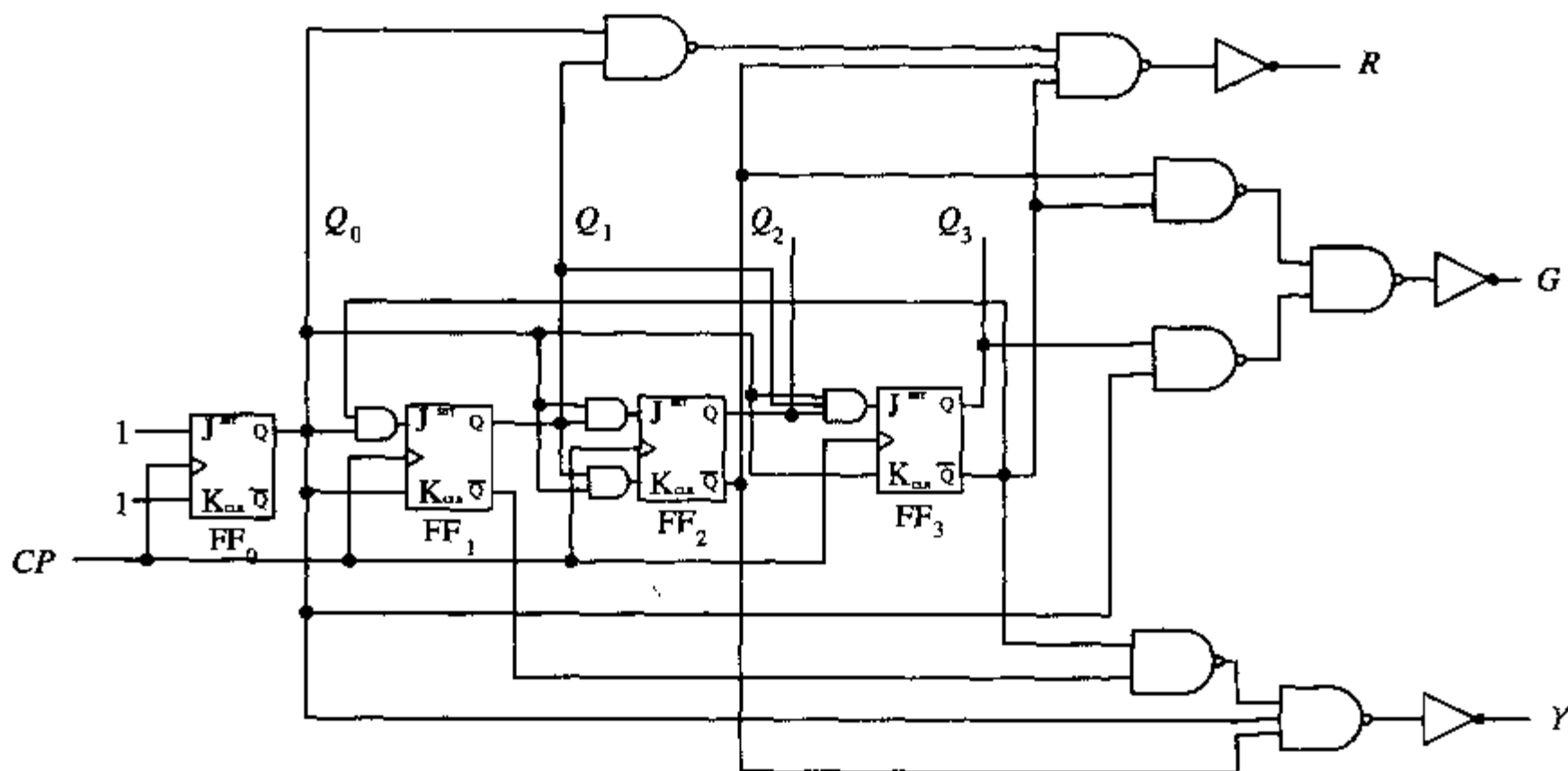


图 12-40

点评与拓展:

属于 JK 触发器的设计问题, 类似题目有真题 4、7、9。

以练代考训练题

【训练题 1】 北京大学 2001 年

|| 本题 10 分 ||

设计三位循环码（G 码）与三位 8421 码互换逻辑电路。当 $K=0$ 时由 B 码转换为 G 码，当 $K=1$ 时，由 G 码转换为 B 码。

1. 列出真值表；
2. 画出真值图（卡诺图）；
3. 写出简化表达式（输出级用异或门）；
4. 画出电路图。

【训练题 2】 北京大学 2000 年

|| 本题 10 分 ||

分析如图 12-41 所示的电路的逻辑功能，写出分析过程。

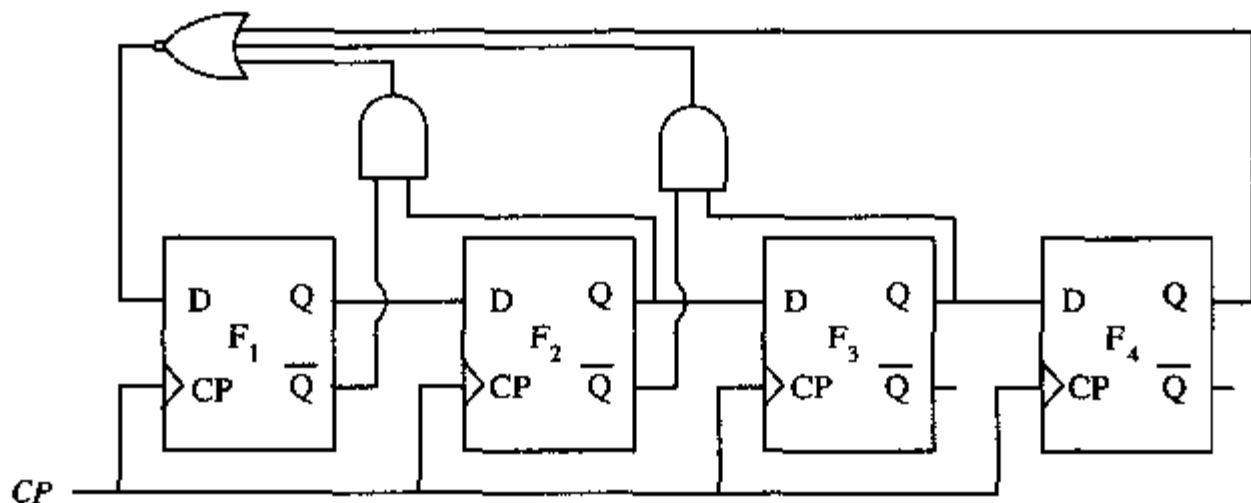


图 12-41

以练代考训练题答案与解析

【训练题 1】 答案与解析

解答：

1. 根据题意列出真值表如表 12-10 所示。
2. 真值图如图 12-42 所示。

表 12-10

$K=0$ $B \rightarrow G$
 $K=1$ $G \rightarrow B$

| B 码 | G 码 |
|-----|-----|
| 000 | 000 |
| 001 | 001 |
| 010 | 011 |
| 011 | 010 |
| 100 | 110 |
| 101 | 111 |
| 110 | 101 |
| 111 | 100 |

| $K \backslash IN_2$ | | $IN_1 IN_0$ | | | |
|---------------------|----|-------------|-----|-----------|-----|
| | | 00 | 01 | 11 | 10 |
| 00 | 00 | 000 | 001 | 010 | 011 |
| 01 | 01 | 110 | 111 | 100 | 101 |
| 11 | 11 | 11 ϕ | 110 | 10 ϕ | 100 |
| 10 | 10 | 000 | 001 | 010 | 011 |

$Out_2 Out_1 Out_0$

图 12-42

3. 简化表达式如下:

$$OUT_2 = IN_2 = IN_2 \oplus 0; \quad OUT_1 = IN_2 \overline{IN_1} + IN_1 \overline{IN_2} = IN_2 \oplus IN_1;$$

$$\begin{aligned} OUT_0 &= KIN_2 \overline{IN_1} \overline{IN_0} + KIN_2 IN_1 IN_0 + \overline{K} \overline{IN_1} IN_0 + \overline{IN_1} \overline{IN_2} IN_0 + \overline{K} IN_1 \overline{IN_0} + \overline{IN_2} \overline{IN_0} IN_1 \\ &= KIN_2 (IN_1 \otimes IN_0) + (\overline{K} + \overline{IN_2})(IN_1 \oplus IN_0) = KIN_2 \oplus (IN_1 \otimes IN_0) \end{aligned}$$

4. 电路图如图 12-43 所示。

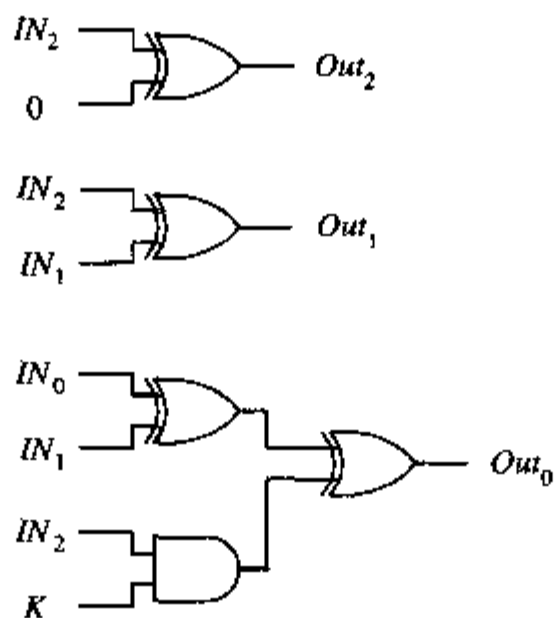


图 12-43

【训练题 2】 答案与解析

解答: 根据电路图可以写出下列激励方程: $D_4 = Q_3; D_3 = Q_2; D_2 = Q_1;$

$$D_1 = \overline{Q_4 + Q_3 Q_2 + Q_2 Q_1} = \overline{Q_1 Q_2 Q_4 + Q_1 Q_3 Q_4 + Q_2 Q_3 Q_4};$$

可得到真值表和状态转换图, 如图 12-44 所示。

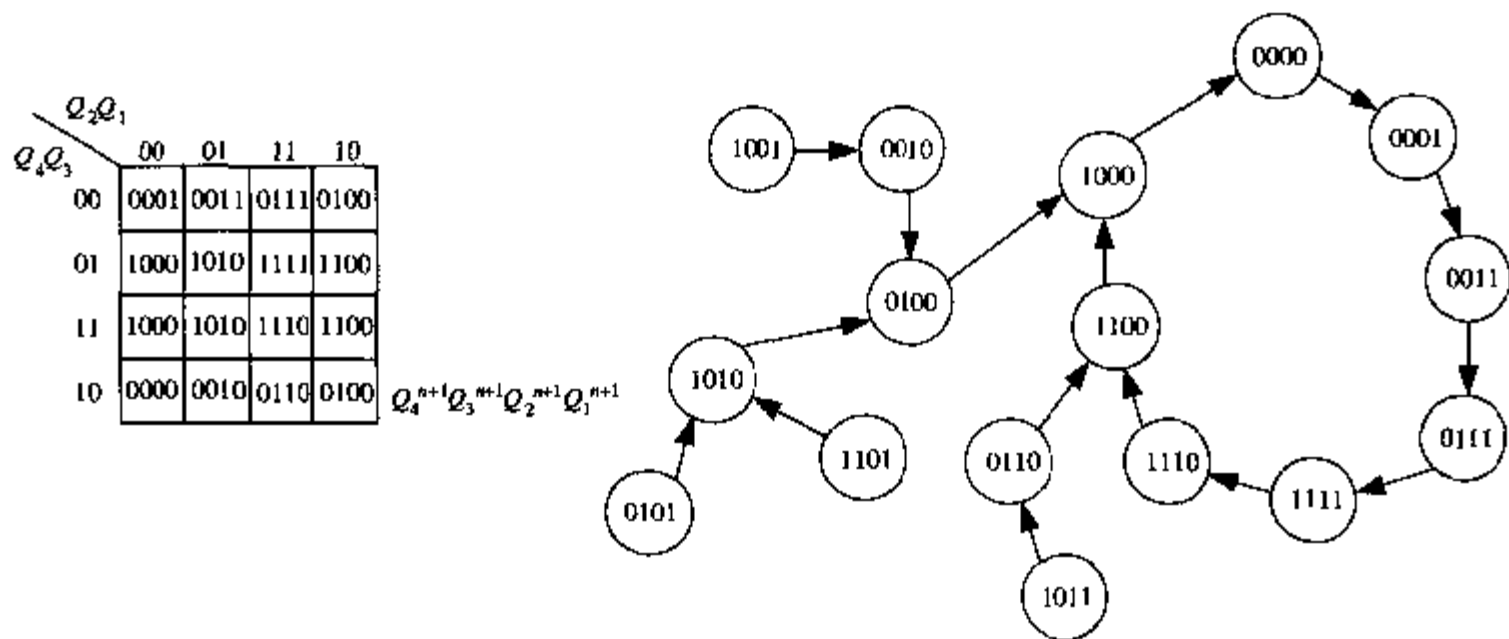


图 12-44

根据状态图可知此电路实现了一个具有自启动功能的八进制计数器。

参 考 文 献

1. 模拟电子线路习题精解. 宋文涛, 王汝君等编. 科学出版社, 2003.1
2. 电子技术基础考研精要与典型题解析. 马积勋, 张锡赓编著. 西安交通大学出版社, 2002.7
3. 现代数字逻辑电路习题指导. 江国强编著. 电子工业出版社, 2002.9
4. 电子线路辅导. 孙肖子, 杨颂华编著. 西安电子科技大学出版社, 2002.8

[G e n e r a l I n f o r m a t i o n]

书名 = 研究生入学考试要点、真题解析与模拟试卷 (模拟电路与数字电路)

作者 =

页数 = 2 8 0

S S 号 = 0

出版日期 =

V s s 号 = 8 7 3 0 8 9 7 2